

# Introdução à Arquitectura de Computadores

Instituto Superior Técnico

Lisboa, Setembro de 2013

## O Simulador Lógico Logisim

1	Introdução .....	2
2	Exemplo de projecto .....	3
2.1	Especificação do sistema .....	3
2.2	Concepção do circuito .....	3
2.3	Desenho no Logisim .....	4
2.4	Simulação no Logisim .....	10
3	Referência .....	12
4	Apêndice – Limitações do simulador.....	13

# 1 Introdução

O Logisim é um simulador lógico de circuitos digitais, isto é, permite desenhar e simular o comportamento lógico deste tipo de circuitos através de uma interface gráfica simples.

A concepção do circuito, isto é, dada a especificação do sistema a sua tradução no circuito digital que realiza a função, deverá ser realizada previamente recorrendo aos métodos e técnicas habituais. O que o simulador permite é introduzir o circuito assim concebido – inserir as portas lógicas (*gates*) e ligá-las entre si, através de uma interface gráfica – e simular o seu comportamento lógico, permitindo ao projectista verificar se o circuito tem o comportamento pretendido antes de, eventualmente, passar à sua realização física, em *hardware*, etapa dispendiosa em tempo e em recursos materiais. Adicionalmente, o desenho do circuito no simulador pode ser armazenado para documentação do projecto.

Note-se que o Logisim é estritamente um simulador lógico, isto é, não tem capacidade para simular o comportamento eléctrico (níveis de tensão e corrente, impedâncias) e temporal (tempos de resposta) dos circuitos.

O simulador está disponível para instalação em vários sistemas (Linux, Mac OS X, Microsoft Windows) em <http://ozark.hendrix.edu/~burch/logisim/index.html>.

Não obstante o simulador ser de utilização fácil para circuitos com o grau de complexidade como os que serão abordados em Introdução à Arquitectura de Computadores, este guião, que segue um exemplo de um projecto muito simples, facilitará o início da sua utilização. Para uma descrição mais detalhada do simulador deverá consultar-se a documentação que é instalada com o próprio programa.

## 2 Exemplo de projecto

Assumindo que se tem o Logisim instalado no computador vamos dar um exemplo da sua utilização através do projecto de uma célula de memória elementar – b́ascula RS.

### 2.1 Especificaçaõ do sistema

A b́ascula RS (*RS flip-flop*) é um circuito digital muito simples com duas entradas – R (*reset*) e S (*set*) – e uma saída – Q. O estado da saída depende da evoluçaõ das entradas da seguinte forma:

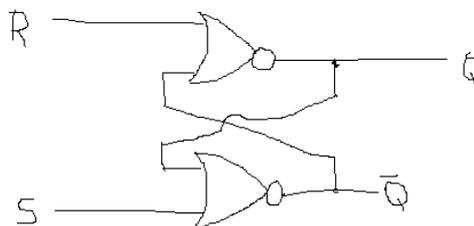
- Quando ambas as entradas estão inactivas ( $R = 0$  e  $S = 0$ ) a saída mantém o estado anterior (memoriza o estado);
- Quando R estã activa ( $R = 1$  e  $S = 0$ ) é feito o *reset* da saída –  $Q = 0$ ;
- Quando S estã activa ( $R = 0$  e  $S = 1$ ) é feito o *set* da saída –  $Q = 1$ .

Para o funcionamento do circuito como meḿoria não interessa ter R e S simultaneamente activos:

Entradas		Saída	
R (Reset)	S (Set)	Q	
0	0	$Q_{t-1}$	Mantém o estado anterior
0	1	1	<i>Set output</i>
1	0	0	<i>Reset output</i>
1	1	0	Não usar

### 2.2 Concepçaõ do circuito

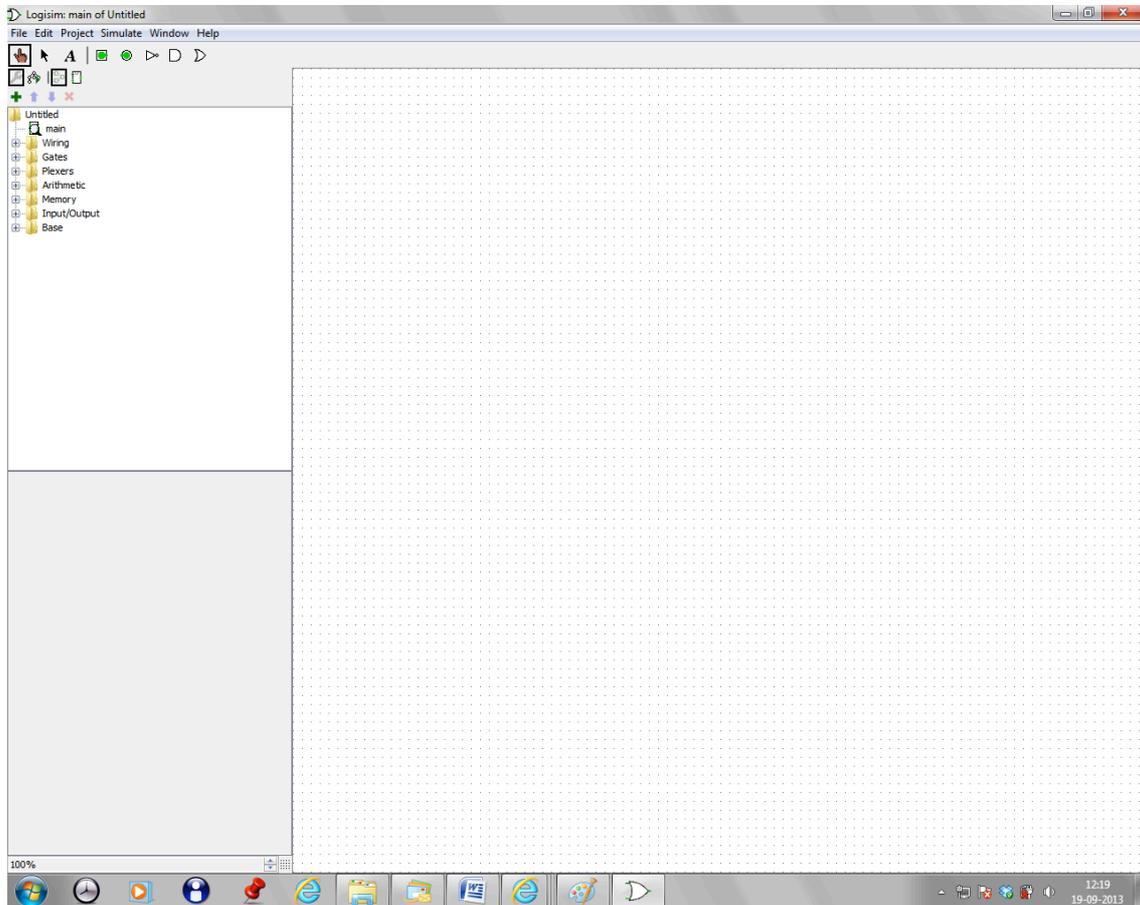
A meḿoria especificada é realizada pelo circuito digital seguinte



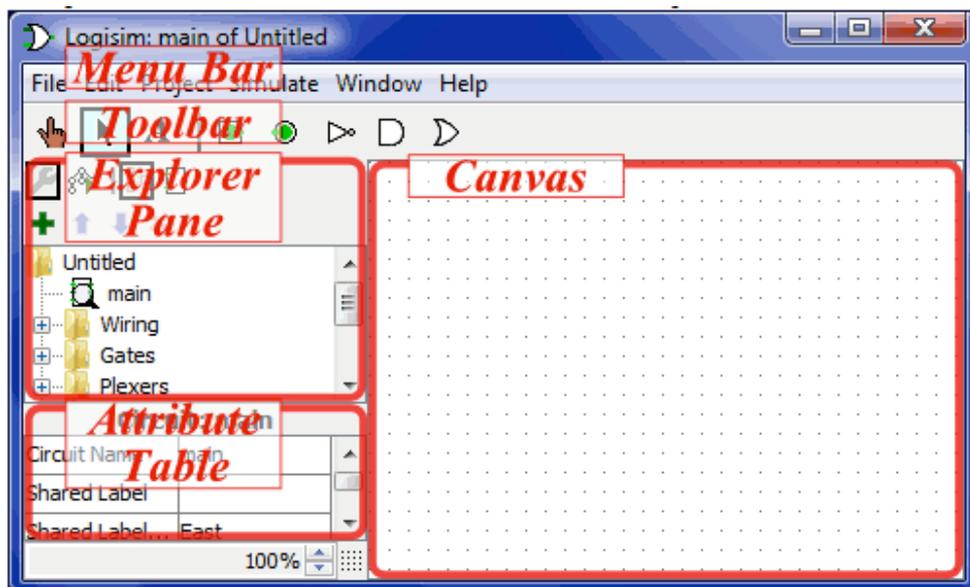
A capacidade de meḿoria deste circuito é-lhe dada pela realimentaçaõ das saídas Q para as entradas das portas NOR.

## 2.3 Desenho no Logisim

Abrindo o Logisim previamente instalado no computador é apresentada a janela de entrada. (As imagens referem-se à versão logisim-win-2.7.1.)



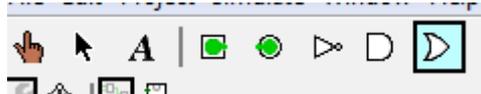
As zonas da janela mais importantes para o início do desenho são a barra de ferramentas (*toolbar*) e a tela (*canvas*). Na tela desenha-se o circuito usando as ferramentas da *toolbar*.



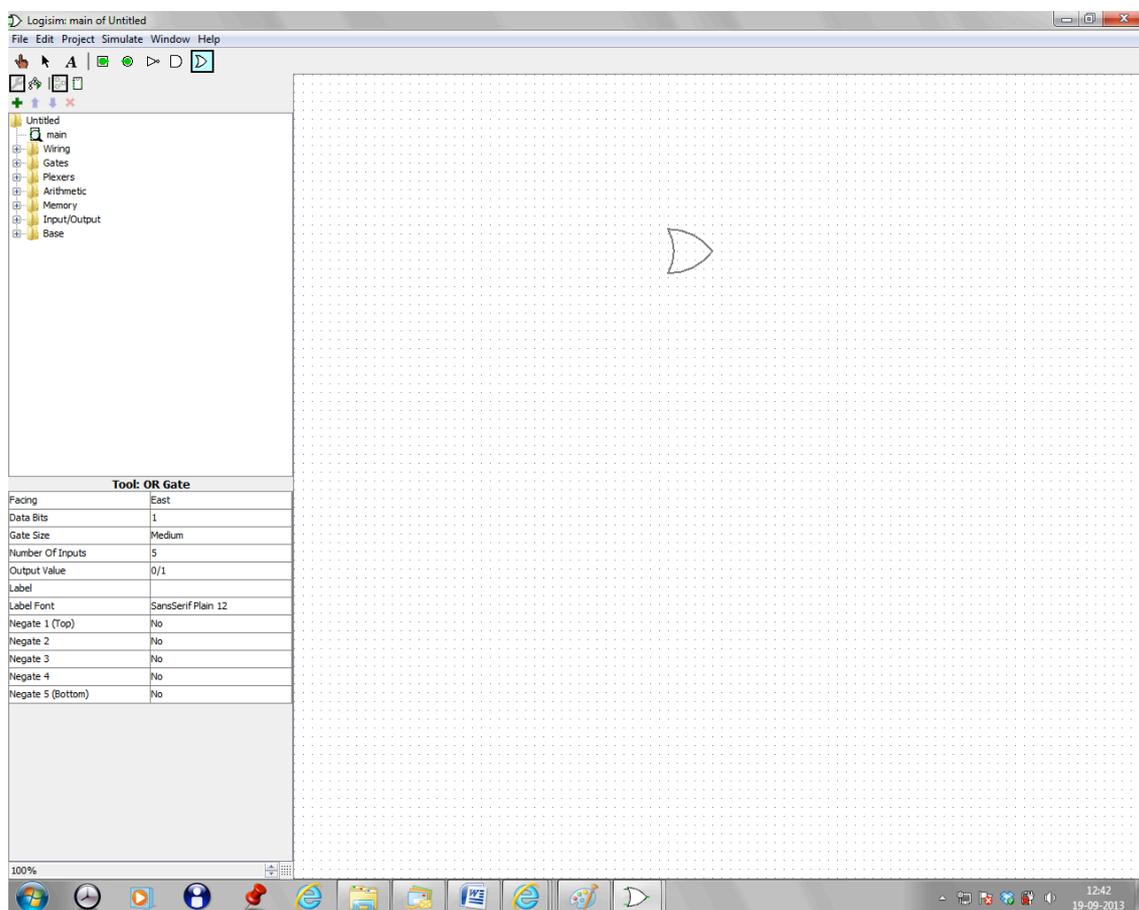
Tal como se faria ao montar um circuito real, em *hardware*, é normal desenhar primeiro as portas e depois ligá-las entre si.

A barra de ferramentas disponibiliza as algumas portas lógicas básicas. Como as portas NOR não estão directamente disponíveis – só estão visíveis portas NOT, AND e OR – constroi-se o NOR com um OR seguido de um NOT. (Com a prática o utilizador passará a pesquisar as portas e outras funções lógicas mais complexas existentes no *Explorer Pane*.)

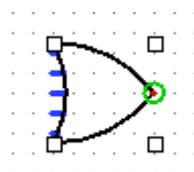
Click no OR (Add OR gate):



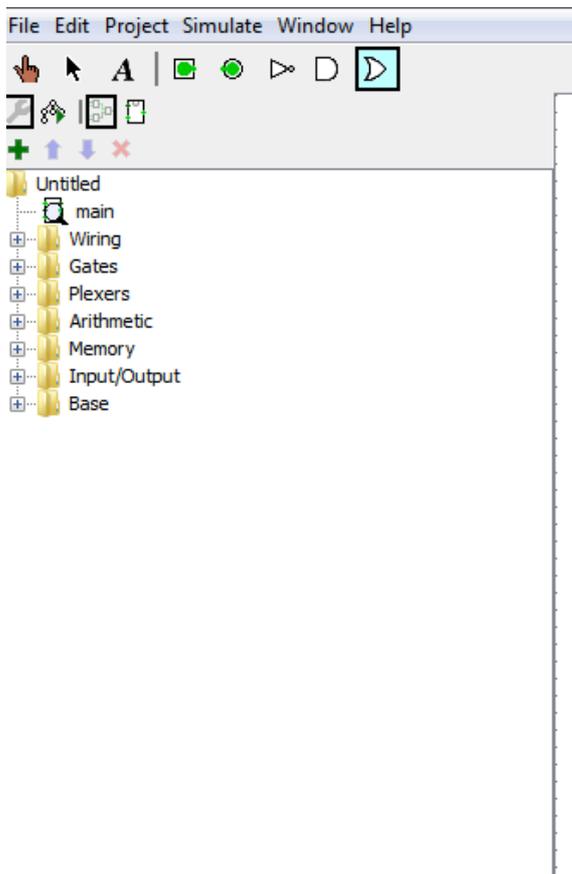
Deslocar o OR para o local onde o pretende colocar:



Largá-lo no local (*click* na tecla esquerda do rato). O OR fica com as entradas e a saída marcadas respectivamente a azul e vermelho. Desloque o rato sobre elas e verifique como o simulador as assinala.



A figura mostra uma porta com cinco entradas, como é, aliás, especificado no descritor da ferramenta. Como se pretende usar OR de duas entradas altera-se o número de entradas na tabela de atributos:

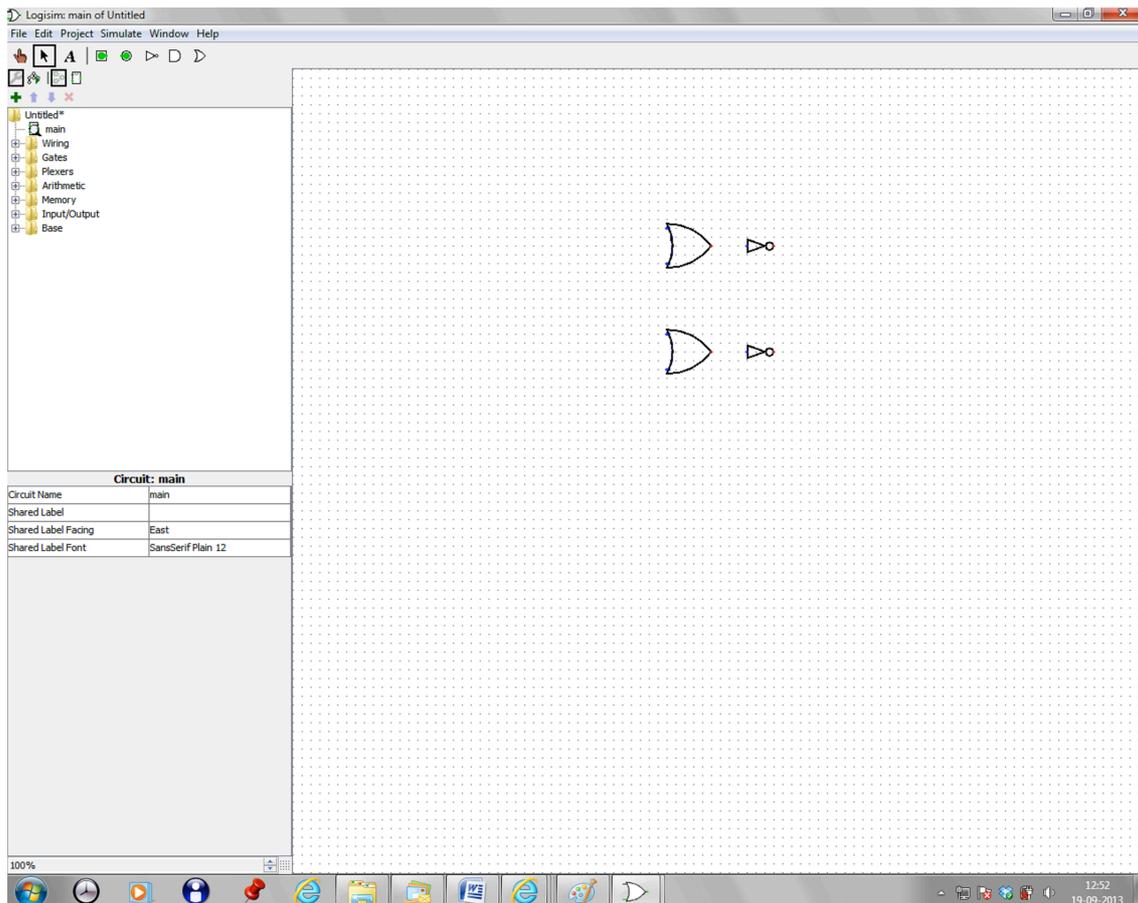


Tool: OR Gate	
Facing	East
Data Bits	1
Gate Size	Medium
Number Of Inputs	5
Output Value	0/1
Label	
Label Font	SansSerif Plain 12
Negate 1 (Top)	No
Negate 2	No
Negate 3	No
Negate 4	No
Negate 5 (Bottom)	No

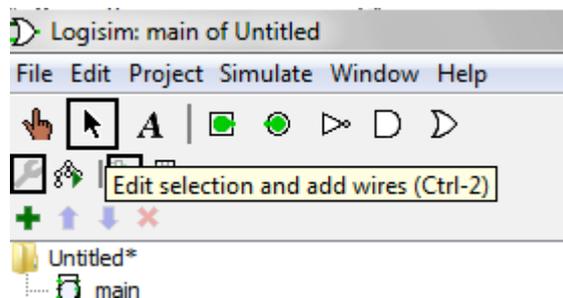
Tool: OR Gate	
Facing	East
Data Bits	1
Gate Size	Medium
Number Of Inputs	5
Output Value	2
Label	3
Label Font	4
Negate 1 (Top)	5
Negate 2	6
Negate 3	7
Negate 4	8
Negate 5 (Bottom)	9
	No
Negate 5 (Bottom)	No

Colocar as restantes 3 portas – outro OR e dois NOTs – na tela, repetindo o ciclo

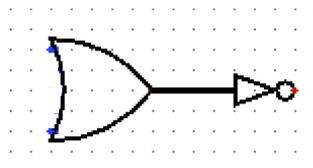
*click* na porta na barra de ferramentas / arrastar para a tela / colocar no local .



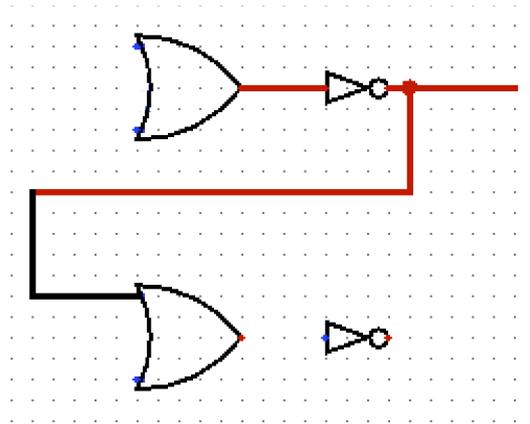
Passa-se agora a inserir as ligações entre as portas na ferramenta de edição.



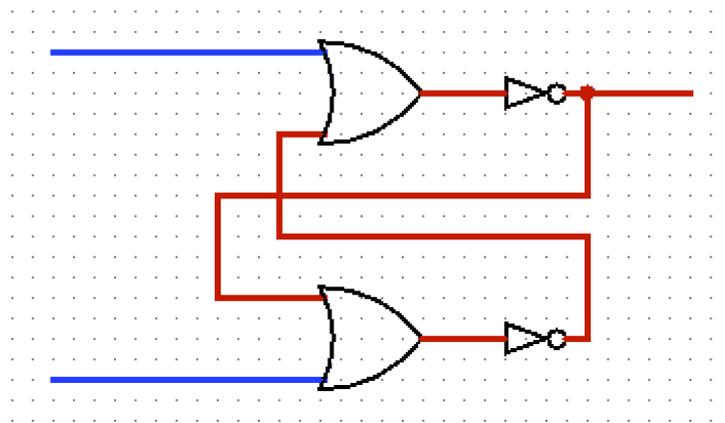
Seleccionando uma entrada ou saída de uma porta com a tecla esquerda do rato, mantendo a tecla pressionada e deslocando o rato até outra entrada/saída, o editor estabelece uma ligação entre estes pontos.



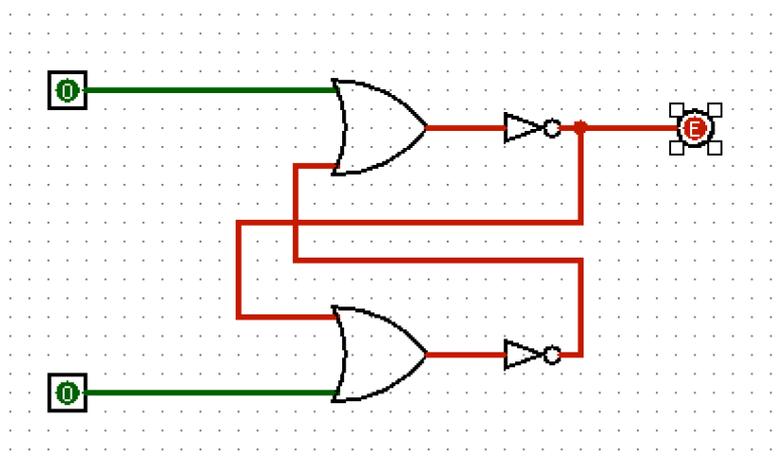
Pode-se desenhar uma ligação com um percurso arbitrário por troços, ligando sucessivamente vários segmentos de ligação.



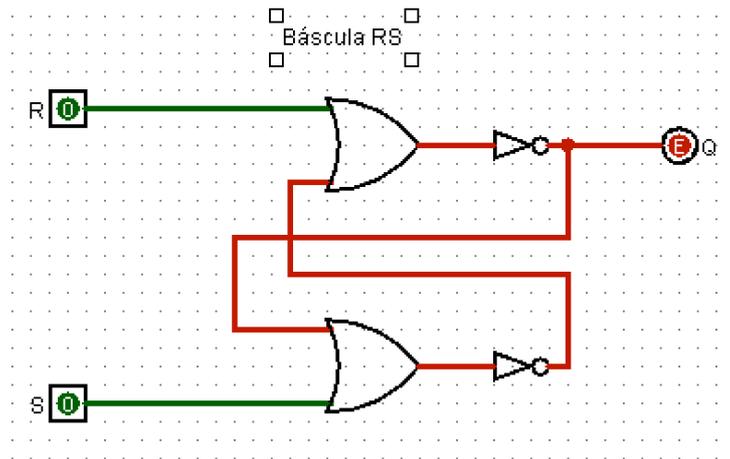
Concluída a inserção de ligações verifica-se que o circuito não tem as entradas e a saída identificadas.



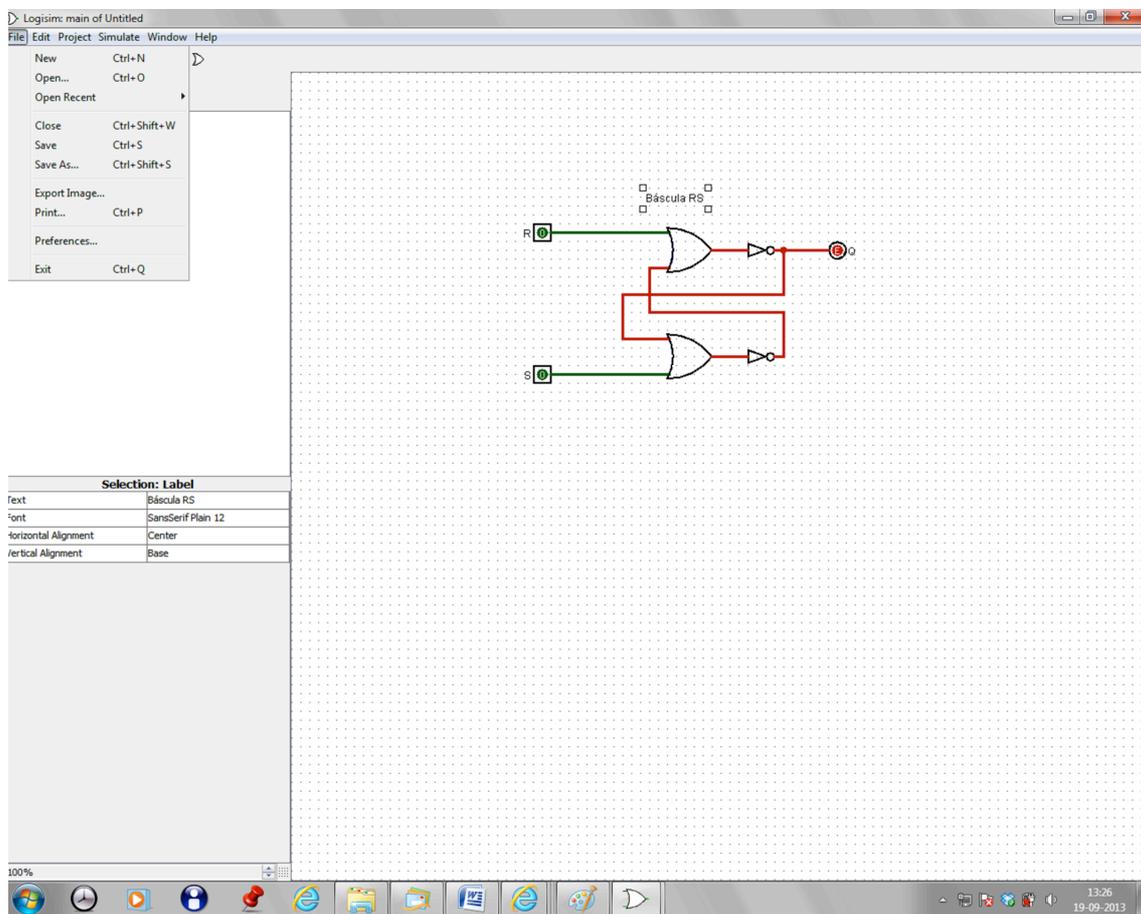
Poder-se-ia tê-lo feito antes de inserir as ligações mas pode-se também fazê-lo agora. As entradas e saídas são identificadas por dois objectos disponíveis na barra de ferramentas (*pins*  ) que são manipulados com o foram as portas lógicas. Como as ligações já estão inseridas os *pins* devem ser colocados encostados às ligações para o simulador associar o *pin* à ligação.



Neste momento o circuito está em condições de iniciar a simulação. Para facilitar a legibilidade do circuito é conveniente identificá-lo usando a ferramenta de texto – .



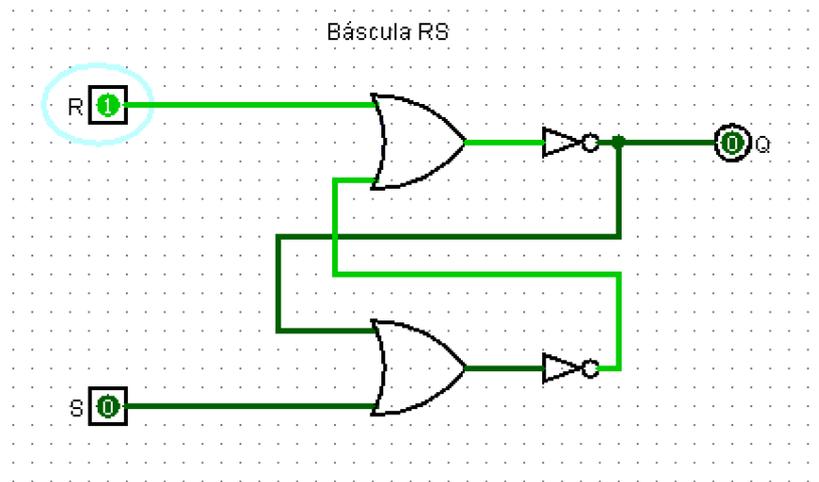
Antes de simular pode-se guardar o projecto (menú File).



## 2.4 Simulação no Logisim

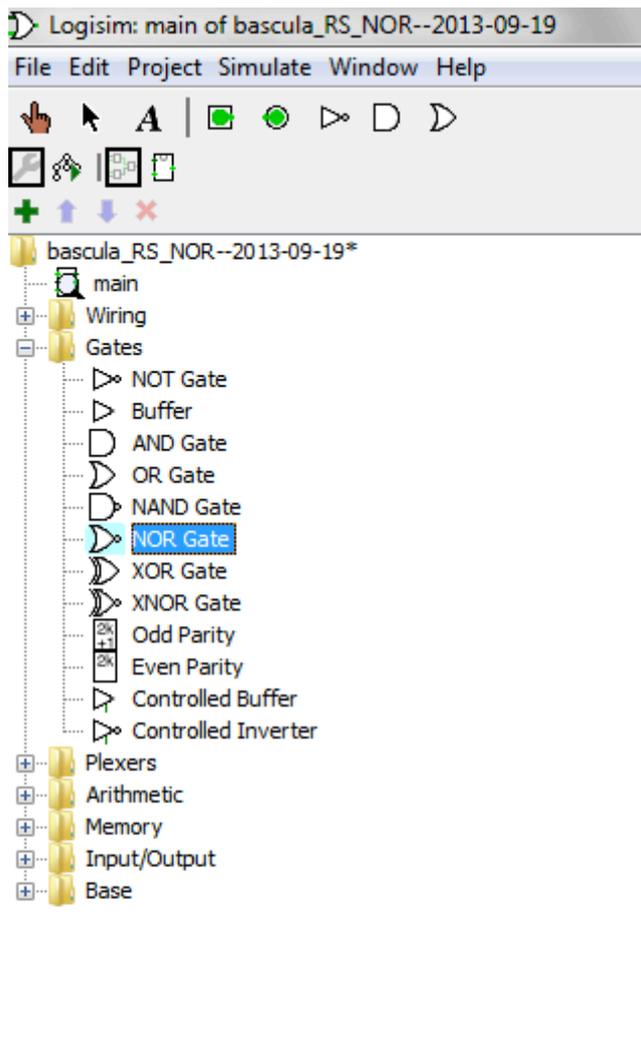
Repare-se que, mesmo sem se ter dado nenhum comando explícito de simulação, o Logisim já está a simular o comportamento do circuito, apresentando as ligações com cores consoante o seu nível lógico (verde = 0, vermelho = ? – o “estado anterior” mencionado na tabela da pág. 2, de início indefinido).

Seleccionando a mão na barra de ferramentas (👉 – *poke tool*), e colocando o rato em cima de uma entrada, de cada vez que se pressiona a tecla esquerda faz-se variar o nível lógico dessa entrada, podendo analisar o comportamento do circuito pelas cores das ligações (verde escuro = 0, verde claro = 1).



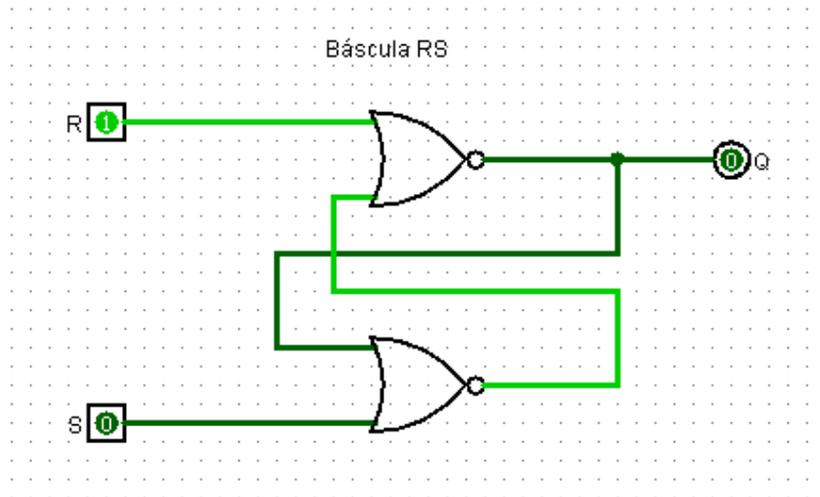
Ao testar o circuito compara-se o seu comportamento (simulado) com o pretendido na especificação inicial.

O projecto pode ser simplificado usando portas NOR em vez da combinação OR-NOT. Abrindo o *explorer pane* em *Gates* encontra-se um conjunto de portas lógicas mais extenso do que o apresentado nas ferramentas, entre os quais *NOR Gate*. A sua manipulação é idêntica à das portas na barra de ferramentas.



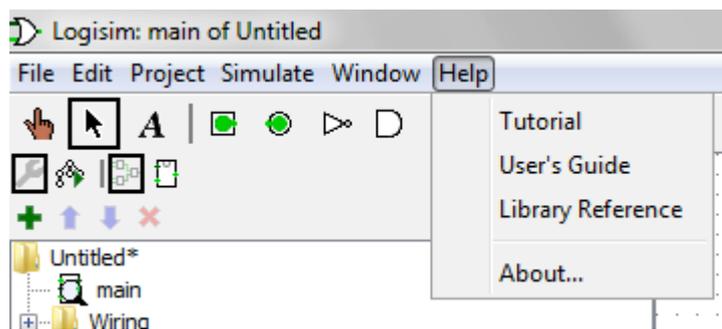
Tool: NOR Gate	
Facing	East
Data Bits	1
Gate Size	Medium
Number Of Inputs	2
Output Value	0/1
Label	
Label Font	SansSerif Plain 12
Negate 1 (Top)	No
Negate 2 (Bottom)	No

Pode-se assim reconstituir o circuito com NOR, apagando as portas OR e NOT, e realinhando as ligações.



### 3 Referência

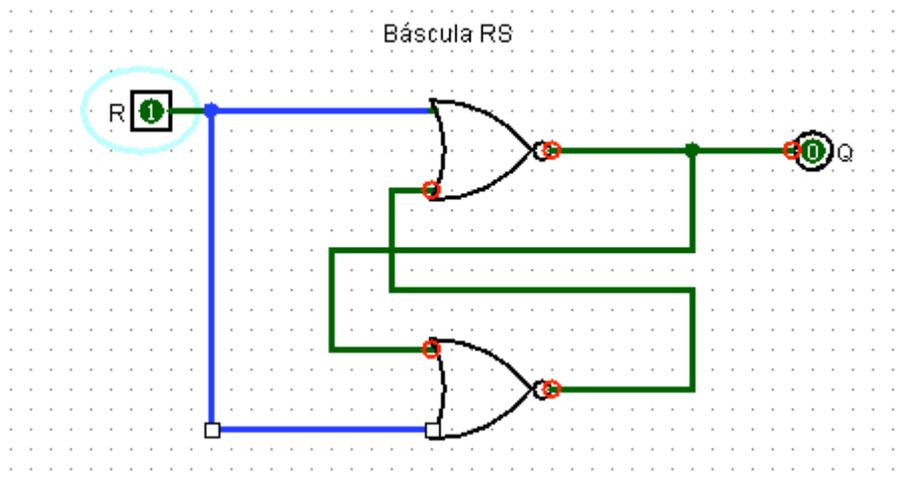
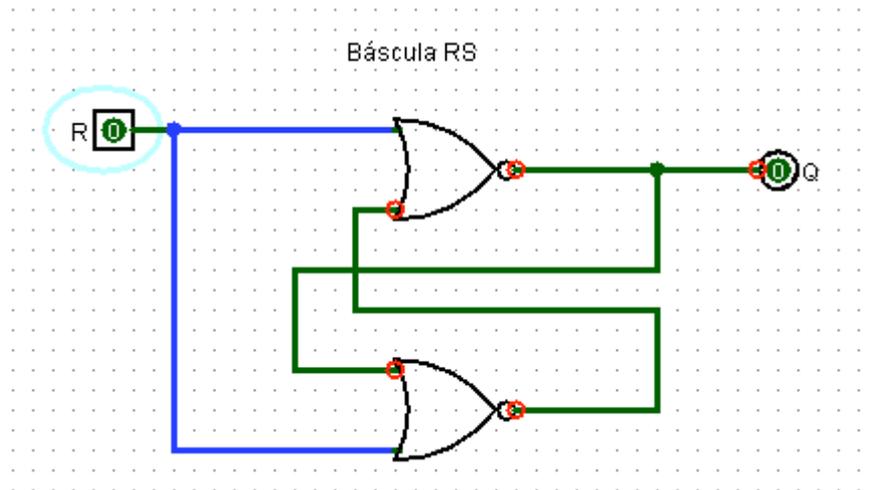
Informação adicional sobre o Logisim está disponível no próprio simulador em



## 4 Apêndice – Limitações do simulador

O seguinte exemplo demonstra uma das limitações do simulador para emular o comportamento de um circuito.

Partindo da básica RS e ligando ambas as entradas ao mesmo ponto obtém-se



Em ambos os casos com a mensagem

**Oscillation apparent**

Interprete estes resultados.