

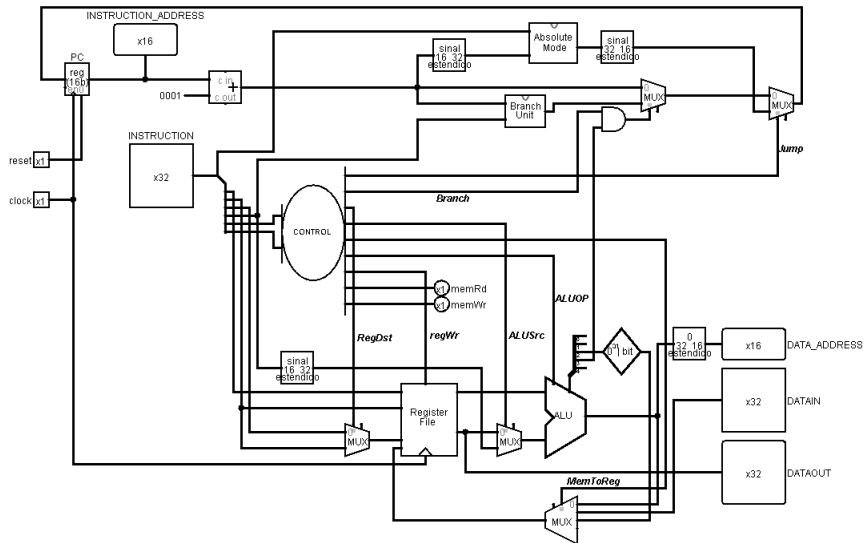
Arquitetura de Computadores

Parte 4 - Exemplo de CPU

Prof. Erivelton Geraldo Nepomuceno

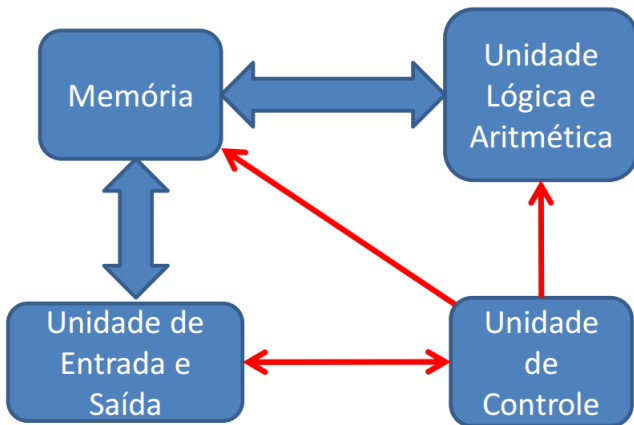
Departamento de Engenharia Elétrica
Universidade Federal de São João del-Rei

20 de fevereiro de 2018



Organização

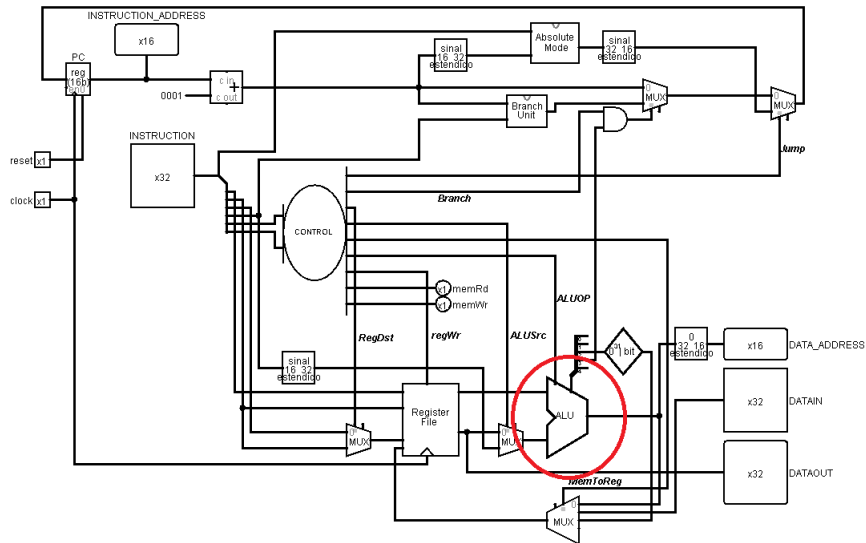
Processador pode ser subdividido nas seguintes **unidades funcionais**:



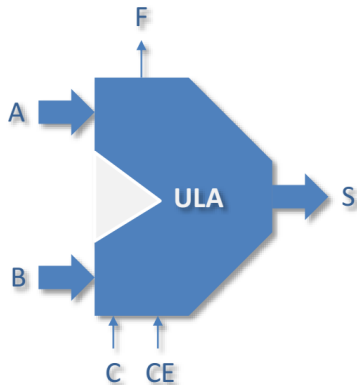
Execução de Instruções

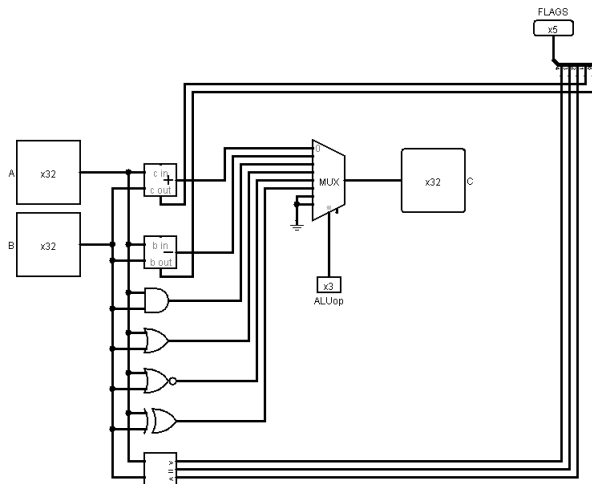
É subdividido em três passos:

- **Decodificação:** identifica os campos da instrução e gera os sinais de controle necessários para a execução da instrução;
- **Busca de Operandos:** Com base na decodificação identifica quais operandos devem ser buscados (em geral do banco de registradores) e os busca;
- **Execução:** os sinais de controle chaveiam os circuitos internos para a efetiva execução da instrução decodificada, em geral pela ULA.



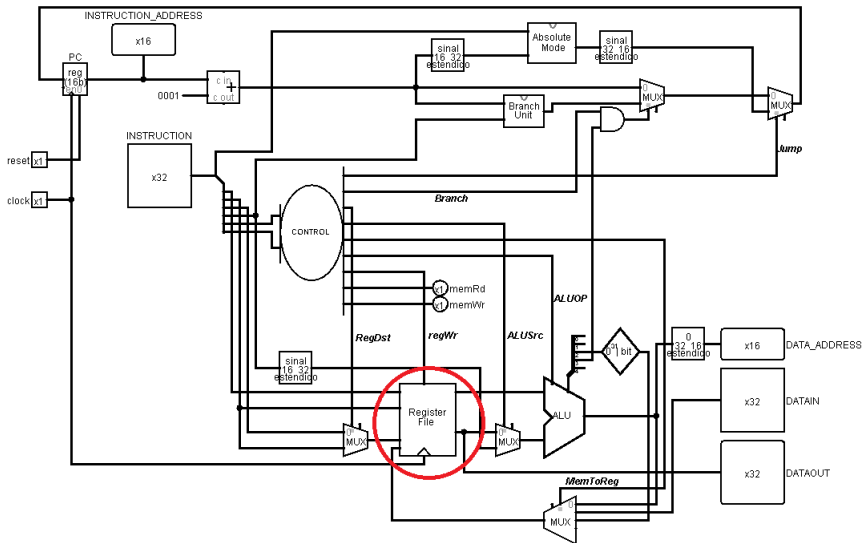
- **A,B** – entradas de dados;
- **C** – controle, indica que operação será executada;
- **S** – saída de dados;
- **F** – flags, indica o estado da ULA;
- **CE** – chip enable, habilita o funcionamento da ULA.



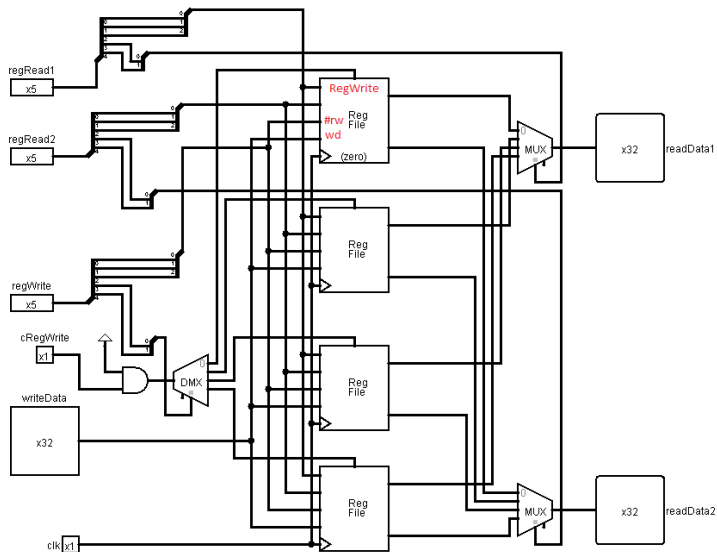


Unidade Lógica Aritmética (ULA) é a coleção de **subsistemas digitais** que executam boa parte das **funções de um processador**; A ULA deve ser especificamente projetada para implementar um **tipo de aritmética**.

Registro

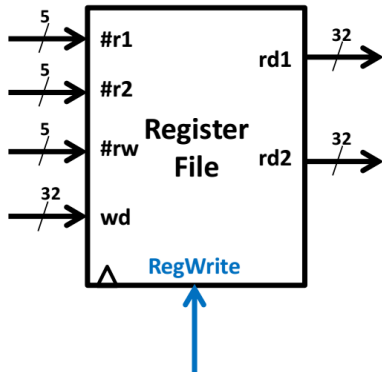


Registro

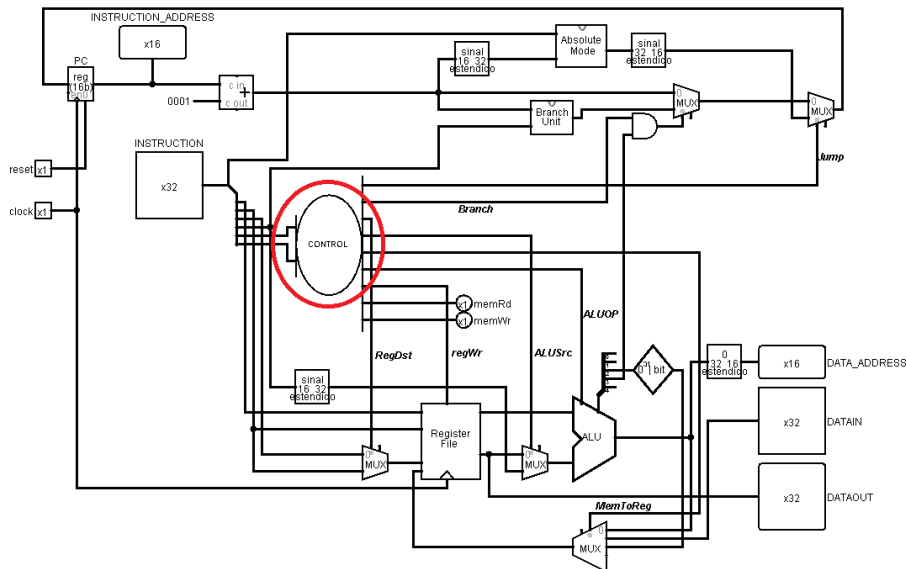


Registro

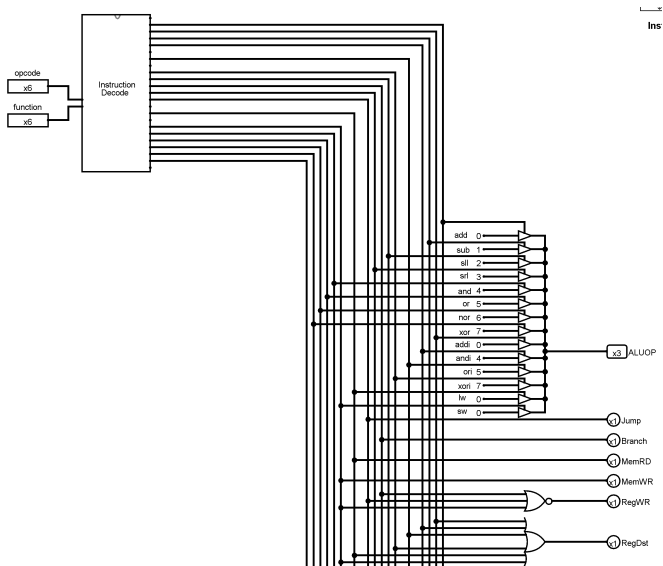
- O **File Register** prevê a escrita de um registrador por **ciclo de clock**;
- O endereço do registrador deve ser especificado no campo “**#rw**” e o dado a ser escrito no campo “**wd**”;
- O sinal de controle “**RegWrite**” deve ser colocado em “1” para que a escrita tenha efeito.



Unidade de Controle



Decodificação de Instruções



- A função da UC é **decodificar as instruções** e configurar o restante da CPU para **executar a instruções decodificadas**;
- A decodificação converte os bits dos campos **OPCODE e FUNCT** para uma série de sinais de controle;
- O processo de configuração é alcançado via a definição de uma **série de sinais de controle internos** que roteiam a informação pelo processador.

- **RegDst** Sinal que controla o registrador de destino de uma instrução (rd ou rt);
- **Branch** Sinal gerado quando uma instrução de salto condicional deve ser executada;
- **MemRd** Sinal que controla a leitura da memória;
- **MemWr** Sinal que controla a escrita da memória;
- **M2R** Sinal que controla de a saída da ULA vai para o register file ou memória;
- **AluSrc** Sinal que controla a fonte de dados (B) da ULA;
- **RegWr** Sinal que controla a escrita de registradores no register file;
- **Jump** Sinal gerado quando uma instrução de salto incondicional deve ser executada.

Tabela de Decodificação de Instruções

Control Signals

Instruction	op[5,4,3,2,1,0]	fc[5,4,3,2,1,0]	RegDst	Branch	MemRd	MemWr	M2R	AluSrc	RegWr	Jump
add	000000	100000	0	0	0	0	00	0	1	0
sub	000000	100010	0	0	0	0	00	0	1	0
and	000000	100100	0	0	0	0	00	0	1	0
or	000000	100101	0	0	0	0	00	0	1	0
nor	000000	100111	0	0	0	0	00	0	1	0
xor	000000	100110	0	0	0	0	00	0	1	0
slt	000000	101010	0	0	0	0	10	0	1	0
addi	001000	-----	1	0	0	0	00	1	1	0
andi	001100	-----	1	0	0	0	00	1	1	0
ori	001101	-----	1	0	0	0	00	1	1	0
xori	001110	-----	1	0	0	0	00	1	1	0
sll	000000	000000	0	0	0	0	00	0	1	0
srl	000000	000010	0	0	0	0	00	0	1	0
beq	000100	-----	x	1	0	0	xx	0	0	0
j	000010	-----	x	0	0	0	xx	-	0	1
lw	100011	-----	1	0	1	0	01	1	1	0
sw	101011	-----	x	0	0	1	xx	1	0	0