

Projetos de Circuitos Digitais em VHDL e FPGA

Cap. 1 - Dispositivos Lógicos Programáveis

Prof. Erivelton Geraldo Nepomuceno

Engenharia Elétrica
UFSJ - Universidade Federal de São João del-Rei

19 de fevereiro de 2019

- 1 Introdução
- 2 Revisão Circuitos Lógicos
- 3 Uso do Módulo Datapool - Universal 2000
- 4 Introdução ao VHDL
- 5 Projetos de Circuitos Combinacionais Lógicos com VHDL
- 6 Projetos de Circuitos Combinacionais Aritméticos com VHDL
- 7 Projetos de Circuitos Sequenciais com VHDL
- 8 Projetos de Máquinas de Estados
- 9 Simulação de Circuitos Digitais com VHDL
- 10 Trabalho Final

- Tópicos
 - 1 T_1 : Práticas e trabalhos entregues no portal.
 - 2 T_2 : Elaboração da proposta do seminário.
 - 3 T_3 : Fundamentação teórica e Metodologia do seminário.
 - 4 T_4 : Resultados parciais para o seminário.
 - 5 T_5 : Artigo científico de 6 a 8 páginas do seminário.
 - 6 T_6 : Apresentação.
 - 7 P_S : Prova substitutiva (conteúdo de toda a disciplina).
- A Eq. (1) apresenta a ponderação destes itens:

$$N_F = \frac{2T_1 + T_2 + T_3 + T_4 + 4T_5 + T_6}{100} \quad (1)$$

- O uso da prova substitutiva é indicado na Eq. (2).

$$T_5 = \max(T_5, P_S) \quad (2)$$

- Aprovação: $N_F \geq 6,0$.

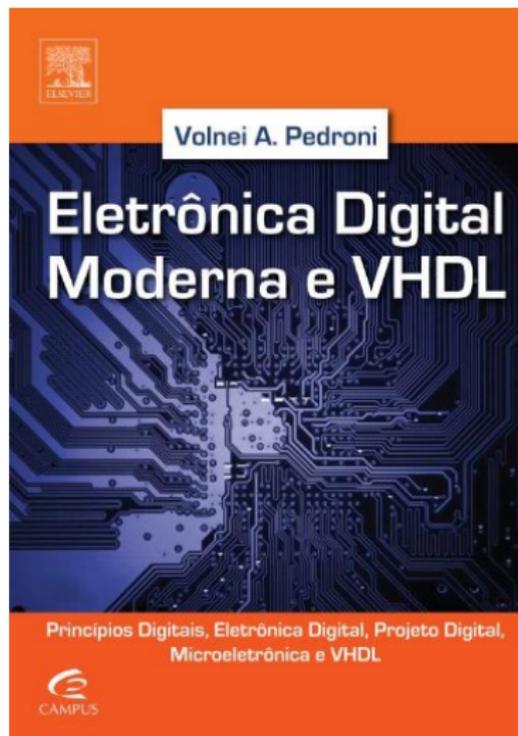


Figura 1: Pedroni, Volnei A. *Eletrônica digital moderna e VHDL*. Rio de Janeiro, RJ: Elsevier, 2010

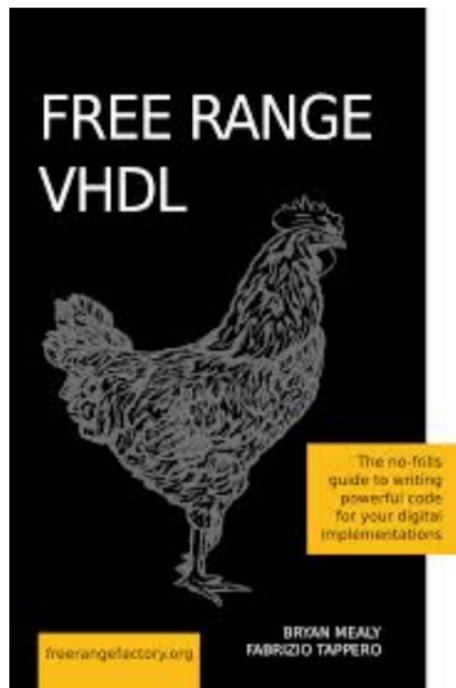


Figura 2: Mealy, Bryan; Tappero, Fabrizio. Free range VHDL. Livro Hobby, 2018. Disponível em [\[pdf\]](#).



Figura 3: R. J. Tocci, N. S. Widmer, and G. L. Moss, *Sistemas Digitais. Princípios e Aplicações*, 11 ed. São Paulo: Pearson Prentice Hall, 2011.



Contents lists available at [ScienceDirect](#)

Chaos, Solitons and Fractals

Nonlinear Science, and Nonequilibrium and Complex Phenomena

journal homepage: www.elsevier.com/locate/chaos



Minimal digital chaotic system

Erivelton G. Nepomuceno^a, Arthur M. Lima^a, Janier Arias-García^b, Matjaž Perc^{c,d,e,*},
Robert Repnik^c



^a Control and Modelling Group (GCOM), Department of Electrical Engineering, Federal University of São João del-Rei, São João del-Rei, MG 36307-352, Brazil

^b Department of Electronic Engineering, Federal University of Minas Gerais, Brazil

^c Faculty of Natural Sciences and Mathematics, University of Maribor, Koroška cesta 160, Maribor SI-2000, Slovenia

^d CAMTP – Center for Applied Mathematics and Theoretical Physics, University of Maribor, Mladinska 3, Maribor SI-2000, Slovenia

^e Complexity Science Hub Vienna, Josefstädterstraße 39, Vienna A-1080, Austria

Figura 4: E. G. Nepomuceno, A. M. Lima, J. Arias-García, M. Perc, and R. Repnik, “Minimal digital chaotic system,” *Chaos, Solitons and Fractals*, vol. 120, pp. 62–66, 2019. [[doi](#)]

Objetivo Principal

Descrever os dispositivos lógicos programáveis.

Objetivos Específicos

- Descrever os PLDs, SPLDs (PAL, PLA, GAL), CPLDs e FPGAs.

Introdução

- A árvore das famílias dos sistemas digitais.

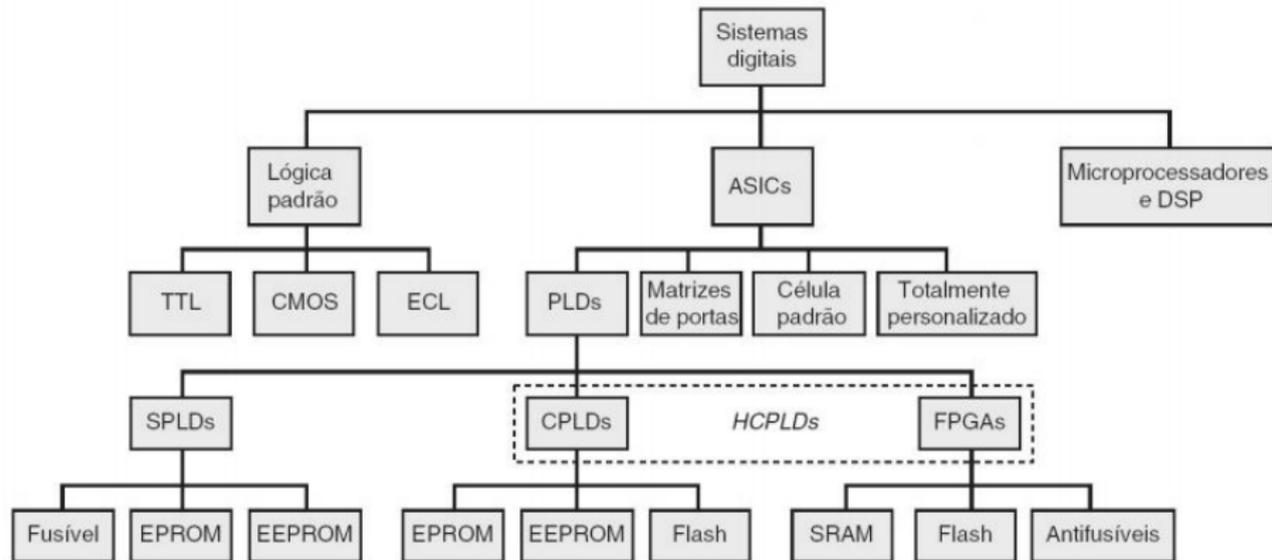


Figura 5: Esquemático apresentando a maioria das escolhas de hardware atualmente disponíveis.

A presença desses dispositivos em sistemas digitais modernos têm crescido de maneira rápida e continuamente devido as seguintes características:

- Elevada densidade de portas lógicas e flip-flops;
- Ampla gama de I/Os padronizados e grande número de pinos de I/Os disponíveis;
- Fácil ISP (*in-system programming*);
- Alta velocidade;
- Custo decrescente.

PLDs (Programmable Logic Devices)

- Introduzidos em meados da década de 1970.
- PLDs tinham o objetivo de construir circuitos combinacionais lógicos que fossem programáveis.
- Os PLDs são diferentes dos microprocessadores, uma vez que a sua programação se dá no nível de hardware.
- Os primeiros PLDs empregavam apenas portas lógicas convencionais. Apenas mais tarde, com o intuito de ampliar a sua abrangência, foram introduzidos um flip-flop em cada saída do circuito.

PLDs (Programmable Logic Devices)

- Na década de 1980, foi inserida a denominada *macrocélula* (programável) a cada saída do PLD, o qual continha: flip-flops, portas lógicas e multiplexadores.
- A evolução dos PLDs se resume da seguinte forma:

PLDs	SPLDs	PAL (meados anos 70) PLA (meados anos 70) PAL/PLA registrados (final anos 70) GAL/PALCE (início anos 80)
	CPLDs (meados anos 80)	
	FPGAs (meados anos 80)	

Figura 6: Resumo da evolução dos PLDs.

Os denominados SPLDs contém os seguintes três dispositivos:

- PAL (programmable array logic)
- PLA (programmable logic array)
- GAL (generic array logic)

PAL (Programmable Array Logic)

- Circuito é composto por um arranjo programável de portas AND seguido por um arranjo fixo de portas OR.

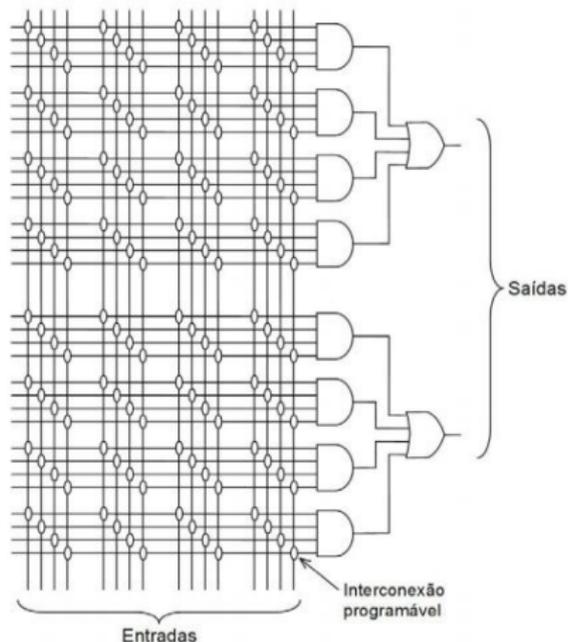


Figura 7: Arquitetura dos PALs.

PAL (Programmable Array Logic)

- Exemplo 1: Cômputo de duas funções $f_1 = ab + a'b'c'd' + bd$ e $f_2 = abc + d$.

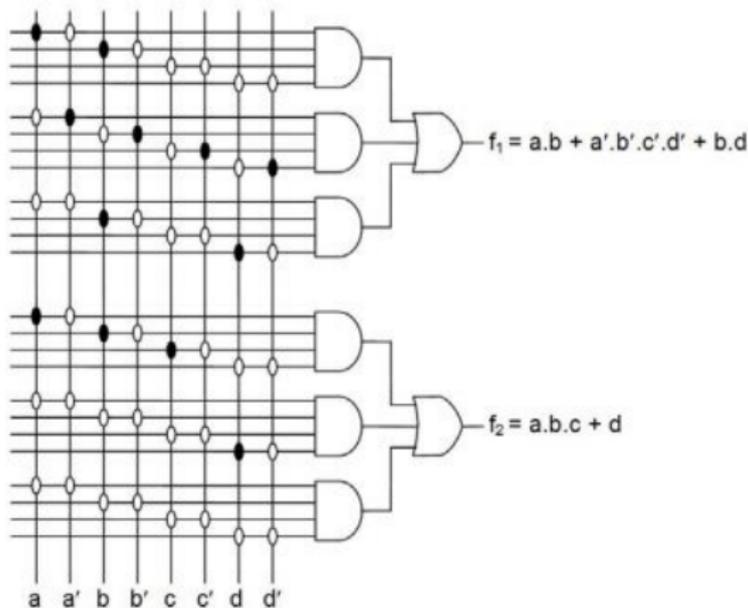


Figura 8: Implementação de duas funções.

- PAL é adequada apenas para a implementação de funções combinacionais.
- A tecnologia originalmente empregada na fabricação dos PALs era bipolar. Também, tais dispositivos funcionavam com uma alimentação de $5V$, frequência máxima de operação na ordem de $100MHz$ e consumiam grande quantidade de energia (cerca de $200mA$ com saídas abertas).

PLA (Programmable Logic Array)

- Apresentam maior flexibilidade, comparado aos PALs.
- Nos PLAs, ambas as portas lógicas AND e OR são programáveis.

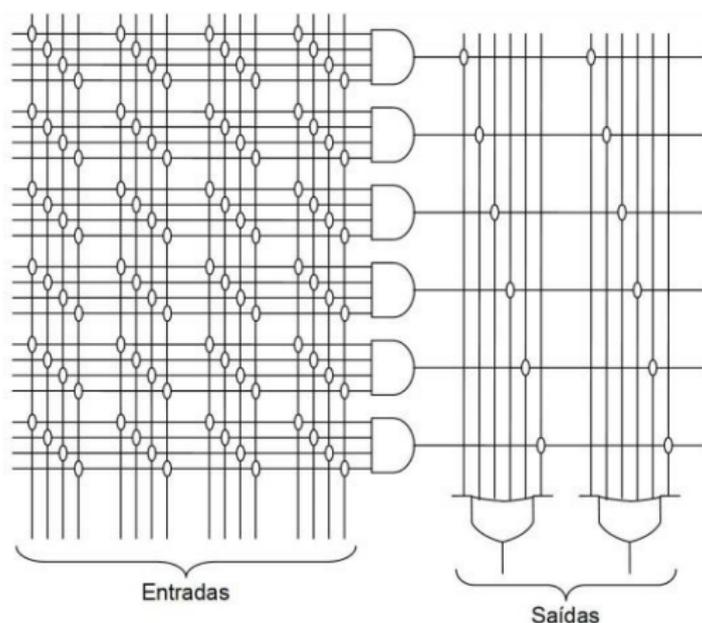


Figura 9: Arquitetura PLA.

GAL (Generic Array Logic)

- Tem várias melhorias em relação aos primeiros PALs.
- Macro célula - uma saída mais sofisticada. A célula contém um flip-flop, uma porta XOR e cinco multiplexadores.
- Inclusão de um sinal de retorno (ligando a macro célula ao arranjo programável).
- Emprego de memória EEPROM.
- Disponibilização de uma assinatura eletrônica para identificação e proteção do projeto.

- Originalmente, os primeiros CPLDs foram construídos agrupando vários SPLDs no mesmo chip.
- Sua arquitetura básica consiste em : Vários PLDs, diversos drivers de I/O (LVTTL, LVCMOS, etc.), vários pinos de I/O, suporte JTAG.

CPLD (Complex Programmable Logic Devices)

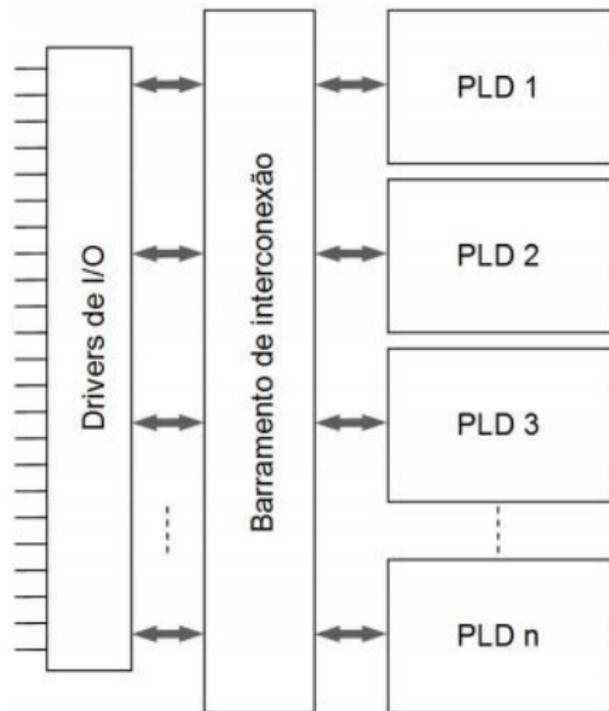


Figura 11: Arquitetura básica de CPLDs.

CPLD (Complex Programmable Logic Devices)

- Recentemente...

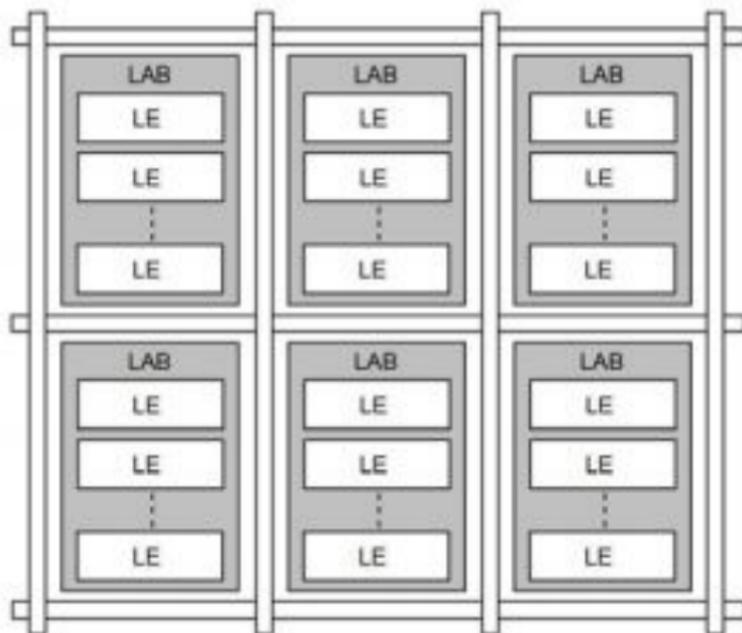


Figura 12: Arquitetura básica dos CPLDs MAX II da Altera.

CPLD (Complex Programmable Logic Devices)

- LAB não é mais um conjunto de GALs, e sim de LEs (logic elements).
- Os CPLDs mais recentes se parecem mais com uma FPGA simplificada.
- Os LEs possuem:
 - Memória (lookup table -LUT) para implementar lógica combinacional.
 - Cadeia de carry para otimizar adição/subtração.
 - Cadeia de registradores.

CPLD (Complex Programmable Logic Devices)

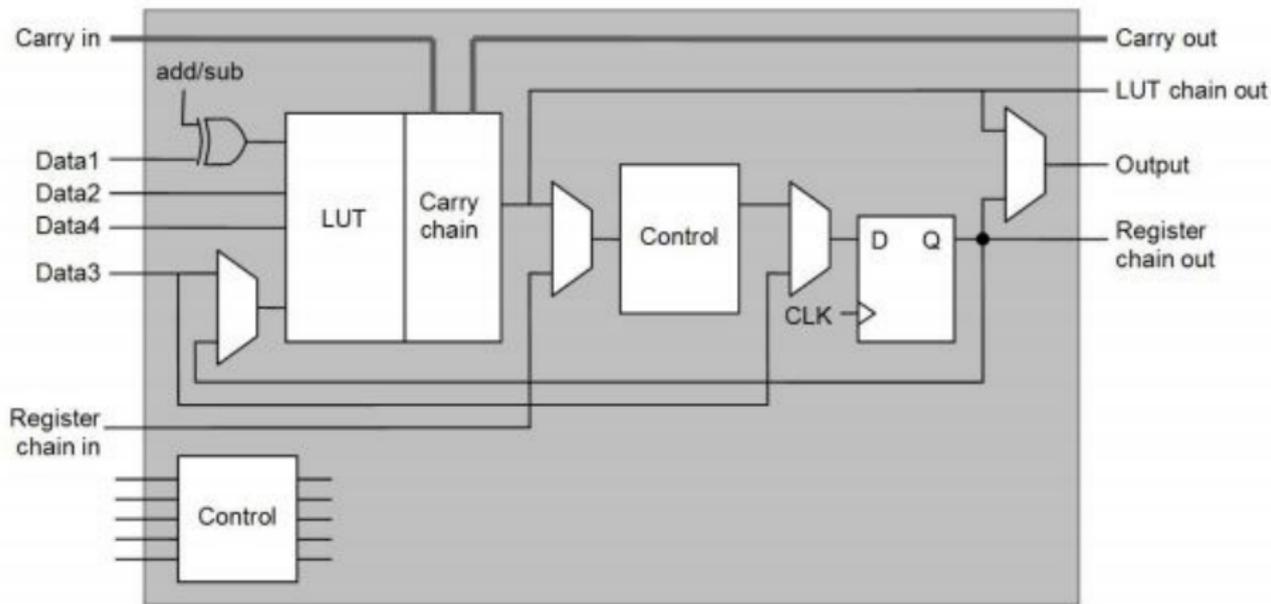


Figura 13: Diagrama simplificado do LE.

- A FPGA é formada por uma matriz de blocos ao invés de uma pilha de blocos (utilizado nos CPLDs).
- O número de blocos é maior que os outros PLDs.
- Os blocos são menores e mais sofisticados.

FPGA (Field Programmable Gate Arrays)

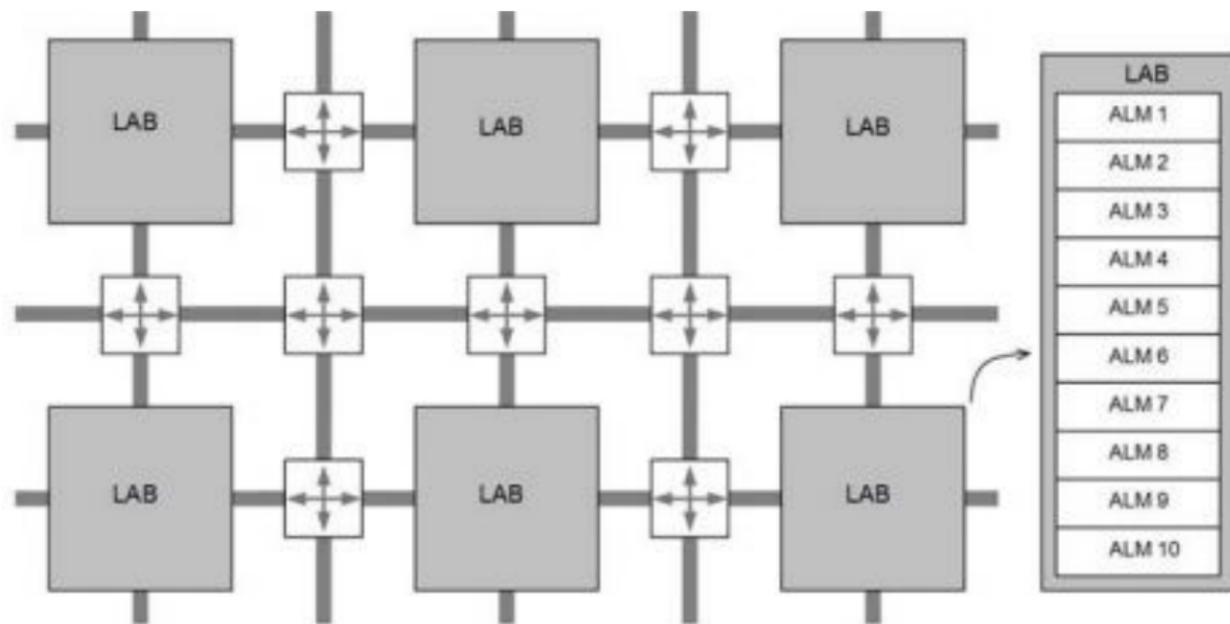


Figura 14: Arquitetura das FPGAs.

FPGA (Field Programmable Gate Arrays)

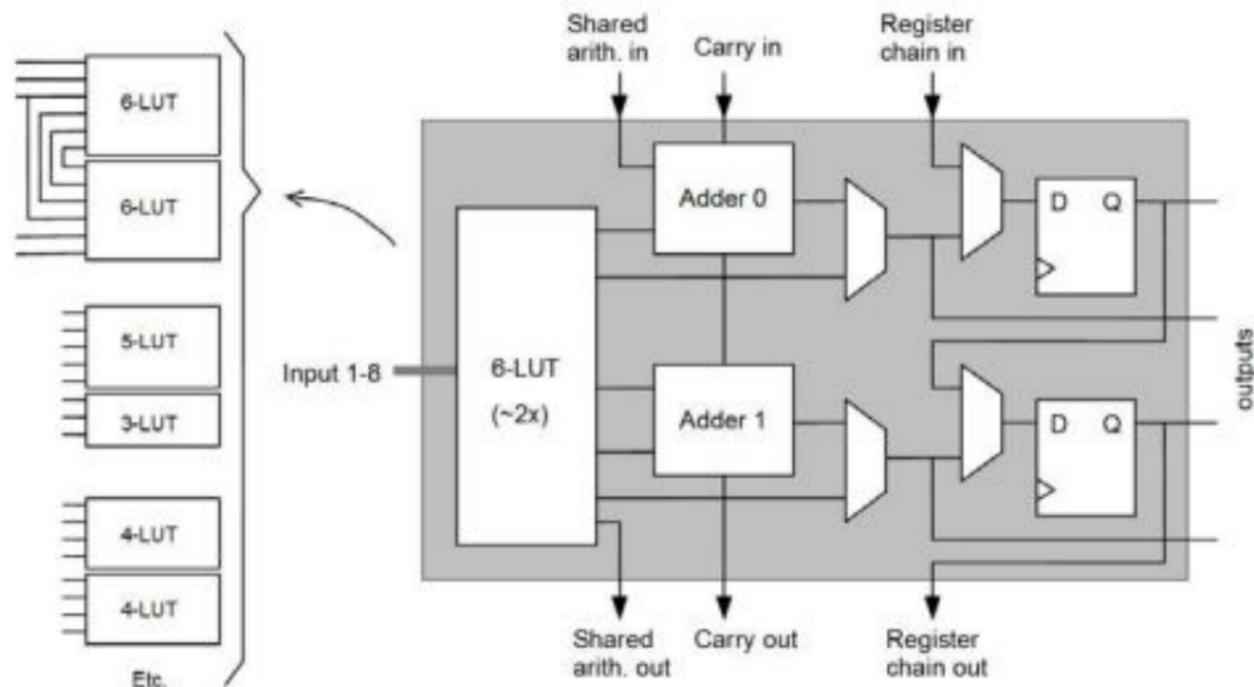


Figura 15: Diagrama da ALM da FPGA.

- As FPGAs são muito mais competitivas que os outros PLDs devido a inclusão de blocos muitos úteis.
 - Blocos de memória SRAM.
 - Blocos de DSP (digital signal processing): embarcando multiplicadores, acumuladores e registradores.
 - Circuitos PLL (phase locked loop): utilizados na manipulação de clock.

Motivos para estudar FPGA e a sua respectiva linguagem de programação:

- Maior versatilidade/flexibilidade.
- Controle sobre o hardware.
- Capacidade de originar sistemas para realizar tarefas específicas, visando a otimização dos recursos.

Algumas notícias:

- Tecnologia FPGA da Intel vêm transformando indústrias.¹
- Garvan Institute eyes FPGA boost to genomics research.²

¹Au, Reynette. Tecnologia FPGA da Intel vêm transformando indústrias (english only). Disponível em: <https://newsroom.intel.com.br/news-releases/tecnologia-fpga-da-intel-vem-transformando-industrias-english-only/>

²Pearce, Rohan. Garvan Institute eyes FPGA boost to genomics research. Disponível em: <https://www.computerworld.com.au/article/645868/garvan-institute-eyes-fpga-boost-genomics-research/>.

- PEDRONI, Volnei A. **Digital electronics and design with VHDL**. Morgan Kaufmann, 2008.
- PEDRONI, Volnei A. **Eletrônica digital moderna e VHDL**. Rio de Janeiro, RJ: Elsevier, 2010.
- TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. **Sistemas digitais: princípios e aplicações**. Prentice Hall, 2003.