# UNIVERSIDADE FEDERAL DE SÃO JOÃO DEL-REI DEPARTAMENTO DE ENGENHARIA ELÉTRICA PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



# CONTRIBUIÇÃO PARA A ANÁLISE DO DESEMPENHO DE

# CONVERSORES ESTÁTICOS SOB A ÓTICA DOS ELEMENTOS

# **SEMICONDUTORES**

JOÃO PAULO MENDES FIGUEIREDO

**SETEMBRO** 

2012

# UNIVERSIDADE FEDERAL DE SÃO JOÃO DEL-REI DEPARTAMENTO DE ENGENHARIA ELÉTRICA PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

# CONTRIBUIÇÃO PARA A ANÁLISE DO DESEMPENHO DE CONVERSORES ESTÁTICOS SOB A ÓTICA DOS ELEMENTOS SEMICONDUTORES

Dissertação apresentada por João Paulo Mendes Figueiredo à Universidade Federal de São João del-Rei para obtenção do título de Mestre em Engenharia Elétrica submetido à seguinte banca examinadora:

Prof. Fernando Lessa Tofoli, Dr. (Orientador – UFSJ) Prof. Gleison Fransoares Vasconcelos Amaral, Dr. (UFSJ) Prof. Ricardo Luiz Alves, Dr. (IFSC)

## Agradecimentos

Agradeço primeiramente a Deus, por todas as conquistas em minha vida;

Aos meus pais, pelo incentivo e apoio em busca dos meus sonhos;

Às minhas irmãs, por estarem sempre ao meu lado;

À minha namorada Fernanda, por sempre me incentivar a lutar pelos meus objetivos;

Aos meus amigos da UFSJ, que foram fundamentais durante a minha formação acadêmica;

Aos professores da UFSJ, pelo conhecimento que me proporcionaram todos estes anos;

À banca presente na defesa, por acreditar na qualidade do trabalho desenvolvido;

Ao professor e orientador Fernando Lessa que acreditou na minha capacidade de desenvolver um bom trabalho; Figueiredo, J. P. M., "Contribuição para A Análise do Desempenho de Conversores Estáticos Sob a Ótica dos Elementos Semicondutores" – São João del-Rei, UFSJ, 2012, 65p.

Para definir qual conversor estático é mais adequado para uma aplicação específica, diversos aspectos devem ser considerados, como custo, rendimento, peso e volume da estrutura. Entretanto, esta pode não ser uma tarefa trivial ao se lidar com estruturas que possuem elevado número de elementos semicondutores passivos e ativos. Neste contexto, este trabalho introduz o conceito da potência comutada aplicado às seis topologias básicas de conversores CC-CC não isolados, isto é: *buck, boost, buck-boost,* Ćuk, SEPIC e zeta. O estudo desenvolvido pretende estabelecer critérios qualitativos que permitam determinar o tipo de conversor mais adequado em torno de um dado ponto de operação. Além disso, pretende validar as considerações teóricas por meio do cálculo das perdas por condução e comutação nos semicondutores. Utilizando-se modelagem SPICE e aplicativos de simulação computacional, o desempenho de cada um dos conversores supracitados é analisado do ponto de vista do rendimento.

Palavras-chave: conversores CC-CC, conversores estáticos de potência, dispositivos semicondutores, perdas por comutação, perdas por condução, potência comutada.

Figueiredo, J. P. M., "Contribution to The Performance Analysis of Static Power Converters Under Considering The Semiconductor Elements' Point of View" – São João del-Rei, UFSJ, 2012, 65p.

In order to define the most appropriate power electronic converter topology for a specific application, several aspects must be analyzed, such as cost, efficiency, size, and volume of the chosen structure. However this may not be a trivial task in structures with high number of active and passive switches. This work introduces the concept of commutated power applied to six nonisolated dc-dc topologies, that are: buck, boost, buck-boost, Ćuk, SEPIC, and zeta. The study carried out in this work intends to establish qualitative criteria to determine which type of arrangement is the most adequate one for a given application and the chosen operating point. Besides, it aims to validate the theoretical assumptions by calculating the conduction and switching losses in the semiconductor devices properly. By using SPICE modeling and related simulation software, the performance of each one of the aforementioned converters is evaluated from the energy efficiency point of view.

Key words: commutated power, conduction losses, dc-dc converters, semiconductor devices, static power converters, switching losses.

Lista de Figuras	IX
Lista de Tabelas	XI
CAPÍTULO 1 - Introdução Geral	1
1.1 - Justificativas do Trabalho	1
1.2 - Objetivos do Trabalho	5
1.3 - Estrutura do Trabalho	6
CAPÍTULO 2 - Revisão Bibliográfica	7
2.1 - Considerações Iniciais	7
2.2 - Mecanismo de Perdas em Conversores Estáticos	7
2.2.1 - Perdas em Elementos Magnéticos	8
2.2.1.1 - Perdas em Indutores	8
2.2.1.2 - Perdas em Transformadores	9
2.2.2 - Perdas em Elementos Semicondutores de Potência	10
2.2.2.1 - Diodo de Potência	11
2.2.2.2 - Transistor MOSFET	13
2.2.2.3 - Transistor IGBT	15
2.3 - Conversores CC-CC	16
2.3.1 - Conversor <i>Buck</i>	17
2.3.2 - Conversor <i>Boost</i>	22
2.3.3 - Conversor Buck-Boost	24
2.3.4 - Conversor Ćuk	26
2.3.5 - Conversor SEPIC	29
2.3.6 - Conversor Zeta	
2.4 - Considerações Finais	

# SUMÁRIO

CAPÍTULO 3 - Conceito da Potência Comutada 34
3.1. Considerações Iniciais
5.1 - Considerações iniciais
3.2 - Definição do Conceito de Potência Comutada
3.3 - Aplicação do Conceito da Potência Comutada aos Conversores CC-CC Não Isolados36
3.3.1 - Conversor <i>Buck</i>
3.3.2 - Conversor <i>Boost</i>
3.3.3 - Conversor Buck-Boost e Demais Topologias com Característica Abaixadora e
Elevadora de Tensão
3.4 - Considerações Finais
CAPÍTULO 4 - Análise do Desempenho dos Conversores CC-CC e Validação do Conceito da
Potência Comutada
4.1 - Considerações Iniciais
4.2 - Projeto dos Conversores CC-CC
4.2.1 - Conversores Abaixadores
4.2.2 - Conversores Elevadores
4.3 - Definição dos Estudos de Casos47
4.4 - Cálculo das Perdas e Obtenção das Curvas de Rendimento dos Conversores
4.4.1 - Conversores Abaixadores
4.4.2 - Conversores Elevadores
4.5 - Análise da Potência Comutada
4.5.1 - Conversores Abaixadores
4.5.2 - Conversores Elevadores
4.5.3 - Validação do Conceito da Potência Comutada
4.6 - Considerações Finais
CAPÍTULO 5 - Conclusão Geral61

	í
Referências Bibliográficas	
ANEXO I - Projeto do indutor	
A.1 - Projeto do Indutor	
A.2 - Escolha do Núcleo Apropriado	
A.3 - Entreferro	
A.4 - Cálculo da Seção Transversal dos Condutores	
ANEXO II - Netlist simulações	71

# LISTA DE FIGURAS

Fig. 2.1 – Representação de um diodo de potência [14]11
Fig. 2.2 – Comutação de um diodo de potência [14]12
Fig. 2.3 – Comutação de um MOSFET [14]14
Fig. 2.4 – Conversor <i>buck</i> 17
Fig. 2.5 – Razão Cíclica
Fig. 2.6 - Circuitos equivalentes representando a operação do conversor buck em modo de
condução contínua19
Fig. 2.7 – Formas de onda representando a operação do conversor buck em modo de condução
contínua20
Fig. 2.8 – Conversor <i>boost</i>
Fig. 2.9 - Circuitos equivalentes representando a operação do conversor boost em modo de
condução contínua
Fig. 2.10 - Formas de onda representando a operação do conversor boost em modo de condução
contínua
Fig. 2.11 – Conversor <i>buck-boost</i>
Fig. 2.12 - Circuitos equivalentes representando a operação do conversor buck-boost em modo de
condução contínua
Fig. 2.13 - Formas de onda representando a operação do conversor buck-boost em modo de
condução contínua
Fig. 2.14 – Conversor Ćuk
Fig. 2.15 - Circuitos equivalentes representando a operação do conversor Ćuk em modo de
condução contínua
Fig. 2.16 - Formas de onda representando a operação do conversor Ćuk em modo de condução
contínua

Fig. 2.17 – Conversor SEPIC
Fig. 2.18 - Circuitos equivalentes representando a operação do conversor SEPIC em modo de
condução contínua
Fig. 2.19 - Formas de onda representando a operação do conversor SEPIC em modo de condução
contínua
Fig. 2.20 – Conversor zeta
Fig. 2.21 - Circuitos equivalentes representando a operação do conversor zeta em modo de
condução contínua
Fig. 2.22 - Formas de onda representando a operação do conversor zeta em modo de condução
contínua
Fig. 3.1 – Gráfico da potência total comutada pelo conversor <i>buck</i>
Fig. 3.2 – Gráfico da potência total comutada pelo conversor <i>boost</i>
Fig. 3.3 – Gráfico da potência total comutada pelo conversor <i>buck-boost</i>
Fig. 4.1 – Comparação entre as curvas de rendimento dos conversores CC-CC abaixadores para os
casos A e B
Fig. 4.2 - Comparação entre as curvas de rendimento dos conversores CC-CC elevadores para os
casos <i>A</i> e <i>B</i>
Fig. 4.3 – Comparação entre as curvas teóricas das potências comutadas pelos conversores buck e
buck-boost
Fig. 4.4 - Comparação entre as curvas teóricas das potências comutada pelos conversores boost e
buck-boost
Fig. 4.5 - Validação do conceito da potência comutada utilizado uma ferramenta de simulação
computacional

# LISTA DE TABELAS

Tabela 4.1 – Especificações dos conversores abaixadores
Tabela 4.2 – Esforços de tensão e corrente nos semicondutores dos conversores abaixadores46
Tabela 4.3 – Especificações dos conversores elevadores
Tabela 4.4 – Esforços de tensão e corrente nos semicondutores dos conversores elevadores47
Tabela 4.5 - Descrição dos elementos semicondutores utilizados nos conversores CC-CC
abaixadores e elevadores
Tabela 4.6 – Determinação das perdas nos elementos magnéticos e semicondutores e do rendimento
teórico dos conversores abaixadores no ponto de operação especificado na Tabela 4.149
Tabela 4.7 – Determinação das perdas nos elementos magnéticos e semicondutores e do rendimento

# **CAPÍTULO 1**

# INTRODUÇÃO GERAL

#### **1.1 - JUSTIFICATIVAS DO TRABALHO**

A eletrônica de potência é a ciência que se dedica ao estudo dos conversores estáticos de potência, que por sua vez são equipamentos destinados a processar e controlar eletronicamente o fluxo de energia elétrica. Dada uma saída desejada, e por meio do uso de semicondutores de potência, busca-se a conversão eficiente, o controle e o condicionamento da potência elétrica a partir de uma fonte disponível na entrada.

O Prof. Dr. Bimal K. Bose, da Universidade do Tennessee nos Estados Unidos, enquanto um dos mais renomados pesquisadores da área de eletrônica de potência, reconhecido em nível internacional, é bastante ousado em sua tentativa de contextualizar a importância da eletrônica de potência para a sociedade contemporânea. Em entrevista ao periódico científico IEEE Industrial Electronics Magazine, em Junho de 2009, Bose afirma categoricamente que: "a eletrônica de potência desenvolve atualmente um impacto relevante em nossa sociedade, o qual, em minha opinião, é tão grande quanto (senão maior) que aquele da tecnologia da informação. Em essência, a roda da civilização industrial é movida pela eletrônica de potência. A produtividade e qualidade da produção das indústrias modernas dependem da eletrônica de potência, que possibilita a existência de sistemas energéticos ultraeficientes, que são tão vitais para nossas indústrias. O problema do aquecimento global que ameaça a civilização humana pode ser em parte solucionado ou mitigado com a ajuda da eletrônica de potência. A maior parte das fontes de energias limpas e renováveis, que têm sido intensamente exploradas, depende unicamente da eletrônica de potência para seu aproveitamento e utilização. Nossos veículos elétricos e híbridos são baseados na eletrônica de potência. A eficiência energética de aparelhos elétricos e eletrônicos, a qual tem sido enfaticamente destacada, é altamente dependente da eletrônica de potência. À medida que o custo da energia elétrica tender a aumentar sensivelmente em um futuro próximo, o impacto da eletrônica de potência se tornará mais visível" [1].

Assim, dentre as inúmeras aplicações que explicitam o caráter interdisciplinar da eletrônica de potência, pode-se citar:

- transmissão de corrente contínua em alta tensão (HVDC);

- controle de componentes harmônicas de tensão e corrente e reativos;

- acionamentos em diversas topologias de máquinas elétricas;

- veículos automotores elétricos;

- melhor aproveitamento de energia proveniente de fontes alternativas, como solar e eólica;

- eletrônica embarcada em aeronaves, embarcações navais e automotores terrestres;

- sistemas inteligentes e otimizados de iluminação;

- automação industrial;

- sistemas de alimentação ininterrupta de energia;

- fontes chaveadas;

- amplificadores de áudio;

- entre várias outras aplicações.

De modo amplo, o papel da eletrônica de potência na sociedade contemporânea consiste em processar e controlar o fluxo de energia elétrica para alimentar cargas da forma mais adequada e eficiente possível. Para o controle ou o condicionamento de energia elétrica, a conversão de energia elétrica de uma forma para outra é necessária e as características de comutação dos dispositivos de potência permitem essas conversões. Os conversores estáticos de potência realizam essas funções, podendo ser classificados basicamente em quatro tipos:

- conversores CA-CC (retificadores controlados e não controlados);

- conversores CC-CC (*choppers*);

- conversores CC-CA (inversores);

- conversores CA-CA (controladores de tensão CA).

Em qualquer processo de conversão energética, a redução das perdas e a otimização da eficiência tornam-se fatores de suma importância, em função do custo da energia elétrica e da remoção do calor dissipado. Logo, a concepção de conversores estáticos com custo, peso e volume reduzidos, bem como elevada robustez, tem sido o fator impulsionador de pesquisas em âmbito industrial e acadêmico [2].

Uma das alternativas para obter a redução do peso e do volume reside na elevação da frequência de comutação dos semicondutores, o que é possível em termos da disponibilidade atual de dispositivos capazes de operar em frequências mais elevadas, bem como tecnologias emergentes de materiais magnéticos e capacitores especiais para operação sob tais condições. Neste contexto, surge outro aspecto incentivador ao desenvolvimento da eletrônica de potência, em termos da disponibilidade de circuitos eletrônicos dedicados ao controle e comando dos conversores estáticos [3].

Um problema inerente à elevação da frequência, devido à não idealidade dos semicondutores operando como interruptores, reside no aumento das chamadas perdas por comutação, implicando na elevação da dissipação de potência. Este acréscimo de energia liberada demanda a utilização de um acentuado volume de dissipadores, contrapondo-se ao objetivo inicial da redução das dimensões totais dos conversores [2].

A elevação da frequência de comutação é limitada em função da presença de elementos parasitas, tais como indutâncias de dispersão de transformadores, indutâncias parasitas em placas de circuito impresso e capacitâncias de junção de semicondutores. Estes fatores favorecem o surgimento de oscilações indesejáveis, contribuindo para o aumento dos níveis de interferência eletromagnética, esforços adicionais nos semicondutores e elevação das perdas por comutação [3].

Para viabilizar a operação em altas frequências e minimizar os efeitos indesejáveis advindos desta prática, foram introduzidas técnicas de comutação suave aos conversores estáticos de potência. A adoção destas estratégias proporcionou a redução do volume de elementos magnéticos,

capacitores e dissipadores, implicando redução do volume total, elevação do rendimento, aumento da confiabilidade e minimização dos níveis de interferência eletromagnética.

Embora a redução do volume dos elementos magnéticos e o aumento do rendimento das estruturas sejam vantagens diretas advindas da utilização de circuitos de auxílio à comutação, devese considerar o aumento do número de componentes e a complexidade dos arranjos que agregam a característica da comutação suave [4]. Tanto em células de comutação passivas quanto ativas, o projeto dos elementos do tanque ressonante requer cálculos relativamente complexos para o ajuste do circuito, que possibilitará a comutação dos semicondutores com perdas desprezíveis durante a entrada e/ou saída de condução [5]. Além disso, o aumento do número de componentes envolvendo a eventual inclusão capacitores, indutores, diodos e interruptores controlados implica, inevitavelmente, o aumento do custo e complexidade dos arranjos [6].

Na literatura pertinente à eletrônica de potência, há um vasto número de topologias envolvendo as quatro possíveis classes de conversão da energia elétrica supramencionadas. A base de dados IEEEXplore disponibiliza aproximadamente 3.200.000 publicações relacionadas às mais variadas áreas da engenharia elétrica, sendo estes documentos compilados a partir de 1989 até os dias atuais [7]. Utilizando-se o termo de busca "*power converter*" (conversor de potência), são exibidos mais de 50.000 trabalhos relacionados ao tema [7].

Para definir qual conversor estático é o mais adequado para ser utilizado em uma determinada aplicação, vários itens devem ser analisados. Dentre estes, destacam-se a robustez, a densidade de potência, o rendimento, aspectos construtivos, e principalmente os custos [8] [9].

As características principais de cada conversor dependem basicamente da topologia. Obviamente as perdas, o volume e os custos obtidos variam significativamente com o tipo de tecnologia empregada e com a qualidade do semicondutor adotado. O valor das perdas nos semicondutores de potência de um determinado conversor está diretamente relacionado com o volume total e com o custo final do conversor. Entretanto, a determinação das perdas não depende apenas da topologia. Depende também da frequência de comutação, do tipo de dispositivo semicondutor utilizado, da modulação empregada, sem considerar as características de *layout*, que introduzem elementos parasitas que prejudicam o funcionamento do circuito.

# **1.2 - OBJETIVOS DO TRABALHO**

Diante do exposto, este trabalho tem por objetivo apresentar um método de análise focado no que diz respeito aos semicondutores de potência (diodos e interruptores) operando em alta frequência, sobretudo no que se refere aos esforços de tensão e corrente aos quais estes dispositivos são submetidos. A análise de tais esforços é importante, pois tem impacto direto no custo e no rendimento total do conversor.

Através de um estudo bibliográfico adequado, busca-se estabelecer uma análise comparativa entre as topologias clássicas de conversores CC-CC, isto é, os conversores *buck*, *boost*, *buck-boost*, Ćuk, SEPIC e zeta, apresentando-se critérios de elegibilidade para as topologias em uma dada aplicação.

De forma específica, este trabalho pretende apresentar contribuições no sentido de: - realizar um estudo abrangente acerca dos conversores CC-CC supracitados, incluindo princípio de funcionamento, metodologia de projeto e mecanismo das perdas que envolvem estas estruturas; - introduzir o conceito de potência comutada, que de forma geral representa uma avaliação do custo, perdas e do volume atingidos por uma determinada estrutura, tomando como base os esforços aos quais "semicondutores genéricos" estariam submetidos;

- estabelecimento de um método simples e direto que permite selecionar dentre várias topologias, quais são as mais promissoras e quais são inviáveis para uma aplicação específica. Entretanto, reconhece-se que determinar com precisão qual estrutura apresenta melhor desempenho em dada aplicação requer uma análise bastante criteriosa, sendo que este aspecto será contemplado no trabalho.

### **1.3 - ESTRUTURA DO TRABALHO**

Este trabalho está estruturado na forma de cinco capítulos, os quais são descritos detalhadamente a seguir.

No Capítulo 2, apresenta-se uma revisão dos conceitos envolvendo a operação de conversores CC-CC. Inicialmente, serão reapresentados aspectos relacionados ao mecanismo de perdas existentes em diodos, MOSFETs (do inglês, *metal oxide semiconductor field effect transistors –* transistores de efeito de campo metal-óxido-semicondutor) e IGBTs (do inglês, *insulated gate bipolar transistors –* transistores bipolares de gatilho isolado), sendo estes dispositivos semicondutores que eventualmente são empregados nas topologias citadas na seção 1.1. Em seguida, serão reapresentados os princípios que envolvem a operação dos conversores *buck, boost, buck-boost*, Ćuk, SEPIC e zeta em condução contínua. Por fim, serão determinadas as expressões que representam a metodologia de projeto, permitindo dimensionar adequadamente os conversores segundo especificações pré-determinadas.

O Capítulo 3 apresenta a principal contribuição deste trabalho, que consiste no desenvolvimento do conceito da potência comutada. Embora no Capítulo 2 sejam abordados apenas os conversores CC-CC, entende-se que a metodologia proposta pode ser aplicada a qualquer classe de conversores, pois envolve diretamente os máximos esforços de tensão e corrente nos semicondutores, consistindo em um método qualitativo simples e prático para definir qual tipo de estrutura é mais adequado para uma dada aplicação.

No Capítulo 4, serão projetados todos os seis conversores CC-CC clássicos. A partir de um ponto de operação específico, serão investigados aspectos pertinentes a conversores abaixadores e elevadores em termos dos componentes utilizados, perdas e curvas de rendimento. Por fim, será aplicado o conceito da potência comutada, que visa validar os resultados obtidos por meio de cálculos teóricos e simulações.

Finalmente, o Capítulo 5 dedica-se à discussão dos resultados principais do trabalho, onde serão apresentadas as conclusões mais significativas e propostas para a continuidade da pesquisa.

# **CAPÍTULO 2**

# **REVISÃO BIBLIOGRÁFICA**

# 2.1 - CONSIDERAÇÕES INICIAIS

Este capítulo destina-se a apresentar uma revisão bibliográfica no que tange a aspectos relacionados à operação de conversores estáticos de potência.

Inicialmente, será abordado o mecanismo de perdas existente em um conversor estático, definido pelas perdas existentes nos elementos magnéticos e semicondutores de uma forma geral. Desta forma, as expressões apresentadas permitirão o cálculo da energia dissipada em um dado conversor, sendo que isto é de fundamental importância para a análise do rendimento da estrutura.

Na sequência, serão estudados os conversores CC-CC não isolados. Deve-se ressaltar que estas estruturas serão objeto da aplicação da metodologia proposta no Capítulo 3, principalmente em virtude da simplicidade e por serem arranjos bastante consolidados na literatura. A análise inclui aspectos como princípio de funcionamento e expressões que definem o procedimento de projeto, que posteriormente serão empregadas na análise comparativa desenvolvida no Capítulo 4.

# 2.2 - MECANISMO DE PERDAS EM CONVERSORES ESTÁTICOS

Em todo processo de conversão de energia, o rendimento pode ser definido como uma relação entre as potências útil e total. Em se tratando de conversores estáticos de potência, o rendimento de uma dada estrutura pode ser obtido por:

$$\eta = \frac{P_o}{P_i} \cdot 100 \tag{2.1}$$

onde  $\eta$  é o rendimento percentual,  $P_o$  é a potência de saída em watts e  $P_i$  é a potência de entrada em watts.

Idealmente, os conversores estáticos não apresentam perdas, isto é, toda a potência extraída da fonte de alimentação é convertida em trabalho. Desta forma, o rendimento obtido é igual a 100%.

Entretanto, esta situação é hipotética, pois na prática é necessário considerar uma série de não idealidades que existem nos circuitos. Desta forma, a expressão (2.1) pode ser reescrita como:

$$\eta = \frac{P_o}{P_i + \text{Perdas}} \cdot 100 \tag{2.2}$$

Há diversas fontes de dissipação de energia nos conversores estáticos, dentre as quais é possível citar as perdas nos elementos magnéticos, semicondutores, cabos de alimentação e conexão e elementos parasitas introduzidos por características de *layout* de protótipos experimentais.

As principais parcelas que contribuem para a redução do rendimento das estruturas consistem nas perdas nos dispositivos magnéticos e semicondutores, as quais serão analisadas detalhadamente a seguir.

# 2.2.1 - PERDAS EM ELEMENTOS MAGNÉTICOS

O funcionamento adequado de um dado conversor é intrinsecamente ligado ao projeto adequado dos elementos magnéticos utilizados. A presença destes elementos é imprescindível nos circuitos, pois são capazes de realizar funções como armazenamento de energia no campo magnético, filtragem e adaptação de níveis de tensão [10].

Transformadores e indutores operando em alta frequência introduzem no circuito de potência uma série de elementos parasitas como a indutância magnetizante, a indutância de dispersão, capacitâncias entre enrolamentos, capacitâncias entre espiras, entre diversos outros. Tais elementos parasitas introduzem resultados indesejáveis no funcionamento do conversor, como picos de tensão nos semicondutores, altas perdas e emissão de ruídos (interferência eletromagnética conduzida e irradiada) [11].

### 2.2.1.1 - PERDAS EM INDUTORES

As perdas no indutor existem em virtude de aspectos reais, como resistência do material condutor e a magnetização do núcleo magnético. Em se tratando de indutores operando em altas frequências, a dissipação de energia ocorre por meio das perdas no cobre (efeito Joule ou  $RI^2$ ) e

magnéticas (ou perdas no núcleo). Estas perdas promovem o aquecimento dos componentes, implicando a elevação de temperatura do indutor acima da temperatura do ambiente no qual o elemento está inserido [10].

$$P_{L(Cu)} = \frac{\rho \cdot l_r \cdot N_L \cdot I_{L(ef.)}^2}{n_L \cdot S_f}$$
(2.3)

onde  $\rho = 2,078 \cdot 10^{-6} \ \Omega \cdot m$  é a resistividade do cobre a 70 °C,  $l_t$  é o comprimento médio de uma espira em cm,  $N_L$  é o numero de espiras do indutor,  $I_{L(ef.)}$  é a corrente eficaz no indutor,  $n_L$  é o número de condutores entrelaçados em paralelo no intuito de minimizar o efeito pelicular [10]-[12] e  $S_f$  é a área da seção transversal do condutor utilizado na confecção do enrolamento em cm<sup>2</sup>.

Por outro lado, as perdas magnéticas  $P_{L(mag.)}$  são calculadas por [11]:

$$P_{Lb(mag.)} = \Delta B^{2,4} \cdot \left( K_H \cdot f_L + K_E \cdot f_L^2 \right) \cdot V_{L(e)}$$

$$\tag{2.4}$$

onde  $\Delta B$  é a variação de fluxo magnético em tesla,  $K_H = 4 \cdot 10^{-5}$  é o coeficiente de perdas por histerese,  $f_L$  é a frequência de operação do indutor,  $K_E = 4 \cdot 10^{-10}$  é o coeficiente de perdas por correntes parasitas e  $V_{L(e)}$  é o volume do núcleo magnético em cm<sup>3</sup>.

Deve-se ainda ressaltar que os valores de  $K_H$  e  $K_E$  podem variar entre os diversos fabricantes de núcleos magnéticos, sendo que os valores supracitados referem-se ao fabricante Thornton [13].

# 2.2.1.2 - PERDAS EM TRANSFORMADORES

De forma análoga aos indutores, as perdas nos transformadores operando em alta frequência dividem-se em perdas no cobre e no núcleo magnético.

As perdas no cobre  $P_{T(Cu)}$  são dadas por [11]:

$$P_{T(Cu)} = \frac{\rho \cdot l_t \cdot N_T \cdot I_{T(ef.)}^2}{n_T \cdot S_f}$$
(2.5)

onde  $\rho = 2,078 \cdot 10^{-6} \ \Omega \cdot m$  é a resistividade do cobre a 70 °C,  $l_t$  é o comprimento médio de uma espira,  $N_T$  é o numero de espiras de um dado enrolamento do transformador,  $I_{T(ef.)}$  é a corrente eficaz no enrolamento dos transformador,  $n_T$  é o número de condutores entrelaçados em paralelo no intuito

de minimizar o efeito pelicular [10]-[12] e  $S_f$  é a área da seção transversal do condutor utilizado na confecção do enrolamento em cm<sup>2</sup>.

Além disso, as perdas magnéticas  $P_{T(mag.)}$  são calculadas por [11]:

$$P_{T(mag.)} = \Delta B^{2,4} \cdot \left( K_H \cdot f_T + K_E \cdot f_T^2 \right) \cdot V_{T(e)}$$

$$\tag{2.6}$$

onde  $\Delta B$  é a variação de fluxo magnético em tesla,  $K_H = 4 \cdot 10^{-5}$  é o coeficiente de perdas por histerese,  $f_T$  é a frequência de operação do transformador,  $K_E = 4 \cdot 10^{-10}$  é o coeficiente de perdas por correntes parasitas e  $V_{T(e)}$  é o volume do núcleo magnético em cm<sup>3</sup>.

# 2.2.2 - PERDAS EM ELEMENTOS SEMICONDUTORES DE POTÊNCIA

A circulação de corrente elétrica em qualquer elemento de um conversor estático provoca uma dissipação de potência igual ao produto do quadrado da corrente que o atravessa pela sua resistência. Esta energia reflete-se nas chamadas perdas por condução.

Nos dispositivos semicondutores que operam como interruptores (diodos e transistores), somam-se às perdas supracitadas a parcela representada perdas por comutação, as quais ocorrem durante a entrada e a saída de condução do elemento.

Em ambos os casos, a potência dissipada converte-se em calor (efeito Joule). O parâmetro que limita a capacidade de corrente processada por um semicondutor de potência é a máxima temperatura da junção, a qual não deve ultrapassar o valor limite indicado pelo fabricante pois, caso contrário, tem-se a destruição do componente por sobreaquecimento.

Portanto, uma alta eficiência é essencial em qualquer aplicação de processamento de energia. Não só por uma questão de custos ou de conservação de energia, mas principalmente por ser impraticável a construção de um conversor de baixo rendimento que forneça uma substancial potência de saída.

Essa impossibilidade advém do fato de que o calor gerado pela dissipação de potência deve ser retirado do sistema, sob pena de danificar o conversor. Esta energia térmica é proporcional à potência dissipada e, quanto menor o rendimento, mais calor é gerado, chegando-se ao ponto de inviabilizar o adequado resfriamento do conversor.

A seguir, será apresentado o mecanismo de perdas que envolve diodos e transistores de potência dos tipos MOSFET e IGBT.

# 2.2.2.1 - DIODO DE POTÊNCIA

O diodo de potência é um elemento essencial nos conversores estáticos, sendo empregado principalmente em retificadores não controlados e como diodo de roda livre em conversores CC-CC, por exemplo.

No diodo de potência, a região N- intermediária com baixa dopagem, responsável por alargar a região de depleção e diminuir seu campo elétrico, permite que o diodo suporte maiores tensões reversas sem entrar em ruptura, como mostra a Fig. 2.1 [14]. A camada N-, geralmente chamada de região de arrasto, é a característica não encontrada nos diodos comuns de sinal. Sua função é absorver a camada de depleção da junção P+N- quando o cristal é reversamente polarizado. Por outro lado, essa região intermediária levemente dopada aumentará a característica resistiva do diodo quando este estiver em condução, aumentando, portanto, as perdas por condução.





O processo de comutação de um diodo de potência é ilustrado na Fig. 2.2. Durante  $t_1$ , a região de depleção ainda não foi anulada e, portanto, o diodo ainda oferece grande resistência à passagem de corrente direta o que, juntamente com as indutâncias parasitas do componente e das conexões,

causa uma sobretensão. Simultaneamente, a corrente cresce até atingir o valor da corrente que deve ser suprida à carga.

Durante  $t_2$ , com a anulação da região de depleção, a tensão é reduzida até atingir o valor de operação do diodo (superior a 0,7 V). Estes tempos são, tipicamente, da ordem de centenas de nanossegundos e podem ser obtidos nas folhas de dados dos componentes.

No desligamento, continuará a circular corrente até que a região de depleção seja restabelecida, o que só ocorre no pico de corrente na fronteira entre  $t_4$  e  $t_5$ . A queda de tensão que ocorre nos intervalos  $t_3$  e  $t_4$  deve-se à redução da queda ôhmica. Em  $t_4$ , a taxa de variação da corrente, associada às indutâncias parasitas, provoca uma sobretensão negativa.

O tempo de recuperação reversa  $t_{rr}$  é um parâmetro importante e determina quão rápido um diodo passa do estado de condução para o estado de bloqueio.





As perdas por condução podem ser obtidas por [15]:

$$P_{cond(D)} = V_F \cdot I_{F(m\acute{e}d.)} + r_d \cdot I_{F(ef.)}^2$$
(2.7)

onde:

 $V_F$  – queda de tensão existente no diodo durante a condução [V];

 $I_{F(m\acute{e}d.)}$  – corrente média no diodo [A];

 $r_d$  – resistência intrínseca do diodo [ $\Omega$ ];

 $I_{F(ef.)}$  – corrente eficaz no diodo [A].

As perdas por comutação ( $P_{comut(D)}$ ) dividem-se em perdas na entrada de condução ( $P_{on(D)}$ ) e perdas no bloqueio ( $P_{off(D)}$ ), sendo definidas por [15]:

$$P_{on(D)} = \frac{1}{2} \cdot \left( V_{FP} - V_F \right) \cdot I_{F(m\acute{ed}.)} \cdot t_1 \cdot f_s$$
(2.8)

$$P_{off(D)} = Q_{rr} \cdot V_r \cdot f_s \tag{2.9}$$

$$P_{conut(D)} = P_{on(D)} + P_{off(D)}$$

$$(2.10)$$

 $f_s$  – frequência de comutação [Hz];

 $t_1$  – tempo necessário para o diodo entrar em condução [s];

 $V_{FP}$  – tensão máxima durante o tempo  $t_1$  [V];

 $Q_{rr}$  – carga armazenada na capacitância intrínseca do diodo [C];

 $V_r$  – tensão reversa no diodo [V].

Por fim, as perdas totais em um diodo são dadas por [15]:

$$P_{totais(D)} = P_{cond(D)} + P_{conut(D)}$$
(2.11)

### 2.2.2.2 - TRANSISTOR MOSFET

Os MOSFETs são um tipo de transistor controlado por tensão e, quando comparados a transistores bipolares equivalentes mantendo-se os mesmos tamanhos e especificações nominais, apresentam maior velocidade de comutação. Desta forma, são recomendados para aplicações em altas frequências, onde a utilização de elevadas frequências de comutação permite a redução do tamanho de elementos magnéticos.

O transistor MOSFET em condução possui característica resistiva, de modo que há uma resistência entre os terminais de dreno e fonte responsável por dissipar potência. Desta forma, as perdas por condução são dadas por [15]:

$$P_{cond(MOSFET)} = r_{DS(on)} \cdot I_{D(ef.)}^{2}$$
(2.12)

onde:

 $r_{DS(on)}$  – resistência de condução do MOSFET [ $\Omega$ ];

 $I_{D(ef)}$  – corrente de dreno eficaz no MOSFET [A].

Para a determinação das perdas por comutação em um MOSFET, deve-se inicialmente considerar o processo de entrada e saída de condução do transistor mostrado na Fig. 2.3. Constatase que a comutação não ocorre instantaneamente, ocorrendo um atraso tanto na entrada quanto na saída de condução. Desta forma, surgem perdas em virtude do cruzamento entre a tensão e a corrente no dispositivo semicondutor.



Fig. 2.3 – Comutação de um MOSFET [14].

Desta forma, as perdas por comutação ( $P_{comut(MOSFET)}$ ), que consistem nas perdas na entrada de condução ( $P_{on(MOSFET)}$ ) e no bloqueio ( $P_{off(MOSFET)}$ ) são definidas por [15]:

$$P_{on(MOSFET)} = \frac{1}{2} \cdot V_{CC} \cdot I_D \cdot t_r \cdot f_s$$
(2.13)

$$P_{off(MOSFET)} = \frac{1}{2} \cdot V_{CC} \cdot I_D \cdot t_f \cdot f_s$$
(2.14)

$$P_{comut(MOSFET)} = P_{on(MOSFET)} + P_{off(MOSFET)}$$
(2.15)

onde:

V<sub>CC</sub> – tensão máxima de bloqueio do MOSFET [V];

 $I_D$  – corrente no momento em que o MOSFET está conduzindo [A];

t<sub>r</sub> – tempo necessário para o MOSFET entrar em condução [s];

 $t_f$  – tempo necessário para o MOSFET entrar em bloqueio [s].

Assim, as perdas totais em um MOSFET são dadas por [15]:

$$P_{totais(MOSFET)} = P_{cond(MOSFET)} + P_{conut(MOSFET)}$$
(2.16)

## 2.2.2.3 - TRANSISTOR IGBT

O transistor IGBT possui princípio de funcionamento semelhante ao do MOSFET. O estado de condução e bloqueio é controlado pela tensão de gatilho, que no caso do IGBT é referenciada ao emissor. Trata-se de um tipo de transistor híbrido que agrega as vantagens do acionamento por tensão do MOSFET com a capacidade de processamento de elevadas potências dos transistores bipolares. Deve-se ressaltar que estes últimos tipos de dispositivos praticamente não são utilizados atualmente como interruptores de potência controlados, tendo sido plenamente substituídos por IGBTs ou MOSFETs dependendo do tipo de aplicação.

As perdas por condução em um IGBT são dadas por [15]:

$$P_{cond(IGBT)} = V_{CE(on)} \cdot I_{CE(m\acute{e}d.)}$$
(2.17)

onde:

 $V_{CE(on)}$  – queda de tensão entre coletor e emissor durante a condução [V];  $I_{CE(méd.)}$  – corrente média que circula pelos terminais coletor e emissor [A].

As perdas por comutação ( $P_{comut(IGBT)}$ ), que consistem nas perdas na entrada de condução ( $P_{on(IGBT)}$ ) e no bloqueio ( $P_{off(IGBT)}$ ) são definidas por [15]:

$$P_{on(IGBT)} = \frac{1}{2} \cdot V_{CE} \cdot I_{CE} \cdot \left(t_{d(on)} + t_2\right) \cdot f_s$$
(2.18)

$$P_{off(IGBT)} = \frac{1}{2} \cdot V_{CE} \cdot I_{CE} \cdot (t_3 + t_{d(off)}) \cdot f_s$$
(2.19)

$$P_{comut(IGBT)} = P_{on(IGBT)} + P_{off(IGBT)}$$
(2.20)

onde:

 $V_{\it CE}$  – máxima tensão aplicada no IGBT [V];

 $t_{d(on)}$  – tempo necessário para o IGBT entrar em condução [s];

 $t_{d(off)}$  – tempo necessário para o IGBT entrar em bloqueio [s].

Os tempos  $t_2$  e  $t_3$  são dados pelas seguintes equações:

$$t_2 = \frac{Q_{OSS}}{I_G} \tag{2.21}$$

$$t_3 = \frac{Q_{OSS}}{I_{Gd}} \tag{2.22}$$

onde  $Q_{OSS}$  é a quantidade de carga armazenada na capacitância existente entre os terminais de gatilho e coletor medida em coulomb, enquanto  $I_G$  e  $I_{GD}$  representam as correntes fornecidas pelo circuito de acionamento para a entrada e saída de condução em ampères, respectivamente.

No IGBT, há ainda as perdas devido à corrente de cauda. Caso se deseje estimar as perdas por comutação globais considerando com as perdas de cauda, devem ser utilizados os gráficos das "perdas por comutação versus resistência de gatilho", "perdas por comutação versus temperatura da junção" e "perdas por comutação versus corrente de coletor-emissor" [15].

# 2.3 - CONVERSORES CC-CC

Em sistemas de corrente alternada, a redução ou elevação da tensão é facilmente obtida através de um transformador. Em sistemas CC, a situação é bem diferente, e requer o uso de um conversor estático. Estruturas estáticas concebidas a partir de interruptores ativos e idealmente sem perdas convertem uma tensão contínua em outra com magnitude distinta, e para isso utilizam-se dispositivos semicondutores de potência operando em altas frequências.

Os conversores CC-CC são usados em fontes para computadores, TV, vídeos, tração e carros elétricos. Tais dispositivos permitem a frenagem regenerativa com economia de energia em sistemas com frequentes partidas e paradas. Possuem ampla aplicação como reguladores de tensão contínua, carregadores de bateria e são empregados também em sistemas para aproveitamento de energias renováveis.

As principais topologias de conversores estáticos CC-CC são classificadas como:

- não isoladas: não utilizam um transformador de isolação entre entrada e saída. Apresentam limitações no que tange a aplicações com elevadas taxas de conversão entre as tensões de entrada e

saída, visto que a operação em valores extremamente baixos ou altos da razão cíclica pode ser necessária. Como exemplos, podem-se citar os conversores *buck*, *boost*, *buck-boost*, Ćuk, SEPIC e zeta.

- isoladas: utilizam um transformador isolador operando em alta frequência entre entrada e saída. As vantagens dessas topologias residem na adaptação dos níveis de tensão por meio de um transformador de alta frequência sem a necessidade de se trabalhar com valores extremamente baixos ou altos de razão cíclica. Como exemplos, podem-se citar os conversores *forward*, *flyback*, *push-pull*, meia ponte e ponte completa.

Diante do exposto, deve-se ainda ressaltar que a escolha de uma dada topologia de conversor CC-CC deve considerar a natureza específica da aplicação e ainda fatores como custo e complexidade da estrutura.

A seguir, serão abordadas apenas as seis estruturas não isoladas supracitadas, pois estas serão utilizadas nos capítulos subsequentes.

#### 2.3.1 - CONVERSOR BUCK

O conversor *buck* é representado pelo circuito da Fig. 2.4. A fonte de tensão contínua de entrada é representada por  $V_i$ , *S* é o interruptor MOSFET, o indutor é representado por  $L_b$ , *D* é o diodo de roda livre,  $C_o$  é o capacitor de filtro e a carga é representada por um resistor  $R_o$ , à qual está aplicada a tensão de saída  $V_o$ . Deve-se ressaltar que neste trabalho será considerado apenas o uso de MOSFETs como interruptores controlados, de modo que a frequência de comutação utilizada é elevada e a potência de saída é reduzida.



Fig. 2.4 – Conversor buck.

O conversor *buck* é um tipo de estrutura abaixadora, isto é, a tensão de saída  $V_o$  é menor que a tensão de entrada  $V_i$ . Assim como todas as demais topologias de conversores CC-CC não isolados, é

capaz de operar em três modos de operação distintos. Se a corrente pelo indutor não se anula durante a condução do diodo, diz-se que o circuito opera no modo de condução contínua. Neste caso, a relação entre as tensões de entrada e de saída definida como ganho estático depende apenas da largura de pulso. Caso contrário, tem-se o modo de condução descontínua. Existe ainda o modo de condução crítico, que ocorre quando a corrente no indutor atinge zero em único instante de tempo [16].

A operação em modo de condução descontínua pode ser vantajosa considerando-se a redução do tamanho dos elementos magnéticos. Entretanto, o ganho estático passa a variar de acordo com a corrente de carga, além de haver a geração de níveis mais significativos de interferência eletromagnética. Neste contexto, este trabalho descreverá apenas a operação das topologias CC-CC operando no modo de condução contínua.

Inicialmente, deve-se definir o conceito de razão cíclica, representada graficamente na Fig. 2.5 (ciclo de trabalho ou largura de pulso ou), definido como a relação entre o intervalo de condução do interruptor e o período de comutação [16]:

$$D = \frac{t_{on}}{T} \tag{2.23}$$

onde:

D – razão cíclica;

*t*<sub>on</sub> – tempo durante o qual o interruptor está conduzindo [s];

 $T_s$  – período de comutação [s].





A operação do conversor *buck* pode ser definida a partir de dois estágios ou etapas de funcionamento, conforme mostra a Fig. 2.6.

Quando o interruptor conduz (diodo bloqueado), transfere-se energia da fonte para o indutor (de modo que a corrente através deste elemento cresce) e para o capacitor (quando  $i_{Lb}>V_o/R_o$ ). Quando *o* interruptor é bloqueado, o diodo conduz, dando continuidade à corrente do indutor. A energia armazenada em  $L_b$  é entregue ao capacitor e à carga. Enquanto o valor instantâneo da corrente pelo indutor for maior do que a corrente da carga, a diferença carrega o capacitor. Quando a corrente for menor, o capacitor se descarrega, suprindo a diferença a fim de manter constante a corrente da carga, uma vez que a tensão  $V_o$  é mantida aproximadamente constante.



Fig. 2.6 – Circuitos equivalentes representando a operação do conversor *buck* em modo de condução contínua. Durante a condução do interruptor na Fig. 2.6(a), o diodo *D* está inversamente polarizado e

pode ser desconsiderado. Sendo o capacitor de filtro carregado, tem-se [16]:

$$V_i - V_o = L_b \frac{\Delta I}{t_{on}} \Longrightarrow t_{on} = \frac{\Delta I_{Lb} \cdot L_b}{V_i - V_o}$$
(2.24)

onde:

 $\Delta I_{Lb}$  – ondulação de corrente no indutor [A].

Durante o bloqueio do interruptor na Fig. 2.6(b), a energia armazenada no indutor é transferida para a carga através do diodo de roda livre D e a corrente  $I_{Lb}$  decresce.

$$-V_o = -L_b \frac{\Delta I}{t_{off}} \Longrightarrow t_{off} = \frac{\Delta I_{Lb} \cdot L_b}{V_o}$$
(2.25)

onde:

toff-tempo durante o qual o interruptor está bloqueado [s].

Isolando a ondulação de corrente em (2.24) e (2.25), tem-se:

$$\Delta I_{Lb} = \frac{\left(V_i - V_o\right) \cdot t_{on}}{L_b} = \frac{V_o \cdot t_{off}}{L_b}$$
(2.26)

Sendo  $t_{on}=D \cdot T_s \ e \ t_{off}=(1-D) \ T_s$ , tem-se:

$$V_o = V_i \frac{t_{on}}{T_s} = DV_i \tag{2.27}$$

Rescrevendo (2.27), o ganho estático é dado por:

$$G = \frac{V_o}{V_i} = D \tag{2.28}$$

Considerando um circuito sem perdas, tem-se:

$$V_i I_i = V_o I_o = D V_i I_o \Longrightarrow I_i = D I_o \tag{2.29}$$

A Fig. 2.7 apresenta as formas de onda para o conversor *buck* no modo de condução contínua, incluindo a corrente no indutor  $I_{LB}$ , tensão de saída  $V_o$ , corrente no interruptor  $I_S$ , tensão no interruptor  $V_S$ , corrente no diodo  $I_D$ , tensão no interruptor  $V_D$ . Constata-se que, em virtude do controle da razão cíclica, o indutor é capaz de armazenar energia no campo magnético, posteriormente descarregando-a no estágio de saída. Assim, surge uma ondulação de alta frequência tanto na corrente do indutor quanto na tensão do capacitor em virtude do processo de carga e descarga.





Efetivamente, os valores da indutância e da capacitância serão inversamente proporcionais às ondulações de pico a pico  $\Delta I_{Lb}$  e  $\Delta V_o$ , respectivamente. Desta forma, o indutor e o capacitor de filtro podem ser dimensionados de acordo com as seguintes expressões [16]:

$$L_{b} = \frac{V_{i} \cdot D \cdot (1 - D)}{f_{s} \cdot \Delta I_{Lb}}$$
(2.30)

$$C_o = \frac{V_i \cdot D \cdot (1 - D)}{8 \cdot L_b \cdot \Delta V_o \cdot f_s^2}$$
(2.31)

Observando ainda a Fig. 2.7, é possível constatar os valores dos esforços de tensão e corrente nos dispositivos semicondutores, onde as linhas tracejadas representam os valores médios das grandezas. Conforme foi mencionado anteriormente, estes esforços têm impacto direto nas perdas e no rendimento do conversor e devem ser devidamente determinados. Além disso, deve-se ressaltar que o custo de um dado elemento semicondutor depende diretamente dos esforços máximos que o dispositivo pode suportar.

Os esforços de corrente no interruptor controlado do conversor *buck* podem ser obtidos de acordo com as seguintes expressões [16]:

$$I_{S(m\acute{e}d.)} = D \cdot I_o \tag{2.32}$$

$$I_{S(ef.)} = \sqrt{D} \cdot I_o \tag{2.33}$$

onde  $I_{S(méd.)}$  e  $I_{S(ef.)}$  são os valores médio e eficaz da corrente no interruptor em ampères, respectivamente e  $I_o$  é o valor médio da corrente de carga em ampères.

Analogamente, os esforços de corrente e tensão para o diodo são dados pelas seguintes expressões [16]:

$$I_{D(m\acute{ed}.)} = (1-D) \cdot I_o \tag{2.34}$$

$$I_{D(ef.)} = \sqrt{1 - D} \cdot I_o \tag{2.35}$$

Deve-se ressaltar que as expressões (2.33) e (2.35) são válidas apenas para o modo de condução contínua onde a ondulação da corrente de carga é inferior a 20% da corrente de carga  $I_o$  [16].

No que tange aos esforços de tensão, tem-se [16]:

$$V_s = V_D = V_i \tag{2.36}$$

onde  $V_S$  e  $V_D$  são os valores máximos da tensão aplicada no interruptor e no diodo em volts, respectivamente.

### 2.3.2 - CONVERSOR BOOST

O conversor *boost* é representado pelo circuito da Fig. 2.8. Em comparação ao conversor *buck* da Fig. 2.4, constata-se que houve uma mudança na posição do interruptor MOSFET *S*, do indutor  $L_b$  e do diodo *D*. A concepção destas estruturas de conversores CC-CC pode ser explicada a partir do modelo do interruptor PWM ou da célula de dois estados [17].



Fig. 2.8 – Conversor boost.

O conversor *boost* é um tipo de estrutura elevadora, isto é, a tensão de saída  $V_o$  é maior que a tensão de entrada  $V_i$ . Sua operação pode ser definida a partir de dois estágios ou etapas de funcionamento, conforme mostra a Fig. 2.9.

Quando o interruptor *S* entra em condução, a tensão  $V_i$  é aplicada ao indutor. O diodo fica reversamente polarizado, pois  $V_o > V_i$ . Acumula-se energia em *L*, a qual será enviada ao capacitor e à carga quando o interruptor for bloqueado.





A análise matemática do conversor *boost* não será apresentada detalhadamente, mas pode ser facilmente encontrada na bibliografia básica da eletrônica de potência [8] [16]. Desta forma, serão apenas mencionadas as expressões que definem o roteiro de projeto da estrutura.

O ganho estático do conversor boost é dado pela seguinte expressão [16]:

$$G = \frac{V_o}{V_i} = \frac{1}{1 - D}$$
(2.37)





expressões [16]:

$$L_b = \frac{V_i \cdot D}{f_s \cdot \Delta I_{Lb}} \tag{2.38}$$

$$C_o = \frac{I_o \cdot D}{f_s \cdot \Delta V_o} \tag{2.39}$$

Os esforços de corrente no interruptor controlado do conversor *boost* podem ser obtidos de acordo com as seguintes expressões [16]:

$$I_{S(m\acute{e}d.)} = D \cdot I_i \tag{2.40}$$

$$I_{S(ef.)} = \sqrt{D} \cdot I_i \tag{2.41}$$

onde  $I_i$  é o valor médio da corrente de entrada.

Analogamente, os esforços de corrente para o diodo são dados por [16]:

$$I_{D(m\acute{ed}.)} = (1-D) \cdot I_i \tag{2.42}$$

$$I_{D(ef.)} = \sqrt{1 - D} \cdot I_i \tag{2.43}$$

Novamente, deve-se ressaltar que as expressões (2.41) e (2.43) são válidas apenas para o modo de condução contínua onde a ondulação da corrente de carga é inferior a 20% da corrente de carga  $I_o$  [16].

No que tange aos esforços de tensão, tem-se [16]:

$$V_{\rm s} = V_{\rm p} = V_{\rm o} \tag{2.44}$$

## 2.3.3 - CONVERSOR BUCK-BOOST

O conversor *buck-boost* é representado pelo circuito da Fig. 2.11, sendo que esta estrutura também consiste de uma variação topológica dos conversores anteriores e pode ser obtida a partir do modelo do interruptor PWM ou da célula de dois estados [17].



Fig. 2.11 – Conversor buck-boost.

O conversor *buck-boost* pode operar como uma estrutura abaixadora ou elevadora, isto é, a tensão de saída  $V_o$  pode ser menor ou maior ou que a tensão de entrada  $V_i$  dependendo da aplicação ou da necessidade. Sua operação pode ser definida a partir de dois estágios ou etapas de funcionamento, conforme mostra a Fig. 2.12.

Quando o interruptor *S* entra em condução, transfere-se energia da fonte para o indutor. O diodo não conduz e o capacitor alimenta a carga. Quando o transistor é bloqueado, a continuidade da corrente do indutor ocorre através da condução do diodo. A energia armazenada em  $L_b$  é entregue ao capacitor e à carga. Tanto a corrente de entrada quanto a de saída são descontínuas. Constata-se ainda que a tensão de saída  $V_o$  é invertida em relação ao referencial da tensão de entrada  $V_i$ .



Fig. 2.12 – Circuitos equivalentes representando a operação do conversor *buck-boost* em modo de condução contínua.

A Fig. 2.13 apresenta as formas de onda para o conversor *buck-boost* no modo de condução contínua, onde se constata que a corrente no indutor não se iguala a zero.

A análise matemática do conversor *buck-boost não* será apresentada detalhadamente, mas pode ser facilmente encontrada na bibliografia básica da eletrônica de potência [8] [16]. Desta forma, serão apenas citadas as expressões que definem o roteiro de projeto da estrutura.

O ganho estático do conversor buck-boost é dado pela seguinte expressão [16]:

$$G = \frac{V_o}{V_i} = \frac{D}{1 - D}$$
(2.45)



Fig. 2.13 – Formas de onda representando a operação do conversor *buck-boost* em modo de condução contínua. Analisando a expressão (2.45), constata-se que a variação da razão cíclica permite tanto ajustar o valor da tensão de saída como a natureza da operação. Para casos onde D<0,5, o conversor opera em modo abaixador ( $V_o<V_i$ ). Se D=0,5, o conversor as tensões CC de entrada e de saída são iguais. Por outro lado, se D>0,5, o conversor opera em modo elevador ( $V_o>V_i$ ). Esta característica também é observada nos demais conversores abaixadores e elevadores restantes, ou seja, as topologias Ćuk, SEPIC e zeta, de modo que o ganho estático também será definido pela expressão (2.45).

O indutor e o capacitor de filtro podem ser dimensionados de acordo com as seguintes expressões [16]:

$$L_b = \frac{V_i \cdot D}{f_s \cdot \Delta I_{Lb}} \tag{2.46}$$
$$C_o = \frac{I_o \cdot D}{f_s \cdot \Delta V_o} \tag{2.47}$$

Os esforços de corrente no interruptor controlado do conversor *buck-boost* podem ser obtidos por [16]:

$$I_{S(m\acute{e}d.)} = \frac{D}{1 - D} \cdot I_o$$
(2.48)

$$I_{S(ef.)} = \frac{\sqrt{D}}{1 - D} \cdot I_o \tag{2.49}$$

onde  $I_i$  é o valor médio da corrente de entrada.

Analogamente, os esforços de corrente para o diodo são dados por [16]:

$$I_{D(m\acute{e}d.)} = I_o \tag{2.50}$$

$$I_{D(ef.)} = \frac{\left(\sqrt{1-D}\right) \cdot I_o}{1-D} \tag{2.51}$$

Novamente, deve-se ressaltar que as expressões (2.49) e (2.51) são válidas apenas para o modo de condução contínua onde a ondulação da corrente de carga é inferior a 20% da corrente de carga  $I_o$  [16].

No que tange aos esforços de tensão, tem-se [16]:

$$V_s = V_p = V_i + V_q \tag{2.52}$$

Finalmente, deve-se ressaltar que todas as expressões utilizadas no cálculo dos esforços de corrente e de tensão tanto no interruptor quanto no diodo do conversor *buck-boost* são estritamente as mesmas válidas para as topologias Ćuk, SEPIC e zeta. Desta forma, estas equações não serão reapresentadas posteriormente para os arranjos supracitados.

## 2.3.4 - CONVERSOR ĆUK

Esta topologia de conversor CC-CC foi inicialmente proposta por Slobodan Ćuk, do *California Institute of Technology*, sendo mostrada na Fig. 2.14. Constata-se que a estrutura é mais complexa que os conversores anteriores, pois utiliza um indutor e um capacitor adicionais. Embora possua característica abaixadora e elevadora como o conversor *buck-boost*, a topologia agrega

outros aspectos. Diferentemente dos conversores anteriores, a transferência de energia da fonte para a carga ocorre por meio de um capacitor. Existe ainda o fato de que tanto a corrente de entrada quanto a de saída podem ser contínuas, devido à presença dos indutores, o que não ocorre na estrutura *buck-boost*. Ambos os indutores estão sujeitos ao mesmo valor instantâneo de tensão, de modo que é possível construí-los em um mesmo núcleo. Este eventual acoplamento magnético permite, com projeto adequado, eliminar a ondulação de corrente em um dos enrolamentos.

O funcionamento do conversor Ćuk é mostrado na Fig. 2.15. Na primeira etapa, o interruptor conduz, de modo que a corrente no indutor  $L_1$  cresce linearmente. O capacitor descarrega sua energia alimentando o estágio de saída e o diodo permanece bloqueado. Na segunda etapa, o interruptor é bloqueado. A fonte de alimentação carrega o capacitor  $C_1$  e a energia armazenada no indutor é transferida à carga através do diodo. A tensão de saída  $V_o$  possui polaridade invertida em relação à tensão de entrada  $V_i$ .





A Fig. 2.16 apresenta as formas de onda para o conversor Ćuk no modo de condução contínua. Constata-se que os esforços de corrente e de tensão são estritamente os mesmos que aqueles existentes no conversor *buck-boost*. Além disso, o valor médio da tensão de saída é negativo.





seguintes expressões [16]:

$$L_1 = \frac{V_i \cdot D}{f_s \cdot \Delta I_{L1}} \tag{2.53}$$

$$L_2 = \frac{V_i \cdot D}{f_s \cdot \Delta I_{L2}} \tag{2.54}$$

$$C_1 = \frac{I_i \cdot (1-D)}{f_s \cdot \Delta V_1} \tag{2.55}$$

$$C_o = \frac{V_i \cdot D}{8 \cdot L_2 \cdot \Delta V_o \cdot f_s}$$
(2.56)

onde  $\Delta I_{L1}$  e  $\Delta I_{L2}$  são as ondulações da corrente nos indutores  $L_1$  e  $L_2$  em ampères, respectivamente, e  $\Delta V_{C1}$  é a ondulação da tensão no capacitor  $C_1$  em volts.

#### 2.3.5 - CONVERSOR SEPIC

O conversor SEPIC (*Single-Ended Primary Inductance Converter*) consiste em uma variação topológica do conversor Ćuk que também emprega dois indutores e dois capacitores, sendo mostrada na Fig. 2.17. Possui uma característica de transferência do tipo abaixadora-elevadora de tensão. Diferentemente do conversor Ćuk, a corrente de saída é pulsada e não existe inversão na polaridade da tensão de saída. Assim como nos demais conversores abaixadores-elevadores, os interruptores estão sujeitos a uma tensão que é a soma das tensões de entrada e de saída e a transferência de energia da entrada para a saída ocorre via capacitor. Sua principal vantagem é o circuito isolado, onde a indutância  $L_2$  pode ser a própria indutância de magnetização do transformador.

O funcionamento do conversor SEPIC é mostrado na Fig. 2.18. Na primeira etapa, o interruptor conduz e o diodo permanece bloqueado. O indutor  $L_1$  armazena energia a partir da fonte de entrada. As correntes em  $L_1$  e  $L_2$  crescem linearmente. O capacitor  $C_o$  descarrega sua energia alimentando o estágio de saída e o diodo permanece bloqueado. Na segunda etapa, o diodo passa a conduzir. Ambos os indutores fornecem energia para a carga. Então, o capacitor  $C_1$  é carregado.



Fig. 2.17 – Conversor SEPIC.





A Fig. 2.19 apresenta as formas de onda para o conversor SEPIC no modo de condução contínua. Constata-se que os esforços de corrente e de tensão são estritamente os mesmos que

aqueles existentes no conversor *buck-boost*. Além disso, o valor médio da tensão de saída é positivo.





Os indutores e os capacitores do conversor SEPIC podem ser dimensionados de acordo com

as seguintes expressões [16]:

$$L_1 = \frac{V_o \cdot (1 - D)}{\Delta I_{L1} \cdot f_s} \tag{2.57}$$

$$L_2 = \frac{V_o \cdot (1 - D)}{\Delta I_{L2} \cdot f_s} \tag{2.58}$$

$$C_1 = \frac{V_i \cdot D^2}{R_o \cdot (1 - D) \cdot f_s \cdot \Delta V_{C1}}$$
(2.59)

$$C_o = \frac{V_i \cdot D^2}{R_o \cdot (1 - D) \cdot f_s \cdot \Delta V_o}$$
(2.60)

onde  $R_o$  corresponde à resistência de carga em ohms.

#### 2.3.6 - CONVERSOR ZETA

Da mesma forma que o conversor SEPIC, a topologia zeta deriva do conversor Ćuk e também possui uma característica abaixadora-elevadora de tensão. Na verdade, a diferença entre as topologias Ćuk, SEPIC e zeta reside apenas na posição relativa dos componentes.

Nesta estrutura, a corrente de entrada é descontínua e a de saída é continua e a transferência de energia ocorre por meio do capacitor. A indutância  $L_1$  pode ser a própria indutância de magnetização na versão isolada. A posição do interruptor permite uma natural proteção contra sobrecorrentes.

O funcionamento do conversor zeta é mostrado na Fig. 2.21. Na primeira etapa, o interruptor conduz e o diodo permanece bloqueado. A corrente em ambos os indutores cresce linearmente. As correntes em  $L_1$  e  $L_2$  crescem linearmente. O capacitor  $C_1$  é descarregado e o capacitor  $C_o$  é descarregado. Na segunda etapa, o diodo passa a conduzir. O indutor  $L_1$  descarrega sua energia, carregando  $C_1$ . Por sua vez, o indutor  $L_2$  alimenta o estágio de saída.



Fig. 2.20 – Conversor zeta.





(b) 2<sup>a</sup> etapa



A Fig. 2.22 apresenta as formas de onda para o conversor zeta no modo de condução contínua. Constata-se que os esforços de corrente e de tensão são estritamente os mesmos que aqueles existentes no conversor *buck-boost*. Além disso, o valor médio da tensão de saída é positivo.





seguintes expressões [16]:

$$L_1 = \frac{V_i \cdot D}{f_s \cdot \Delta I_{L1}} \tag{2.61}$$

$$L_2 = \frac{V_i \cdot D}{f_s \cdot \Delta I_{L2}} \tag{2.62}$$

$$C_1 = \frac{V_o \cdot D}{f_s \cdot R_o \cdot \Delta V_{C1}}$$
(2.63)

$$C_o = \frac{V_o \cdot (1 - D)}{8 \cdot L_2 \cdot \Delta V_o \cdot f_s^2}$$
(2.64)

# 2.4 - CONSIDERAÇÕES FINAIS

Este capítulo apresentou uma revisão de conceitos no que tange às perdas existentes em conversores estáticos e ao funcionamento de topologias CC-CC não isoladas. Esta teoria representa as bases para o estudo que será posteriormente desenvolvido no Capítulo 4, onde as seis estruturas

anteriormente descritas serão projetadas e analisadas em termos da quantificação das perdas e do rendimento.

Constatou-se que a presença de semicondutores não controlados e totalmente controlados é imprescindível para o condicionamento da energia da energia elétrica por meio dos conversores estáticos. Para aplicações em altas potências e médias frequências (da ordem de dezenas de kHz), recomenda-se o uso de IGBTs, que substituíram plenamente os transistores bipolares em aplicações como interruptores de potência. Para aplicações em altas frequências e potências menores, empregam-se normalmente MOSFETs, sendo que este tipo de interruptor será analisado neste trabalho.

Por meio da reapresentação dos seis conversores CC-CC não isolados, verifica-se que os esforços de tensão são maiores para os conversores abaixadores-elevadores como *buck-boost*, Ćuk, SEPIC e zeta. Desta forma, espera-se que o rendimento destas estruturas seja menor que aquele desenvolvido por estruturas exclusivamente abaixadoras ou elevadoras considerando o mesmo ponto de operação nominal.

## **CAPÍTULO 3**

# CONCEITO DA POTÊNCIA COMUTADA

## 3.1 - CONSIDERAÇÕES INICIAIS

Este capítulo apresenta o desenvolvimento do conceito da potência comutada, bem como sua extensão aos conversores CC-CC básicos não isolados descritos no Capítulo 2. Pretende-se desenvolver um método de análise focado no que diz respeito aos semicondutores de potência (diodos e interruptores) operando em alta frequência, sobretudo no que se refere aos esforços de tensão e corrente aos quais estes dispositivos são submetidos. A análise de tais esforços é importante, pois tem impacto direto no custo e no rendimento total do conversor.

Através do estudo proposto, será estabelecida uma análise comparativa entre as topologias de conversores CC-CC não isolados mais conhecidas, isto é, os conversores *buck*, boost, *buck-boost*, Ćuk, SEPIC e zeta.

## 3.2 - DEFINIÇÃO DO CONCEITO DE POTÊNCIA COMUTADA

Sabe-se muito bem que o custo é diretamente proporcional ao nível de tensão suportado por um semicondutor. Além disso, o valor da resistência de condução de um interruptor do tipo MOSFET obedece à relação estabelecida pela expressão (3.1) [18] [19]:

$$R_{DS(on)} \propto \left(V_{DS(máx.)}\right)^{2,6} \tag{3.1}$$

onde  $V_{DS(max.)}$  é a máxima tensão suportada pelo componente, definida na folha de dados do dispositivo.

De acordo com a expressão (3.1), as perdas de condução obtidas em estruturas operando com interruptores do tipo MOSFET apresentam uma forte dependência com a tensão máxima aplicada sobre este dispositivo. Perdas mais elevadas geralmente representam um aumento do volume de dissipadores.

Os interruptores do tipo IGBT, por outro lado, apresentam maiores correntes de cauda à medida que a capacidade máxima de bloqueio se eleva, o que implica maiores perdas por comutação e/ou necessidade da redução da frequência de comutação, afetando diretamente o volume dos dissipadores e elementos magnéticos.

Verifica-se então que os esforços aos quais cada semicondutor é submetido constituem um fator importante para a seleção prática de uma determinada topologia, exercendo influência direta sobre o custo total, perdas e volume finais da estrutura [20].

Entretanto, avaliar as perdas em cada semicondutor constitui uma tarefa trivial apenas para conversores que utilizam uma quantidade reduzida de semicondutores, como é o caso dos conversores CC-CC monofásicos [21]. Todavia, para conversores mais complexos o esforço exigido torna-se bem mais significativo. Desta forma torna-se interessante estabelecer um critério que permita realizar de maneira rápida e simples, uma análise comparativa para diferentes tipos de conversores no que diz respeito aos esforços aos quais são submetidos os semicondutores.

No que tange à comparação do desempenho de conversores estáticos do ponto de vista do rendimento, a literatura apresenta diversos exemplos. Entretanto, normalmente estes trabalhos são focados em estudos quantitativos onde são comparadas algumas topologias entre si, resultando em análises mais aprofundadas e complexas. Por exemplo, os estudos desenvolvidos em [22] e [23] apresentam uma comparação entre as perdas em conversores com comutação suave e dissipativa, onde a metodologia utilizada consiste na utilização de expressões matemáticas e gráficos comparativos que requerem uma quantidade considerável de cálculos.

O conceito da potência comutada representa a potência total que é processada por um dado dispositivo semicondutor. De forma genérica, pode-se defini-la matematicamente como sendo o produto entre os valores máximos de tensão e corrente sobre este dispositivo, isto é:

$$P_C \triangleq V_{máx.} \cdot I_{máx.} \tag{3.2}$$

onde  $P_C$  é a potência comutada,  $V_{máx}$  é a máxima tensão aplicada no semicondutor em volts e  $I_{máx}$  é a máxima corrente que circula no semicondutor em ampères.

A seguir, este conceito será utilizado de forma a se obter um método quantitativo que permite determinar qual conversor é mais adequado para uma dada aplicação do ponto de vista do rendimento.

# 3.3 - APLICAÇÃO DO CONCEITO DA POTÊNCIA COMUTADA AOS CONVERSORES CC-CC NÃO ISOLADOS

Esta seção dedica-se à utilização do conceito da potência comutada no que tange aos seis conversores CC-CC básicos, onde serão analisadas as estruturas abaixadoras, elevadoras e abaixadoras-elevadoras.

#### 3.3.1 - CONVERSOR BUCK

Inicialmente, deve-se considerar o conversor *buck* ideal operando no modo de condução contínua, que é mostrado na Fig. 2.4. Para que a estrutura seja considerada ideal, deve-se substituir o estágio de saída constituído pelo capacitor  $C_o$  e pela resistência de carga  $R_o$  por uma fonte de tensão CC denominada  $V_o$ , a qual representa a tensão de saída desejada. Desta forma, a tensão na carga não apresentará ondulação em alta frequência. Além disso, o indutor deve ser grande o suficiente para que a ondulação da corrente seja desprezível. Quando isto ocorre, os valores máximos da corrente e da tensão tanto no diodo quanto no interruptor serão representados pela grandeza indicada na linha tracejada com pontos, de acordo com as formas de onda da Fig. 2.7. Por exemplo, a tensão máxima no interruptor será igual a  $V_i$ , enquanto a corrente máxima será igual a  $I_o$ . O diodo também estará sujeito a estes mesmos esforços.

Definindo a potência comutada pelo interruptor  $P_{C(S)}$  como sendo o produto entre os valores máximos de tensão e corrente sobre este dispositivo, pode-se estabelecer:

$$P_{C(S)} \triangleq V_{S(m\acute{a}x.)} \cdot I_{S(m\acute{a}x.)}$$
(3.3)

$$P_{C(S)} = V_i \cdot I_o \tag{3.4}$$

36

Mas, para o modo de condução contínua, a característica de transferência estática do conversor é dada pela expressão (3.5):

$$V_o = D \cdot V_i \tag{3.5}$$

Assim, substituindo (3.5) em (3.4) tem-se:

$$P_{C(S)} = \frac{V_o}{D} \cdot I_o \tag{3.6}$$

Sabe-se que a potência de saída é dada pela expressão (3.7):

$$P_o = V_o \cdot I_o \tag{3.7}$$

Então, substitui-se (3.7) em (3.6):

$$P_{C(S)} = \frac{1}{D} \cdot P_o \tag{3.8}$$

Normalizando em função da potência de saída, tem-se:

$$\overline{P_{C(S)}} = \frac{P_{C(S)}}{P_o} = \frac{1}{D}$$
(3.9)

Realizando o mesmo procedimento para o diodo é possível determinar a expressão para a potência comutada por este dispositivo. Assim:

$$P_{C(D)} \triangleq V_{D(m\acute{a}x.)} \cdot I_{D(m\acute{a}x.)}$$
(3.10)

$$P_{C(D)} = V_i \cdot I_o \tag{3.11}$$

A expressão (3.11) resulta em:

$$P_{C(D)} = \frac{1}{D} \cdot P_o \tag{3.12}$$

Finalmente, tem-se:

$$\overline{P_{C(D)}} = \frac{P_{C(D)}}{P_o} = \frac{1}{D}$$
(3.13)

Desta forma, a potência total comutada pelo conversor *buck* operando no modo de condução contínua pode ser definida através da expressão (3.14):

$$\overline{\mathbf{P}_{\mathrm{C(total)}}} = \overline{\mathbf{P}_{\mathrm{C(S)}}} + \overline{\mathbf{P}_{\mathrm{C(D)}}} = \frac{2}{\mathrm{D}}$$
(3.14)

Considerando que a razão cíclica varia entre 0 e 1, a expressão (3.14) pode ser representada graficamente através da Fig. 3.1.



Fig. 3.1 – Gráfico da potência total comutada pelo conversor buck.

Verifica-se então que a potência comutada pelo conversor *buck* é dependente do ponto de operação. De fato, este resultado já era esperado, pois, considerando a potência de saída constante, os esforços nos interruptores (diodo e transistor) dependem justamente das características de operação do conversor. Supondo, por exemplo, que a tensão de entrada seja reduzida, para manter a potência de saída constante é necessário aumentar a razão cíclica. Como a corrente de carga permanece constante, de acordo com a expressão (3.3), os esforços sobre o interruptor diminuem [24], de modo que o mesmo ocorre com o diodo [25].

#### 3.3.2 - CONVERSOR BOOST

Deve-se inicialmente considerar o conversor *boost* ideal operando no modo de condução contínua e suas respectivas formas de onda características. Novamente, as ondulações da corrente no indutor e da tensão no capacitor devem ser desprezadas. De acordo com as formas de onda da Fig. 2.9, a tensão máxima aplicada no interruptor e no diodo será igual a  $V_o$ , enquanto a corrente máxima que circula nestes semicondutores é igual a  $I_i$ .

Através da definição de potência comutada estabelecida anteriormente pela expressão (3.3), tem-se:

$$P_{C(S)} = V_o \cdot I_i \tag{3.15}$$

Considerando modo de condução contínua, obtém-se:

$$I_i = \frac{I_o}{\left(1 - D\right)} \tag{3.16}$$

Assim, substituindo (3.16) em (3.15), tem-se:

$$P_{C(S)} = \frac{V_o \cdot I_o}{1 - D} = \frac{P_o}{1 - D}$$
(3.17)

Normalizando em função da potência de saída, tem-se:

$$\overline{P_{C(S)}} = \frac{P_{C(S)}}{P_o} = \frac{1}{1 - D}$$
(3.18)

Realiza-se então o mesmo procedimento para o diodo:

$$P_{C(D)} = V_o \cdot I_i \tag{3.19}$$

Assim:

$$\overline{P_{C(D)}} = \frac{P_{C(D)}}{P_o} = \frac{1}{1 - D}$$
(3.20)

Desta forma, a potência total comutada pelo conversor *boost* operando no modo de condução contínua pode ser definida através da expressão (3.21):

$$\overline{P_{C(total)}} = \overline{P_{C(S)}} + \overline{P_{C(D)}} = \frac{2}{1 - D}$$
(3.21)

Considerando que a razão cíclica varia entre 0 e 1, a expressão (3.21) pode ser representada graficamente através da Fig. 3.2.



Fig. 3.2 – Gráfico da potência total comutada pelo conversor boost.

# 3.3.3 - CONVERSOR *BUCK-BOOST* E DEMAIS TOPOLOGIAS COM CARACTERÍSTICA ABAIXADORA E ELEVADORA DE TENSÃO

Seja o conversor *buck-boost* ideal operando no modo de condução contínua e suas respectivas formas de onda características apresentadas na Fig. 2.11 e na Fig. 2.13, respectivamente. Considerando co conversor ideal, verifica-seque a máxima corrente que circula no interruptor é a corrente de entrada  $I_i$ . Por outro lado, o interruptor fica submetido à soma da tensão de entrada  $V_i$  e da tensão de saída  $V_o$  em estado de bloqueio. Deve-se ressaltar que estes esforços também são válidos para o diodo.

As demais topologias CC-CC não isoladas com característica abaixadora e elevadora de tensão, isto é, os conversores Ćuk, SEPIC e zeta, mostrados nas Fig. 2.14, Fig. 2.17 e Fig. 2.20, respectivamente, desenvolvem exatamente os mesmos esforços de corrente e tensão nos respectivos elementos semicondutores. Portanto, o desenvolvimento matemático que se segue também é válido para os conversores supracitados.

Através da definição de potência comutada estabelecida anteriormente pela expressão (3.3), obtém-se:

$$P_{C(S)} = \left(V_i + V_o\right) \cdot I_{Lb} \tag{3.22}$$

onde  $I_{Lb}$  é a corrente através do indutor  $L_b$ .

Considerando modo de condução contínua, chega-se a:

$$I_{Lb} = \frac{I_o}{\left(1 - D\right)} = \frac{I_i}{D} \tag{3.23}$$

6

Assim, substituindo (3.23) em (3.22), tem-se:

$$P_{C(s)} = \frac{V_o \cdot I_o}{1 - D} + \frac{V_i \cdot I_o}{1 - D}$$
(3.24)

Mas:

$$V_o = V_i \cdot \frac{D}{1 - D} \tag{3.25}$$

Assim:

$$P_{C(S)} = \frac{V_o \cdot I_o}{1 - D} + \frac{V_o \cdot I_o}{D}$$
(3.26)

$$P_{C(S)} = \frac{P_o}{1-D} + \frac{P_o}{D} = P_o \cdot \left(\frac{1}{1-D} + \frac{1}{D}\right) = P_o \cdot \left(\frac{1}{D \cdot (1-D)}\right)$$
(3.27)

Normalizando em função da potência de saída, tem-se:

$$\overline{P_{C(S)}} = \frac{P_{C(S)}}{P_o} = \frac{1}{D \cdot (1 - D)}$$
(3.28)

Realiza-se então o mesmo procedimento para o diodo:

$$P_{C(D)} = \left(V_i + V_o\right) \cdot I_{Lb} \tag{3.29}$$

$$P_{C(D)} = \frac{V_o \cdot I_o}{1 - D} + \frac{V_i \cdot I_o}{1 - D}$$
(3.30)

Assim:

$$\overline{P_{C(D)}} = \frac{P_{C(D)}}{P_o} = \frac{1}{D \cdot (1 - D)}$$
(3.31)

Desta forma, a potência total comutada pelo conversor *buck-boost* operando no modo de condução contínua pode ser definida através da expressão (3.32):

$$\overline{P_{C(total)}} = \overline{P_{C(S)}} + \overline{P_{C(D)}} = \frac{2}{D \cdot (1 - D)}$$
(3.32)

Considerando que a razão cíclica varia entre 0 e 1, a expressão (3.32) pode ser representada graficamente através da Fig. 3.3.



Fig. 3.3 – Gráfico da potência total comutada pelo conversor buck-boost.

## 3.4 - CONSIDERAÇÕES FINAIS

O valor das perdas nos semicondutores de potência de um determinado conversor está diretamente relacionado com o volume total e com o custo final do conversor. Entretanto, a determinação das perdas não depende apenas da topologia. Depende também da frequência de comutação, do tipo de dispositivo semicondutor utilizado, da modulação empregada, sem considerar as características de *layout*, que introduzem elementos parasitas que prejudicam o funcionamento do circuito.

O conceito de potência comutada introduzido neste documento estabelece um critério que possibilita a realização, de forma simples, rápida e objetiva, de uma análise comparativa entre diversas topologias, permitindo determinar quais estruturas não apresentam um bom desempenho em um determinado ponto de operação.

Entretanto, o rendimento, volume e custos só podem ser quantitativamente avaliados através dos métodos tradicionais. O conceito de potência comutada deve ser utilizado apenas para uma análise qualitativa, uma vez que os resultados obtidos através deste método levam em consideração apenas as características próprias de cada topologia.

A metodologia desenvolvida pode ser aplicada de forma qualitativa a qualquer tipo ou classe de conversor estático, desde que os esforços de tensão e correntes nos elementos semicondutores sejam conhecidos. Entretanto, uma análise mais detalhada deve ser realizada para quantificar propriamente as perdas existentes, bem como verificar o desempenho do conversor ao longo de uma ampla faixa de carga. Isto será efetivamente apresentado no Capítulo 4 para os seis conversores CC-CC básicos previamente estudados.

# CAPÍTULO 4

# ANÁLISE DO DESEMPENHO DOS CONVERSORES CC-CC E VALIDAÇÃO DO CONCEITO DA POTÊNCIA COMUTADA

# 4.1 - CONSIDERAÇÕES INICIAIS

Neste capítulo, apresenta-se uma abordagem dos conversores CC-CC não isolados operando em modo condução contínua, os quais foram anteriormente mencionados neste trabalho. Inicialmente, são fornecidas as especificações das estruturas, de modo que seja possível projetá-las devidamente. A análise que será desenvolvida é delimitada em duas frentes de estudo: topologias abaixadoras e elevadoras. No primeiro caso, o conversor *buck* é comparado aos demais arranjos abaixadores-elevadores, isto é *buck-boost*, Ćuk, SEPIC e zeta. Em seguida, um caso análogo é considerado, onde o conversor *boost* é analisado em comparação com as outras estruturas que também permitem aumentar a tensão de saída em relação à tensão de entrada.

O roteiro de projeto desenvolvido não será descrito em detalhes, mas pode ser facilmente reproduzido a partir das equações mencionadas no Capítulo 2. Além disso, os esforços de tensão e de corrente nos semicondutores serão apresentados, visto que estes consistem na base da proposta deste trabalho.

A partir dos estudos teóricos, serão obtidas as curvas de rendimento para todas as estruturas estudadas nos casos supracitados. Para isto, é necessário calcular as perdas em todos os componentes do circuito, representados pelos elementos magnéticos e semicondutores. Assim, o mecanismo de perdas descrito no Capítulo 2 será utilizado.

Por fim, será aplicado o conceito da potência comutada, o qual foi desenvolvido no Capítulo 3 e permitirá determinar de forma qualitativa qual topologia apresenta o melhor desempenho em um dado ponto de operação. No sentido de validar estes conceitos, as curvas de potência comutada para todas as estruturas obtidas por simulação computacional empregando modelagem SPICE serão mostradas, de modo que seja possível compará-las com as expressões definidas anteriormente.

### 4.2 - PROJETO DOS CONVERSORES CC-CC

Como foi mostrado no Capítulo 2, os conversores CC-CC podem ser classificados em três tipos: abaixadores, elevadores e abaixadores-elevadores. Nesta seção, serão apresentadas as especificações de projeto para as topologias.

Inicialmente, define-se um ponto de operação para um dado conversor abaixador, que será devidamente projetado em virtude das características desejadas. Dentre as topologias clássicas, há então cinco escolhas possíveis, dentre as quais é possível citar os conversores *buck*, *buck-boost*, Ćuk, SEPIC e zeta. Assim, por meio do controle da razão cíclica do interruptor controlado, é possível ajustar o valor da tensão na carga no nível desejado. Entretanto, foi visto que cada topologia possui características próprias, as quais têm impacto no desempenho global da estrutura e, desta forma, é necessária a análise detalhada de cada conversor.

Os mesmos aspectos supramencionados serão verificados nas estruturas elevadoras, de modo que um procedimento análogo será desenvolvido para o conversor *boost* e demais estruturas abaixadoras-elevadoras.

#### 4.2.1 - CONVERSORES ABAIXADORES

Utilizando-se as equações apresentadas no Capítulo 2 e as especificações da Tabela 4.1, foram projetados os conversores abaixadores. O projeto do indutor é apresentado no Anexo I. Deve-se ressaltar que, para uma comparação adequada, as mesmas especificações foram escolhidas no que tange à tensão de entrada, tensão de saída, potência na carga, frequência de comutação, ondulação da corrente no indutor e ondulação da tensão no capacitor. Assim, isto permitirá verificar de forma precisa qual conversor apresenta o melhor desempenho no ponto de operação desejado.

Donômotro	Especificação							
Farametro	Buck	Buck-boost	Ćuk	SEPIC	Zeta			
Tensão de entrada CC	$V_i = 100 \text{ V}$	$V_i=100 \text{ V}$	$V_i=100 \text{ V}$	$V_i=100 \text{ V}$	$V_i=100 \text{ V}$			
Tensão de saída CC	$V_o=50 \text{ V}$	<i>V</i> <sub>0</sub> =50 V	<i>V</i> <sub>0</sub> =50 V	<i>V</i> <sub>0</sub> =50 V	<i>V</i> <sub>0</sub> =50 V			
Razão cíclica nominal	D=0,5	D=0,333	D=0,333	D=0,333	D=0,333			
Potência de saída nominal	$P_{o} = 100 \text{ W}$	$V_o=50 \text{ W}$	$V_o=50 \text{ W}$	$V_o=50 \text{ W}$	$V_o=50 \text{ W}$			
Frequência de comutação	$f_s$ =50 kHz	$f_s=50 \text{ kHz}$	$f_s=50 \text{ kHz}$	$f_s=50 \text{ kHz}$	$f_s=50 \text{ kHz}$			
Ondulação da corrente no(s) indutor(es)	$\Delta i_L = 500 \text{ mA}$	$\Delta i_L = 500 \text{ mA}$	$\Delta i_{Ll} = 500 \text{ mA}$ $\Delta i_{L2} = 500 \text{ mA}$	$\Delta i_{Ll} = 500 \text{ mA}$ $\Delta i_{L2} = 500 \text{ mA}$	$\Delta i_{Ll} = 500 \text{ mA}$ $\Delta i_{L2} = 500 \text{ mA}$			
Ondulação da tensão no(s) capacitor(es)	$\Delta V_o = 0,025 \cdot V_o$	$\Delta V_o = 0,025 \cdot V_o$	$\Delta V_I = 0.025 \cdot V_o$ $\Delta V_o = 0.025 \cdot V_o$	$\Delta V_{I} = 0.025 \cdot V_{o}$ $\Delta V_{o} = 0.025 \cdot V_{o}$	$\Delta V_{I} = 0.025 \cdot V_{o}$ $\Delta V_{o} = 0.025 \cdot V_{o}$			
Indutor(es)	<i>L<sub>b</sub></i> =1 mH - Núcleo 30/14 - 75 espiras - 1 fio AWG20	<i>L<sub>b</sub></i> =1,333 mH - Núcleo 30/14 - 96 espiras - 2 fios AWG20	<i>L</i> <sub>1</sub> =1,333 mH - Núcleo 30/7 - 111 espiras - 1 fio AWG20 <i>L</i> <sub>2</sub> =1,333 mH - Núcleo 30/14 - 100 espiras - 1 fio AWG20	L <sub>1</sub> =1,333 mH - Núcleo 30/7 - 111 espiras - 1 fio AWG20 L <sub>2</sub> =1,333 mH - Núcleo 30/14 - 100 espiras - 1 fio AWG20	<i>L</i> <sub>1</sub> =1,333 mH - Núcleo 30/7 - 111 espiras - 1 fio AWG20 <i>L</i> <sub>2</sub> =1,333 mH - Núcleo 30/14 - 100 espiras - 1 fio AWG20			
Capacitor(es)	<i>C</i> <sub>0</sub> =1 µF	<i>C</i> <sub>o</sub> =10,667 µF	$C_{I}=10,667 \ \mu F$ $C_{o}=1 \ \mu F$	<i>C</i> <sub>1</sub> =10,667 µF <i>C</i> <sub>o</sub> =10,667 µF	$C_{I}=10,667 \ \mu F$ $C_{o}=1 \ \mu F$			

Tabela 4.1 – Especificações dos conversores abaixadores.

Utilizando-se as equações apresentadas no Capítulo 2, foram calculados os esforços de tensão e corrente nos semicondutores para os conversores abaixadores, de acordo com a Tabela 4.2.

Esforços	Buck	Buck-boost	Ćuk	SEPIC	Zeta
Corrente média no interruptor	$I_{S(m\acute{e}d.)}=1~\mathrm{A}$	$I_{S(m\acute{e}d.)}=1$ A	$I_{S(m\acute{e}d.)}=1~\mathrm{A}$	$I_{S(m\acute{e}d.)}=1~\mathrm{A}$	$I_{S(m\acute{e}d.)}=1~\mathrm{A}$
Corrente eficaz no interruptor	$I_{S(ef.)}$ =1,418 A	$I_{S(ef.)}$ =1,74 A	$I_{S(ef.)}$ =1,74 A	$I_{S(ef.)}$ =1,74 A	$I_{S(ef.)}$ =1,74 A
Corrente máxima no interruptor	$I_{S(máx.)}=2,25 \text{ A}$	I <sub>S(máx.)</sub> =3,25 A	$I_{S(máx.)}=3,5$ A	$I_{S(máx.)}=3,5 \text{ A}$	$I_{S(máx.)}=3,5$ A
Tensão reversa no interruptor	$V_{S(rev.)}$ =100 V	$V_{S(rev.)}$ =150 V	$V_{S(rev.)}$ =150 V	$V_{S(rev.)}$ =150 V	$V_{S(rev.)}$ =150 V
Corrente média no diodo	$I_{D(m\acute{e}d.)}=1~\mathrm{A}$	$I_{D(m\acute{e}d.)}=2$ A	$I_{D(m\acute{e}d.)}=2~\mathrm{A}$	$I_{D(m\acute{e}d.)}=2$ A	$I_{D(m\acute{e}d.)}=2$ A
Corrente eficaz no diodo	$I_{D(ef.)}$ =1,414 A	$I_{D(ef.)}$ =2,449 A	$I_{D(ef.)}=2,46$ A	$I_{D(ef.)}$ =2,46 A	<i>I<sub>D(ef.)</sub></i> =2,46 A
Corrente máxima no diodo	$I_{D(máx.)}=2,25 \text{ A}$	I <sub>D(máx.)</sub> =3,25 A	I <sub>D(máx.)</sub> =3,5 A	$I_{D(máx.)}=3,5$ A	I <sub>D(máx.)</sub> =3,5 A
Tensão reversa no diodo	$V_{D(rev.)}$ =100 V	<i>V<sub>D(rev.)</sub></i> =150 V	<i>V<sub>D(rev.)</sub></i> =150 V	<i>V<sub>D(rev.)</sub></i> =150 V	<i>V<sub>D(rev.)</sub></i> =150 V

Tabela 4.2 – Esforços de tensão e corrente nos semicondutores dos conversores abaixadores.

#### **4.2.2 - CONVERSORES ELEVADORES**

De forma análoga à Seção 4.2.1, foram utilizadas as equações do Capítulo 2 e as especificações da Tabela 4.3 para o projeto dos conversores abaixadores. Novamente, o mesmo ponto de operação foi definido para todas as estruturas de modo a se estabelecer uma comparação de desempenho adequada. As diferenças em relação à condição anterior consistem apenas na mudança das tensões de entrada e de saída.

Domônio staro	Especificação							
Parametro	Boost	Buck-boost	Ćuk	SEPIC	Zeta			
Tensão de entrada CC	$V_i$ =50 V	<i>V<sub>i</sub></i> =50 V	$V_i=50 \text{ V}$	<i>V</i> <sub><i>i</i></sub> =50 V	<i>V<sub>i</sub></i> =50 V			
Tensão de saída CC	V <sub>o</sub> =100 V	V <sub>o</sub> =100 V	V <sub>o</sub> =100 V	V <sub>o</sub> =100 V	V <sub>o</sub> =100 V			
Razão cíclica nominal	D=0,5	D=0,666	D=0,666	D=0,666	D=0,666			
Potência de saída nominal	$P_{o} = 100 \text{ W}$	$V_o=50 \text{ W}$	$V_o=50 \text{ W}$	$V_o = 50 \text{ W}$	$V_o=50 \text{ W}$			
Frequência de comutação	$f_s=50 \text{ kHz}$	$f_s=50 \text{ kHz}$	$f_s=50 \text{ kHz}$	$f_s=50 \text{ kHz}$	$f_s=50 \text{ kHz}$			
Ondulação da corrente no(s) indutor(es)	$\Delta i_L = 500 \text{ mA}$	$\Delta i_L = 500 \text{ mA}$	$\Delta i_{LI} = 500 \text{ mA}$ $\Delta i_{L2} = 500 \text{ mA}$	$\Delta i_{LI} = 500 \text{ mA}$ $\Delta i_{L2} = 500 \text{ mA}$	$\Delta i_{LI} = 500 \text{ mA}$ $\Delta i_{L2} = 500 \text{ mA}$			
Ondulação da tensão no(s) capacitor(es)	$\Delta V_o = 0,0125 \cdot V_o$	$\Delta V_o = 0,0125 \cdot V_o$	$\Delta V_I = 0.0125 \cdot V_o$ $\Delta V_o = 0.0125 \cdot V_o$	$\Delta V_I = 0.0125 \cdot V_o$ $\Delta V_o = 0.0125 \cdot V_o$	$\Delta V_I = 0,0125 \cdot V_o$ $\Delta V_o = 0,0125 \cdot V_o$			
Indutor(es)	<i>L<sub>b</sub></i> =1 mH - Núcleo 30/14 - 75 espiras	<i>L<sub>b</sub></i> =1,333 mH - Núcleo 42/15 - 96 espiras	<i>L</i> <sub>1</sub> =1,333 mH - Núcleo 30/14 - 100 espiras - 1 fio AWG	<i>L</i> <sub>1</sub> =1,333 mH - Núcleo 30/14 - 100 espiras - 1 fio AWG	<i>L</i> <sub>1</sub> =1,333 mH - Núcleo 30/14 - 100 espiras - 1 fio AWG			
	- 1 fio AWG20 - 2	- 2 fios AWG20	<i>L</i> <sub>2</sub> =1,333mH - Núcleo 30/7 - 111 espiras - 1 fio AWG20	<i>L</i> <sub>2</sub> =1,333 mH - Núcleo 30/7 - 111 espiras - 1 fio AWG20	<i>L</i> <sub>2</sub> =1,333 mH - Núcleo 30/7 - 111 espiras - 1 fio AWG20			
Capacitor(es)	<i>C</i> <sub>o</sub> =8 µF	<i>C</i> <sub>o</sub> =10,667 µF	$C_I = 10,667 \ \mu F$ $C_o = 1 \ \mu F$	$C_I = 10,667 \ \mu F$ $C_o = 10,667 \ \mu F$	$C_I = 10,667 \ \mu F$ $C_a = 1 \ \mu F$			

Tabela 4.3 – Especificações dos conversores elevadores.

Por meio das equações apresentadas no Capítulo 2, foram calculados os esforços de tensão e corrente nos semicondutores para os conversores elevadores, de acordo com a Tabela 4.4.

Esforços	Boost	Buck-boost	Ćuk	SEPIC	Zeta
Corrente média no interruptor	$I_{S(m\acute{e}d.)}=1~\mathrm{A}$	$I_{S(méd.)}=2$ A	$I_{S(m\acute{e}d.)}=2$ A	$I_{S(m\acute{e}d.)}=2$ A	$I_{S(méd.)}=2$ A
Corrente eficaz no interruptor	$I_{S(ef.)}$ =1,418 A	$I_{S(ef.)}$ =2,452 A	$I_{S(ef.)}=2,461 \text{ A}$	$I_{S(ef.)}$ =2,461 A	$I_{S(ef.)}$ =2,461 A
Corrente máxima no interruptor	I <sub>S(máx.)</sub> =2,25 A	I <sub>S(máx.)</sub> =3,25 A	$I_{S(máx.)}=3,5$ A	$I_{S(máx.)}=3,5 \text{ A}$	$I_{S(máx.)}=3,5$ A
Tensão reversa no interruptor	$V_{S(rev.)} = 100 \text{ V}$	<i>V<sub>S(rev.)</sub></i> =150 V	<i>V<sub>S(rev.)</sub></i> =150 V	$V_{S(rev.)}$ =150 V	$V_{S(rev.)}$ =150 V
Corrente média no diodo	$I_{D(m\acute{e}d.)}=1$ A	$I_{D(m\acute{e}d.)}=1~\mathrm{A}$	$I_{D(m\acute{e}d.)}=1~\mathrm{A}$	$I_{D(m\acute{e}d.)}=1~\mathrm{A}$	$I_{D(m\acute{e}d.)}=1~\mathrm{A}$
Corrente eficaz no diodo	$I_{D(ef.)}$ =1,414 A	$I_{D(ef.)}$ =1,732 A	$I_{D(ef.)}$ =1,732 A	$I_{D(ef.)}$ =1,732 A	$I_{D(ef.)}$ =1,732 A
Corrente máxima no diodo	I <sub>D(máx.)</sub> =2,25 A	I <sub>D(máx.)</sub> =3,25 A	<i>I<sub>D(máx.)</sub>=3,5</i> A	$I_{D(máx.)}=3,5$ A	$I_{D(máx.)}=3,5$ A
Tensão reversa no diodo	$V_{D(ray)} = 100 \text{ V}$	$V_{D(ray)} = 150 V$	$V_{S(ray)} = 150 V$	$V_{s(ray)} = 150 \text{ V}$	$V_{S(rev)} = 150 V$

Tabela 4.4 – Esforços de tensão e corrente nos semicondutores dos conversores elevadores.

### 4.3 - DEFINIÇÃO DOS ESTUDOS DE CASOS

O desempenho dos conversores depende essencialmente das especificações dos semicondutores utilizados. Desta forma, serão adotados dois estudos de casos. No caso A, as especificações do diodo e do interruptor serão próximas aos valores máximos calculados na Tabela 4.2 e Tabela 4.4. Por outro lado, no caso B propositalmente serão utilizados semicondutores cujas especificações máximas de tensão e corrente são muito superiores aos valores previamente determinados, o que implica o superdimensionamento dos mesmos. Esta escolha efetivamente

apresentará impacto direto no rendimento das estruturas, o que será efetivamente mostrado posteriormente neste capítulo.

Os semicondutores utilizados nos conversores abaixadores e elevadores são apresentados na Tabela 4.5.

Fabela 4.5 – Descrição dos elementos semicondutores utilizados nos conversores CC-CC abaix	adores e
elevadores.	

Características	Interruptores (MOS	s Controlados FETs)
	Caso A	Caso B
Modelo	IRF640	IRFP460
Tensão entre dreno e fonte (V)	200	500
Resistência de condução (Ω)	0,18	0,27
Corrente de dreno @25°C (A)	18	20
Características	Diodos Ult	rarrápidos
Modelo	MUR1520	MUR1560
Tensão de ruptura reversa(V)	200	600
Tensão de polarização(V)	0,85	1,2
Tempo de recuperação reversa (ns)	35	50

# 4.4 - CÁLCULO DAS PERDAS E OBTENÇÃO DAS CURVAS DE RENDIMENTO DOS CONVERSORES

#### 4.4.1 - CONVERSORES ABAIXADORES

Na Tabela 4.6, são apresentados os valores calculados para as perdas totais nos diodos, nos interruptores e nos indutores para o ponto de operação estabelecido segundo as condições da Tabela 4.1. Além disso, é determinado o rendimento do conversor para a potência nominal considerando uma estrutura não ideal, isto é, onde há a presença das perdas supracitadas. Constata-se que o conversor *buck* é a topologia que apresenta melhor desempenho. Este era um resultado esperado, pois esta estrutura desenvolve menores esforços de tensão e corrente do que os conversores abaixadores-elevadores, como foi efetivamente demonstrado na Tabela 4.2.

Deve-se ainda destacar a influência das características dos semicondutores nos valores dos rendimentos, o que pode ser constatado por meio da comparação dos casos *A* e *B*. Nota-se que a utilização de componentes superdimensionados significa a redução do rendimento dos conversores.

Por fim, é importante ressaltar os conversores Ćuk, SEPIC e zeta apresentam os menores valores de rendimento, pois além de desenvolverem maiores esforços nos semicondutores, utilizam dois indutores, o que efetivamente implica o aumento das perdas nos elementos magnéticos e consequente redução do rendimento.

Os resultados mostrados na Tabela 4.6 não significam que os conversores *buck-boost*, Ćuk, SEPIC e zeta devem ser prontamente abandonados por possuírem rendimento reduzido em comparação com o conversor *boost*. Naturalmente, a escolha de uma topologia específica deve atender às necessidades da aplicação à qual esta se destina. Por exemplo, caso se deseje uma estrutura capaz de operar em modo abaixador-elevador onde a tensão de saída deve obrigatoriamente possuir a mesma polaridade da tensão de entrada, apenas os conversores SEPIC e zeta podem ser utilizados [26] [27].

	Perdas	Perdas Totais no		Perdas Totais no		Rendimento	
Topologia	Totais no(s)	Diod	o (W)	MOSF	ET (W)	Teório	co (%)
	Indutor(es) (W)	Caso A	Caso B	Caso A	Caso B	Caso A	Caso B
Buck	1,815	1,321	1,747	0,632	1,155	95,605	95,49
Buck-boost	2,593	0,908	1,731	2,473	3,62	93,87	92,64
Ćuk	3,133	0,892	1,731	2,473	3,62	93,59	92,17
SEPIC	3,133	0,892	1,731	2,473	3,62	93,59	92,17
Zeta	3,133	0,892	1,731	2,473	3,62	93,59	92,17

Tabela 4.6 – Determinação das perdas nos elementos magnéticos e semicondutores e do rendimento teórico dos conversores abaixadores no ponto de operação especificado na Tabela 4.1.

Além disso, foram determinadas as curvas de rendimento teórico para todos os conversores listados na primeira coluna à esquerda da Tabela 4.6 em duas situações distintas, correspondendo aos casos  $A \ e \ B$ . Os resultados obtidos na Fig. 4.1 mostram claramente que a escolha dos semicondutores tem influência direta no rendimento das estruturas. Por exemplo, analisando a

Tabela 4.5, torna-se evidente que as perdas por condução no MOSFET IRFP460 serão maiores que no MOSFET IRF640, pois a resistência de condução entre dreno e fonte é maior no primeiro caso.

O conversor *buck* apresenta o melhor rendimento ao longo de toda a faixa de carga, justamente porque fica submetido a menores valores de tensão e de corrente aplicados aos interruptores. No que se refere aos conversores abaixadores-elevadores, o rendimento é significativamente reduzido.



Fig. 4.1 – Comparação entre as curvas de rendimento dos conversores CC-CC abaixadores para os casos A e B. Constata-se ainda que as curvas de rendimento dos conversores Ćuk, SEPIC e zeta são idênticas entre si. Isto se justifica porque estas estruturas são variações topológicas de um mesmo

conversor, além do fato de terem sido projetadas para um mesmo ponto de operação, empregando elementos magnéticos e semicondutores estritamente com as mesmas especificações. Em protótipos experimentais, este comportamento não será verificado, pois haverá diferenças construtivas nos elementos dos estágios de potência dos conversores, ainda que mínimas.

### 4.4.2 - CONVERSORES ELEVADORES

Na Tabela 4.7, são apresentados os valores calculados para as perdas totais nos diodos, nos interruptores e nos indutores para o ponto de operação estabelecido segundo as condições da Tabela 4.3. De forma semelhante ao caso anterior, determinou-se o rendimento de cada conversor para a potência nominal considerando uma estrutura não ideal, isto é, onde há a presença das perdas supracitadas. Analogamente, tem-se que o conversor *boost* é a topologia que apresenta melhor desempenho, pois apresenta os menores valores de tensão e corrente segundo os valores da Tabela 4.4.

Novamente, verifica-se que a escolha dos interruptores e dos diodos influencia o rendimento diretamente. Assim, devem-se empregar componentes cujas especificações máximas sejam mais próximas dos valores calculados.

Os conversores *buck-boost*, Ćuk, SEPIC e zeta possuem rendimento reduzido em relação à topologia *boost*, o que se justifica em virtude do aumento dos esforços de tensão e de corrente nos semicondutores.

	Perdas	Perdas 7	Perdas Totais no		Perdas Totais no		Rendimento	
Topologia	Totais no(s)	Diod	o (W)	MOSE	ET (W)	Teório	co (%)	
	Indutor(es) (W)	Caso A	Caso B	Caso A	Caso B	Caso A	Caso B	
Boost	1,815	1,332	1,747	0,577	1,155	95,92	95,49	
Buck-boost	2,593	1,513	2,02	1,727	3,461	93,87	92,52	
Ćuk	3,133	1,513	2,02	1,735	3,472	93,54	92,05	
SEPIC	3,133	1,513	2,02	1,735	3,472	93,54	92,05	
Zeta	3,133	1,513	2,02	1,735	3,472	93,54	92,05	

Tabela 4.7 – Determinação das perdas nos elementos magnéticos e semicondutores e do rendimento teórico dos conversores elevadores no ponto de operação especificado na Tabela 4.3.

Além disso, foram determinadas as curvas de rendimento teórico para todos os conversores listados na primeira coluna da Tabela 4.7 em duas situações distintas, correspondendo aos casos *A* e *B*. Os resultados obtidos na Fig. 4.2 evidenciam que os semicondutores têm influência direta no comportamento das estruturas. Assim, o caso *A* representa a melhor situação para todos os conversores do ponto de vista do rendimento.



Fig. 4.2 – Comparação entre as curvas de rendimento dos conversores CC-CC elevadores para os casos A e B.
As mesmas constatações que foram obtidas na Fig. 4.1 também são válidas neste caso. O conversor *boost* desenvolve o melhor rendimento ao longo de toda a faixa de carga. Além disso, o conversor *buck-boost* é aquele que apresenta melhor desempenho considerando apenas as

topologias abaixadoras-elevadoras, justamente porque emprega um único indutor de filtro e um único capacitor de saída. Novamente, em virtude das mesmas características construtivas, os conversores Ćuk, SEPIC e zeta possuem curvas de rendimento idênticas.

# 4.5 - ANÁLISE DA POTÊNCIA COMUTADA

No Capítulo 3, foi introduzido o conceito da potência comutada, que pode ser entendida como o produto entre os valores máximos dos esforços de tensão e de corrente aos quais um dado elemento semicondutor fica submetido. Este produto resultante foi então normalizado em termos da potência de saída, para que seja possível aplicar este conceito a qualquer topologia de conversor estático de forma qualitativa.

Antes de aplicar as expressões desenvolvidas para a potência comutada nos conversores analisados neste capítulo, deve-se efetuar algumas considerações. No Capítulo 3, o conceito foi definido considerando-se uma situação ideal, isto é, onde o indutor e o capacitor de filtro são tão grandes que não há ondulação na corrente e na tensão, respectivamente. Entretanto, isto não é viável na prática, pois levaria à utilização de componentes com dimensões muito grandes, inviabilizando o projeto das estruturas e comprometendo a própria dinâmica dos sistemas.

Sabe-se então que as ondulações na corrente e na tensão são inversamente proporcionais aos valores da indutância e da capacitância, respectivamente. Como exemplo, considera-se a Fig. 2.7, que representa as formas de onda verificadas em um conversor *buck*. Verifica-se que a corrente no indutor possui uma dada ondulação, definida pela diferença entre os valores  $I_{máx}$  e  $I_{min}$ . Obtendo-se a média entre esses valores, constata-se que a corrente que circula no indutor possui valor médio igual à corrente de carga  $I_o$ , como mostra a forma de onda da Fig. 2.7.

A corrente no indutor é composta de duas parcelas circulando, portanto, pelo interruptor e posteriormente pelo diodo ao longo de um ciclo completo de comutação. Logo, esta ondulação surge também nas formas de onda das correntes no diodo e no interruptor. Consequentemente, os máximos valores de corrente aos quais estes elementos estarão submetidos serão iguais a  $I_{máx}$ , que depende da especificação de projeto e do valor da indutância.

Se a ondulação da corrente for muito grande, isto pode levar à interpretação errônea da potência comutada. Então, caso se deseje obter a curva da potência comutada por um dado conversor através da simulação ou de um protótipo experimental, deve ser considerada a média entre os valores máximo e mínimo assumidos pela tensão e/ou corrente em um dado elemento semicondutor quando se trata da ondulação correspondente.

Este procedimento será efetivamente realizado nesta seção, pois se deseja comprovar a validade das expressões desenvolvidas no Capítulo 3. A simulação de conversores utilizando modelos SPICE (do inglês, *Simulation Program with Integrated Circuit Emphasis* – Programa de Simulação com Ênfase em Circuitos Integrados) é uma ferramenta confiável que fornece resultados satisfatórios [28]. Assim, é possível simular sistemas que utilizam de componentes passivos simples a elementos semicondutores complexos, considerando também a influência dos respectivos parâmetros intrínsecos nos testes [29]. Portanto, o aplicativo OrCAD será utilizado na obtenção das curvas da potência comutada nos conversores anteriormente estudados, pois emprega a modelagem SPICE, que por sua vez permite a obtenção de resultados mais realistas.

#### 4.5.1 - CONVERSORES ABAIXADORES

Utilizando-se as expressões (3.14) e (3.32), é possível obter as curvas teóricas da potência comutada total nos conversores *buck* e *buck-boost*, respectivamente, considerando o ponto de operação definido na Tabela 4.1. Deve-se ainda ressaltar que, como os esforços de corrente e de tensão são os mesmos para todos os conversores abaixadores-elevadores segundo a Tabela 4.2, a análise do conversor *buck-boost* pode ser perfeitamente estendida às demais estruturas que permitem aumentar ou reduzir a tensão de saída em relação à tensão de entrada por meio do ajuste da razão cíclica.

Verifica-se nas expressões (3.14) e (3.32) que a potência comutada depende apenas do valor da razão cíclica nominal, não sendo relacionada às características dos elementos semicondutores utilizados. Resolvendo as equações supracitadas, tem-se que as potências totais comutadas pelos conversores *buck* e *buck-boost* são iguais a 4 e 9, respectivamente, sendo este resultado ilustrado graficamente na Fig. 4.3.

A interpretação do conceito introduzido no Capítulo 3 é de suma importância. Como a potência comutada pelo conversor *buck-boost* é maior de acordo com o gráfico da Fig. 4.3, esta topologia apresentará os maiores esforços de tensão e de corrente nos elementos semicondutores. Deste modo, isto implicando o aumento do custo da topologia, bem como redução do rendimento em comparação com o desempenho do conversor *buck*. Isto é efetivamente demonstrado através das curvas de rendimento que foram obtidas na Seção 4.4.1.

Como foi mencionado anteriormente, todas as estruturas abaixadoras-elevadoras possuem a mesma curva da potência comutada, expressa segundo (3.32). Assim, caso a potência comutada seja calculada para os conversores Ćuk, SEPIC e zeta, o valor igual a 9 será obtido. Entretanto, as curvas de rendimento da Fig. 4.1 demonstram que o desempenho destas estruturas é inferior ao do conversor *buck-boost*.

Deve-se ressaltar que o conceito da potência comutada está intrinsecamente relacionado aos máximos esforços de corrente e de tensão envolvendo os elementos semicondutores do estágio de potência. Como os conversores Ćuk, SEPIC e zeta possuem dois indutores e dois capacitores, o rendimento será menor que no conversor *buck*.

Assim, a potência comutada por si só não é um critério capaz de indicar de modo definitivo qual é a melhor topologia dentre várias opções possíveis, pois engloba apenas aspectos que tangem aos esforços nos semicondutores. Portanto, é importante conhecer as características particulares da aplicação e dos conversores estáticos sob análise.

Diante do exposto, conclui-se que a potência comutada ainda é um critério simples e rápido que permite indicar qual conversor apresenta melhor desempenho do ponto de vista dos semicondutores utilizados.



Fig. 4.3 – Comparação entre as curvas teóricas das potências comutadas pelos conversores *buck* e *buck-boost*.
4.5.2 - CONVERSORES ELEVADORES

Utilizando-se as expressões (3.21) e (3.32), também é possível obter as curvas teóricas da potência comutada total nos conversores *boost* e *buck-boost*, respectivamente, segundo o ponto de operação definido na Tabela 4.3. Novamente, como os esforços de corrente e de tensão são idênticos para todos os conversores abaixadores-elevadores de acordo com a Tabela 4.4, a análise do conversor *buck-boost* também é válida para os demais arranjos.

Resolvendo as equações supracitadas, tem-se que as potências totais comutadas pelos conversores *boost* e *buck-boost* também são iguais a 4 e 9, respectivamente, sendo este resultado ilustrado graficamente na Fig. 4.4.

As mesmas considerações obtidas para os conversores abaixadores são válidas neste caso. O conversor *boost* é aquele que apresenta melhor desempenho, pois possui a menor potência comutada, sendo que este fato é confirmado na Fig. 4.2.

Todos os conversores abaixadores-elevadores possuem o mesmo valor da potência comutada, embora o conversor *buck-boost* possua o melhor desempenho por apresentar um único indutor e um único capacitor, segundo as curvas da Fig. 4.2.



Fig. 4.4 – Comparação entre as curvas teóricas das potências comutada pelos conversores *boost* e *buck-boost*.
4.5.3 - VALIDAÇÃO DO CONCEITO DA POTÊNCIA COMUTADA

Nas seções 4.5.1 e 4.5.2, a potência comutada foi calculada para os conversores abaixadores e elevadores. Neste ponto, é interessante validar o conceito por meio de resultados obtidos por simulação computacional.

Como a modelagem SPICE apresenta boa exatidão no que se refere à representação de componentes diversos, esta será a ferramenta utilizada para obter as curvas da potência comutada para os conversores *buck*, *boost*, *buck-boost*, Ćuk, SEPIC e zeta.

Para esta finalidade, os valores da tensão de entrada, frequência de comutação, indutância(s), capacitância(s) e resistência de carga serão mantidos constantes. A razão cíclica será variada de 0,1 a 0,9 em intervalos de 0,1, evitando-se as situações limite D=0 e D=1 onde o interruptor controlado encontra-se em estado de bloqueio ou condução permanente, respectivamente. Além disso, será considerado o caso *B* definido na Tabela 4.5, onde os semicondutores são propositalmente superdimensionados. Os conversores abaixadores-elevadores serão simulados na condição onde  $V_o < V_i$ . Diante destas duas considerações, não se espera um erro significativo na curvas obtidas para a potência comutada normalizada, a qual depende estritamente do valor da razão cíclica para a definição do ponto de operação.

Os resultados obtidos ao se simular os seis conversores supracitados são apresentados na Fig. 4.5, onde as curvas resultantes da simulação são comparadas com aquelas traçadas a partir das expressões (3.14), (3.21) e (3.32).

As curvas obtidas na simulação para os conversores *buck* e *boost* apresentam erros reduzidos, estando praticamente sobrepostas às respectivas curvas teóricas para as potências comutadas, como mostra a Fig. 4.5 (a) e (b). Por outro lado, verifica-se que as curvas para os conversores abaixadores-elevadores na Fig. 4.5 (c), (d), (e), e (f) apresentam erros maiores em determinados ponto de operação, tipicamente em elevados valores de razão cíclica. Entretanto, o resultado mais importante obtido na simulação consiste no formato das curvas das potências comutadas, assumindo o mesmo comportamento que é fornecido pelas curvas teóricas.

Os erros mais significativos ocorrem justamente em valores mais elevados de razão cíclica. Na prática, os conversores CC-CC não isolados permitem taxas de conversão típicas de até quatro vezes entre as tensões de saída e de entrada. Caso a relação entre estas tensões seja muito grande ou muito pequena, valores extremamente pequenos ou grandes de razão cíclica serão necessários, dependendo da natureza da estrutura. Assim, nestes casos aproxima-se da situação do bloqueio ou da condução dos interruptores. No que tange a protótipos experimentais, esta prática torna-se inviável, pois seria necessária a utilização de circuitos de acionamento de elevado custo e precisão [30]. Assim, na prática a razão cíclica não deve ser muito próximo a zero ou à unidade, de modo que se deve recorrer a conversores CC-CC isolados ou mesmo outras estruturas mais complexas que não utilizam transformadores [31] para a obtenção de amplas taxas de conversão.

Os erros também podem ser explicados pela modelagem mais exata dos componentes semicondutores. Embora os tipos de modelos empregados em simulação SPICE possam afetar a exatidão dos resultados, até mesmo os ajustes das condições dos testes são capazes de fornecer graus variados de erros. Por exemplo, as opções do aplicativo normalmente permitem que o usuário obtenha maior exatidão ao preço da redução da velocidade da simulação. Entretanto, isto de forma

alguma invalida os resultados fornecidos pela potência comutada, que se encontram em conformidade com as considerações teóricas e, portanto, validam o estudo.





## 4.6 - CONSIDERAÇÕES FINAIS

O valor das perdas nos semicondutores de potência de um determinado conversor está diretamente relacionado com o volume total e com o custo final do conversor. Entretanto, a determinação das perdas não depende apenas da topologia. Depende também da frequência de comutação, do tipo de dispositivo semicondutor utilizado, da modulação empregada, sem considerar

as características de *layout*, que introduzem elementos parasitas que prejudicam o funcionamento do circuito.

O conceito de potência comutada introduzido aplicado neste capítulo estabelece um critério que possibilita a realização, de forma simples, rápida e objetiva, de uma análise comparativa entre diversas topologias, permitindo determinar quais estruturas não apresentam um bom desempenho em um determinado ponto de operação.

Entretanto, o rendimento, volume e custos só podem ser quantitativamente avaliados através dos métodos tradicionais. O conceito de potência comutada deve ser utilizado apenas para uma análise qualitativa, uma vez que os resultados obtidos através deste método levam em consideração apenas as características próprias de cada topologia.

## **CAPÍTULO 5**

## **CONCLUSÃO GERAL**

Este trabalho apresentou o estudo da potência comutada aplicada aos conversores CC-CC básicos. Foram analisadas as questões referentes aos esforços de tensão, mecanismos de perdas e rendimento das estruturas.

Embora várias conclusões específicas tenham sido previamente obtidas ao longo deste trabalho, destaca-se neste ponto a importância de uma abordagem geral do estudo desenvolvido, salientando os aspectos relacionados às contribuições oferecidas e à continuidade do mesmo.

Por meio do projeto e do estudo das estruturas estudadas, verificou-se que, para um dado ponto de operação, as estruturas com maiores esforços de tensão e de corrente desenvolvem menor rendimento. Desta forma, os conversores *buck* e *boost* apresentam o melhor desempenho ao longo de toda faixa de carga em comparação com as demais topologias CC-CC.

Foi demonstrado que o método proposto consiste em um critério simples e rápido que permite definir qual topologia é a mais apropriada em um dado ponto de operação do ponto de vista das perdas nos elementos semicondutores. Em aplicações que envolvem uma tensão de saída menor ou maior que a tensão de entrada, comprovou-se efetivamente que o conversor *buck* ou *boost* possui o melhor desempenho, respectivamente, em comparação com os demais arranjos. Isto naturalmente é facilmente explicado em virtude do maior valor da potência comutada nestes últimos conversores.

As perdas por condução e comutação nos semicondutores foram efetivamente estimadas, comprovando que a potência comutada está diretamente relacionada ao mecanismo de perdas dos conversores. Assim, as topologias que possuem elevado valor de potência comutada normalizada tendem a apresentar perdas consideráveis e rendimento reduzido no ponto de operação analisado. O estudo desenvolvido também demonstrou que a especificação correta de todos os elementos do estágio de potência é extremamente importante, pois tem impacto direto no rendimento. Caso os componentes semicondutores sejam superdimensionados, espera-se a redução imediata do
rendimento ao longo da faixa de carga, sendo este uma questão importante no que tange aos MOSFETs, uma vez que a resistência de condução aumenta de forma significativa com a máxima tensão suportada. Além disso, tem-se que o custo dos elementos semicondutores aumenta de forma muito mais significativa com o aumento dos níveis de tensão do que com os níveis de corrente.

Constatou-se ainda por meio da simulação que as curvas obtidas para as potências comutadas totais nos conversores são muito próximas àquelas fornecidas pelas expressões obtidas no Capítulo 3 e, desta forma, o estudo torna-se válido.

Longe de ser um critério definitivo que permita a extensiva comparação entre topologias de conversores estáticos, o conceito introduzido deve ser empregado para propósitos qualitativos, pois considera apenas as características próprias das estruturas em termos dos esforços nos semicondutores. Assim, é necessária a realização de estudos mais abrangentes que envolvam o custo dos circuitos de potência e de controle, número de componentes utilizados, tamanho e volume de elementos magnéticos e dissipadores, bem como diversos outros aspectos relevantes.

Diante do estudo desenvolvido, surgem à tona alguns aspectos ainda insuficientemente explorados. Neste contexto, são propostos os seguintes tópicos ainda a serem evidentemente investigados no futuro:

- validação experimental do conceito da potência comutada;
- aplicação da metodologia desenvolvida a outras estruturas mais complexas com maior número de componentes semicondutores, ou mesmo a outras classes como os conversores CA-CC e CC-CA.

## **REFERÊNCIAS BIBLIOGRÁFICAS**

[1] L. G. Franquelo, I. Nagy, C. Wen, "Honoring Dr. Bimal K. Bose [Tributes]", IEEE Industrial Electronics Magazine, vol. 3, no. 2, pp. 12–14, 2009.

[2] C. M. T. Cruz, F. K. A Lima, F. L. M. Antunes, "Unit Power Factor Single-Phase Rectifier with Reduced Conduction Loss Using a Non-Dissipative Passive Snubber", IEEE International Conference on Industrial Electronics, 2002. pp. 1123–1128.

[3] C. M. T. Cruz, F. K. A Lima, F. L. M. Antunes, "A Family of Turn-On And Turn-Off Nondissipative Passive Snubbers for Soft-Switching Single-Phase Rectifier with Reduced Conduction Losses", Power Electronics Specialists Conference, vol. 5, 2004, pp. 3745–3750.

[4] K. M. Smith Jr., K. M. Smedley, "Engineering Design of Lossless Passive Soft Switching Methods for PWM Converters. I. with Minimum Voltage Stress Circuit Cells", IEEE Transactions on Power Electronics, vol.16, no. 3, pp. 336–344, May 2001.

[5] K. M. Smith Jr., K. M. Smedley, "Lossless Passive Soft Switching Methods for Inverters and Amplifiers", IEEE Transactions on Power Electronics, vol.15, no. 1, pp. 164–173, Jan. 2000.

[6] K. M. Smith Jr., K. M. Smedley, "Properties and Synthesis of Lossless, Passive Soft Switching Converters", Proceedings of the 1st International Congress in Israel on Energy Power & Motion Control, May 1997, pp. 112–119.

[7] IEEE Xplore. Disponível em <u>http://ieeexplore.ieee.org/Xplore/DynWel.jsp</u>. Acesso em 26/06/2012.

[8] H. R. Rashid, "Eletrônica de Potência: Circuitos, Dispositivos e Aplicações", Makron Books, 1999.

[9] I. Barbi, "Eletrônica de Potência", 3<sup>ª</sup> edição, edição do autor, 2000.

[10] I. Barbi, "Projetos de Fontes Chaveadas", 4<sup>a</sup> edição, edição do autor, 2001.

[11] I. Barbi, C. H. I. Font, R. L. Alves, "Projeto Físico de Indutores e Transformadores", 11p, 2002.

[12] C. W. T. McLyman, "Transformer and Inductor Design Handbook". Editora Marcel Dekker, Inc., 2004.

[13] Thornton Eletrônica Ltda. - Núcleos de Ferrite. Disponível em http://www.thornton.com.br/pdf/CATALOGO%20THORNTON.pdf. Acesso em 26/06/2012.

[14] J. A. Pomílio, "Eletrônica de Potência". Disponível em http://www.dsce.fee.unicamp.br/~antenor/pdffiles/eltpot/cap1.pdf. Acesso em 26/06/2012.

[15] N. Mohan, T. M. Undeland, W. P. Robbins, "Power Electronics: Converters, Applications, and Design". Wiley International Edition. John Wiley & Sons, 3rd edition, 2003.

[16] I. Barbi, D. C. Martins, "Conversores CC-CC Básicos Não-Isolados", 2ª edição, edição dos autores, 2006.

[17] V. Vorpérian, "Simplified Analysis of PWM Converters Using Model of PWM Switch, Parts
I & II: Continuous and Discontinuous Conduction Modes", IEEE Transactions on Aerospace and
Electronic Systems, vol. 26, no. 3, pp. 490–496, May 1990.

[18] B. K. Bose, "Power Electronics and Variable Frequency Drives – Technology and Applications", IEEE – Press 1997.

[19] R. W. Erickson, "Fundamentals of Power Electronics", Chapman & Hall 1997.

[20] J. W. Kolar, H. Ertl, "Status of the Techniques of Three-Phase Rectifier Systems with Low Effects on The Mains" in The 21st International Telecommunications Energy Conference, 1999. INTELEC '99 6-9 June 1999, 16 pp.

[21] N. O. Sokal, R. Redl, A. S. Kislovski, "Dynamic Analysis of Switching-Mode DC-DC Converters" Van Nostrand Reinhold. 1991.

[22] M. C. Cavalcanti, E. R. da Silva, C. B. Jacobina, D. Boroyevich, W. Dong, "Comparative Evaluation of Losses in Soft and Hard-Switched Inverters", 38th IAS Annual Meeting. Industry Applications Conference, 2003, vol. 3, pp. 1912–1917.

[23] Konrong Wang, F. C. Lee, Guichao Hua, D. Borojevic, "A Comparative Study of Switching Losses of IGBTs under Hard-Switching, Zero-Voltage-Switching and Zero-Current-Switching",
25th Annual IEEE Power Electronics Specialists Conference, 1994, vol. 2, pp. 1196–1204.

[24] W. A. Peterson, "Design Techniques for Very Wide Input Range Power Converters", IEEE Applied Power Electronics Conference and Exposition, 1986, pp. 20-25.

[25] D. T. Staffiere, "Designing Product for The Environment", IEEE Applied Power Electronics Conference and Exposition, 1995, pp. 76-77.

[26] R. C. Viero, F. S. dos Reis, "Dynamic Modeling of a ZETA Converter in DCM Applied to Low Power Renewable Sources", IEEE Energy Conversion Congress and Exposition, 2011, pp. 17.

[27] H. F. M. Lopez, F. S. dos Reis, R. C. Viero, C. Zollmann, "Photovoltaic Panels Grid-tied By A Zeta Converter", X Congresso Brasileiro de Eletrônica de Potência, 2009, pp. 1-6.

[28] J. Zarebski, K. Gorecki, "The Electrothermal Large-Signal Model of Power MOS Transistors for SPICE," IEEE Transactions on Power Electronics, vol. 25, no. 5, pp. 1265-1274, May 2010.

[29] M. Antoniou, F. Udrea, F. Bauer, "The Superjunction Insulated Gate Bipolar Transistor Optimization and Modeling," IEEE Transactions on Electronic Devices, vol. 57, no. 3, pp. 594-600, May 2010.

[30] R. A. da Camara, C. M. T. Cruz, and R. P. Torrico-Bascope, "Boost Based on Three-State Switching Cell for UPS Applications," in Proc. Brazilian Power Electronics Conference, 2009, pp. 313–318.

[31] R. D. Middlebrook, "Transformerless Dc-to-Dc Converters with Large Conversion Ratios,"IEEE Transactions on Power Electronics, vol. 3, no. 4, pp. 484–488, Oct. 1988.

65

# ANEXO I PROJETO DO INDUTOR

### A.1 - PROJETO DO INDUTOR

O sucesso na construção e no perfeito funcionamento de um conversor CC-CC está ligado ao projeto adequado dos elementos magnéticos.

O grande problema reside de fato que transformadores e indutores operando em alta frequência inserem no circuito de potência uma série de elementos parasitas, tais como: indutância magnetizante, indutância de dispersão, capacitâncias entre enrolamentos, capacitâncias entre espiras, entre outros.

Tais elementos parasitas se refletem em resultados indesejáveis no funcionamento do conversor. Os resultados mais comumente observáveis são picos de tensão nos semicondutores, altas perdas e emissão de ruídos (interferência eletromagnética conduzida e irradiada).

# A.2 - ESCOLHA DO NÚCLEO APROPRIADO

O núcleo e o carretel com perfil EE podem ser visualizados na Fig A.1, sendo que  $A_e$  e  $A_w$  representam área da seção transversal do núcleo, e a área da janela do carretel, respectivamente.



Fig. A.1: Núcleo e carretel do tipo E-E.

O projeto físico do indutor é baseado nas Leis de Àmpere e de Faraday :

$$\mathfrak{T} = \oint H \cdot dl = H \cdot l = N \cdot i \tag{A.1}$$

66

Onde:

H: campo magnético [A/m];

*l*: comprimento do condutor [m];

N: número de espiras;

*i*: corrente [A].

$$v(t) = N \cdot \frac{d\phi(t)}{dt} = N \cdot \frac{\Delta\phi}{\Delta t}$$
(A.2)

Sendo:

 $\Delta \Phi$ : variação de fluxo magnético;

Também são relações importantes a relação volt-amper no indutor e a relação entre indução magnética e campo magnético, dadas por:

$$v(t) = L \cdot \frac{di(t)}{dt} = L \cdot \frac{\Delta i}{\Delta t}$$
(A.3)

$$B = \mu_o \cdot H \tag{A.4}$$

Onde:

```
L: indutância [H];
```

B: densidade de fluxo magnético [T];

 $\mu_o$ : permeabilidade do vácuo [Hm<sup>-1</sup>].

Igualando (A.2) e (A.3), tem-se:

$$N \cdot \frac{\Delta \phi}{\Delta t} = L \cdot \frac{\Delta i}{\Delta t} \Longrightarrow N \cdot \Delta \phi = L \cdot \Delta i \tag{A.5}$$

Sendo:

$$\Delta \phi = \Delta B \cdot A e \tag{A.6}$$

Considerando que, quando a corrente no indutor é máxima ( $I_{pico}$ ) tem-se o máximo valor de B ( $B_{max}$ ) e, substituindo-se (A.6) em (A.5), chega-se a:

$$N \cdot B_{\max} \cdot Ae = L \cdot I_{pico} \Longrightarrow N = \frac{L \cdot I_{pico}}{B_{\max} \cdot Ae}$$
(A.7)

A máxima densidade de corrente é dada por:

$$J_{\max} = \frac{N \cdot I_{eficaz}}{A_p} \tag{A.8}$$

Onde:

 $A_p$ : área transversal do enrolamento de cobre [m];

 $J_{max}$ : máxima densidade de corrente [A/m<sup>2</sup>].

É necessário definir o fator de ocupação do cobre dentro do carretel  $k_w$ . O valor típico para construção de indutores é 0,7, podendo variar de acordo com a aplicação. Para o conversor *buck*, utiliza-se este valor.

Pode-se definir  $k_W$  como:

$$k_{w} = \frac{A_{p}}{A_{w}} \tag{A.9}$$

Sendo assim, pode-se reescrever a expressão (8).

$$N = \frac{J_{\max} \cdot k_w \cdot A_w}{I_{eficaz}}$$
(A.10)

Igualando (7) e (10) define-se o valor do produto  $A_e A_w$  necessário para a escolha do núcleo do indutor:

$$\frac{J_{\max} \cdot k_{w} \cdot A_{w}}{I_{eficaz}} = \frac{L \cdot I_{pico}}{B_{\max} \cdot A_{e}} \Longrightarrow A_{e}A_{w} = \frac{L \cdot I_{pico} \cdot I_{eficaz}}{B_{\max} \cdot J_{\max} \cdot k_{w}} 10^{4} \left[ cm^{4} \right]$$
(A.11)

O fator  $10^4$  é incluído para ajustar a unidade para  $cm^4$ .

## A.3 - ENTREFERRO

A indutância depende diretamente do número de espiras e da relutância total do circuito magnético, conforme pode ser verificado na expressão (A.12).

$$L = \frac{N^2}{R_{total}}$$
(A.12)

Sempre existirá uma oposição à passagem de fluxo (relutância), que pode ser calculada de acordo com:

$$R_{nucleo} = \frac{l_c}{\mu_{nucleo} \cdot A_e} \tag{A.13}$$

Sendo:

 $\mu_{nucleo}$ : permeabilidade magnética do núcleo.

Considerando um entreferro de ar, a relutância adicionada por ser expressa por:

$$R_{entreferro} = \frac{l_{entreferro}}{\mu_o \cdot A_e} \tag{A.14}$$

Onde:

*l*<sub>entreferro</sub>: comprimento do entreferro [cm];

Considerando a relutância do entreferro muito maior que a relutância do núcleo a expressão (A.12) pode ser reescrita.

$$L = \frac{N^2}{R_{entreferro}}$$
(A.15)

Substituindo (12) em (13) tem-se:

$$l_{entreferro} = \frac{N^2 \cdot \mu_o \cdot A_e}{L} \cdot 10^{-2} [cm]$$
(A.16)

O fator  $10^{-2}$  é incluído para ajustar a unidade para cm.

# A.4 - CÁLCULO DA SEÇÃO TRANSVERSAL DOS CONDUTORES

Como o indutor é projetado para altas frequências deve-se levar em consideração o efeito pelicular que limita a área máxima do condutor a ser empregado. O raio de cada fio deve ser menor do que a profundidade de penetração dada pela expressão (A.17).

$$\Delta = \frac{7.5}{\sqrt{f_s}} \tag{A.17}$$

Onde:

 $f_s$ : frequência de comutação.

O condutor utilizado não deve possuir o diâmetro superior a 2/2.

O cálculo da seção necessária para conduzir a corrente do enrolamento depende da máxima densidade de corrente admitida no condutor. Conforme pode ser verificado na expressão (A.18).

$$S_{fio} = \frac{I_{eficaz}}{J_{max}}$$
(A.18)

Para que o diâmetro do condutor não seja superior ao limite fixado, é necessário associar condutores em paralelo. Dessa forma pode-se conduzir a corrente sem superaquecimento dos fios condutores. O número de condutores é calculado por:

$$n_{condutores} = \frac{S_{cond}}{S_{skin}}$$
(A.19)

Onde  $S_{skin}$  é área do condutor escolhido.

## ANEXO II

### NETLIST SIMULAÇÕES

A seguir é apresentado o netlist da simulação do conversor *buck* (caso A). Para os outros conversores o processo é semelhante mudando apenas a estrutura dos circuitos.

O netlist apresenta todos os aspectos pertinentes a simulação, como descrição dos componentes, bibliotecas utilizadas e parâmetros de simulação. Importante notar que os parâmetros de simulação RELTOL, ITL1, ITL2 e ITL4 estão relacionados diretamente com a qualidade da forma de onda e influenciam também o tempo de simulação.

\*Libraries: \* Profile Libraries : \* Local Libraries : \*Analysis directives: .TRAN 0 90.1m 90m 10n SKIPBP **.OPTIONS STEPGMIN .OPTIONS PREORDER** .OPTIONS RELTOL= 0.001 .OPTIONS ITL1=150 .OPTIONS ITL2= 50 .OPTIONS ITL4= 100 .PROBE V(alias(\*)) I(alias(\*)) .PROBE W(R Ro) .PROBE W(M M1) .PROBE  $W(V_Vi)$ .PROBE W(D D1) .INC "..\SCHEMATIC1.net" \*\*\*\* INCLUDING SCHEMATIC1.net \*\*\*\* \* source BUCK IRF640 C\_Co 0 N13332 1u L Lb N13280 N13332 1mH

 R\_Ro
 0 N13332 25

 V\_Vg
 N134120 N13280

 +PULSE 0 15 0 1n 1n 10u 20u

 R\_Rg
 N134121 N134120 22

 V\_Vi
 N13268 0 100

 M\_M1
 N13268 N134121 N13280 N13280 IRF640

D D1 0 N13280 MUR1520

\*\*\*\* RESUMING 1.cir \*\*\*\* .END

\*\*\*\* Diode MODEL PARAMETERS

MUR1520 IS 146.000000E-12

ISR 39.530000E-09 IKF .01137 RS .02209 TT 148.00000E-09 CJO 525.400000E-12 VJ .75 M .414 \*\*\*\* MOSFET MODEL PARAMETERS IRF640 NMOS LEVEL 3 L 2.00000E-06 W .66 VTO 3.788 KP 20.730000E-06 GAMMA 0 PHI .6 LAMBDA 0 RD .09558 RS .01961 RG 2.954 RDS 888.90000E+03 IS 16.39000E-12 JS 0 PB .8 PBSW .8 CBD 1.872000E-09 CJ 0 CJSW 0 TT 312.00000E-09 CGSO 1.745000E-09 CGDO 334.70000E-12 CGBO 0 TOX 100.00000E-09 XJ 0 UCRIT 10.00000E+03 DELTA 0 ETA 0 DIOMOD 1 VFB 0 LETA 0 WETA 0 U0 0 TEMP 0 VDD 0 XPART 0 JOB CONCLUDED