UNIVERSIDADE FEDERAL DE SÃO JOÃO DEL-REI – UFSJ PROGRAMA DE PÓS–GRADUAÇÃO EM ENGENHARIA ELÉTRICA – PPGEL DEPARTAMENTO DE ENGENHARIA ELÉTRICA – DEPEL





APLICAÇÃO DO CONCEITO DA POTÊNCIA COMUTADA A CONVERSORES CC-CC NÃO ISOLADOS COM ALTO GANHO DE TENSÃO

Por

WESLEY JOSIAS DE PAULA

Área de Concentração: Modelagem e Controle de Sistemas – MCS Linhas de Pesquisa: Análise e Modelagem de Sistemas – AMS

Orientador: Dr. Fernando Lessa Tofoli

SÃO JOÃO DEL-REI, MINAS GERAIS - BRASIL 14 de Agosto de 2015 UNIVERSIDADE FEDERAL DE SÃO JOÃO DEL-REI – UFSJ PROGRAMA DE PÓS–GRADUAÇÃO EM ENGENHARIA ELÉTRICA – PPGEL DEPARTAMENTO DE ENGENHARIA ELÉTRICA – DEPEL





APLICAÇÃO DO CONCEITO DA POTÊNCIA COMUTADA A CONVERSORES CC-CC NÃO ISOLADOS COM ALTO GANHO DE TENSÃO

Dissertação apresentada por Wesley Josias de Paula à Universidade Federal de São João del-Rei para obtenção do titulo de Mestre em Engenharia Elétrica submetido a seguinte banca examinadora:

Prof. Fernando Lessa Tofoli, Dr. (Orientador – UFSJ) Prof. Erivelton Geraldo Nepomuceno, Dr. (UFSJ) Prof. Alexandre Rodrigues Vaz, Dr. (CEFET-MG)

AGRADECIMENTOS

Na vida de todo ser humano, uma realidade o acompanha a todo instante: a incapacidade de realizar algo sozinho, por mais simples que seja.

A atividade relativa ao desenvolvimento desta dissertação de mestrado constitui-se num exemplo bastante representativo de tal realidade, uma vez que seria impossível concretizá-la sem a participação e auxílio efetivos de inúmeras pessoas. Portanto, tenho muito a agradecer. Assim, gostaria de registrar o agradecimento a tais pessoas. Sinto-me muito feliz e orgulhoso por ter esta oportunidade. Infelizmente, não é possível enumerar todas elas. Sinto-me, entretanto, obrigado a agradecer, pelo menos, um número mínimo de pessoas.

Inicialmente, agradeço ao meu Grande Deus, por me guiar nos momentos de maior dificuldade.

Agradeço também ao meu orientador Fernando Lessa Tofoli. Por meio de sua constante dedicação à orientação, de sua sólida formação e de seu entusiasmo e conhecimento em eletrônica de potência tive a oportunidade única de amadurecer e consolidar inúmeros conhecimentos acerca de todo o ambiente acadêmico e prático, associados à Engenharia Elétrica.

À Universidade Federal de São João del-Rei, pelos recursos necessários à formação acadêmica e à CAPES (Coordenação de Aperfeiçoamento de Pessoal de Nível Superior) pela imprescindível ajuda financeira.

Finalmente, quero agradecer as três pessoas mais lindas e importantes na minha vida: minha querida mãe, Maria Luiza Silva de Paula, meu querido pai, José Geraldo de Paula e meu exemplar avô – "in memoriam", José Severino da Silva. Não existem palavras que consigam dimensionar o amor envolvido em nossas relações. Do mesmo modo, não há adjetivos que qualifiquem adequadamente estes seres humanos incríveis. Sou eternamente grato a eles por terem modelado minha personalidade e caráter, como o maior critério possível. Somente em função de seus esforços ilimitados pude realizar diversos sonhos, inclusive formar como engenheiro eletricista. Enfim, devo minha vida e todas as minhas conquistas pessoais e profissionais a estas criaturas sensacionais.

Paula, W. J., "Aplicação do Conceito da Potência Comutada a Conversores CC–CC Não Isolados com Alto Ganho de Tensão", São João del-Rei, 2015. Dissertação de Mestrado – PPGEL-UFSJ, 101p.

Para definir qual conversor estático é mais adequado para uma aplicação específica, diversos aspectos devem ser considerados, como custo, rendimento, peso e volume da estrutura. Entretanto, esta pode não ser uma tarefa trivial ao se lidar com estruturas que possuem elevado número de elementos semicondutores passivos e ativos. Este trabalho aplica o conceito da potência comutada a quatro conversores *boost* não isolados CC-CC com elevado ganho de tensão, que são o conversor *boost* quadrático e os conversores baseados na célula de comutação de três estados com uma, duas e três células multiplicadoras de tensão. Assim, é analisada a potência comutada pelo indutor e pelos dispositivos semicondutores nos conversores supracitados, no intuito de estabelecer critérios qualitativos que permitam determinar o tipo de estrutura é mais adequada para um dado ponto de operação. Além disso, pretende-se validar as considerações teóricas por meio do cálculo das perdas por condução e comutação nos semicondutores, utilizando-se também o aplicativo PSIM® para a obtenção das curvas da potência comutada. Por fim, o desempenho de cada conversor é analisado do ponto de vista do rendimento.

Palavras-chave: conversores CC-CC, conversores estáticos de alto ganho de tensão, dispositivos semicondutores, perdas por comutação, perdas por condução, potência comutada.

Paula, W. J., "Application of the Commutated Power Concept to Nonisolated High Voltage Gain DC-DC Converters", São João del-Rei, 2015. Master's thesis – PPGEL-UFSJ, 101pp.

In order to define the most appropriate power electronic converter topology for a specific application, several aspects must be analyzed, such as cost, efficiency, size, and volume of the chosen structure. However, this may not be a trivial task in structures with high number of active and passive switches. This work applies the concept of commutated power to four nonisolated high-voltage gain dc-dc boost converters, that are the quadratic boost converter and dc-dc boost converters based on the three-state switching cell (3SSC) and voltage multiplier cells (VMCs) with one, two and three VMCs. Thus the power commutated by the inductor and semiconductors in the aforementioned converters is analyzed in order to establish qualitative criteria that allow determining which type of arrangement is the most adequate one for a given operating point. Besides, it aims to validate the theoretical assumptions by calculating conduction and switching losses in the semiconductor devices, while PSIM[®] simulation software is used to obtain the commutated power curves. Finally, the performance of each one of the converters is evaluated from the energy efficiency point of view.

Key words: commutated power, conduction losses, dc-dc converters, semiconductor devices, high voltage gain converters, switching losses.

LISTA DE FIGURAS	VII
LISTA DE TABELAS	XI
CAPÍTULO 1 – Introdução Geral	1
1.1 – Justificativas do Trabalho	1
1.2 – Objetivos do Trabalho	4
1.3 – Estrutura do Trabalho	5
CAPÍTULO 2 – Revisão Bibliográfica	7
2.1 – Considerações Iniciais	7
2.2 – Conversor <i>Boost</i> Convencional	7
2.3 – Classificação dos Conversores <i>Boost</i> CC-CC Não Isolados	10
2.4 – Conversores Elevadores sem Ampla Taxa de Conversão	10
2.4.1 – Conversor <i>Boost</i> Entrelaçado Convencional	10
2.4.2 – Conversor <i>Boost</i> de Três Níveis	12
2.5 – Conversores com Ampla Taxa de Conversão	13
2.5.1 – Conversores <i>Boost</i> em Cascata	13
2.5.2 – Conversores <i>Boost</i> com Indutores Acoplados	15
2.5.3 – Conversores <i>Boost</i> com Capacitores Comutados	17
2.5.4 – Conversores <i>Boost</i> Entrelaçados com Alto Ganho de Tensão	18
2.5.5 – Conversores Baseados na Célula de Comutação de Três Estados (3SSC)	22
2.6 – Escolha das Topologias Analisadas	26
2.6.1 – Conversor <i>Boost</i> Convencional	
2.6.2 – Conversor <i>Boost</i> Quadrático a Um Interruptor	29

SUMÁRIO

2.6.3 - Conversores CC-CC Baseados na Célula de Comutação de Três Estados (38	SC) com
Células Multiplicadoras de Tensão (VMC)	34
2.7 – Considerações Finais	49
CAPÍTULO 3 – Aplicação do Conceito de Potência Comutada	51
3.1 – Considerações Iniciais	51
3.2 – Revisão do Conceito da Potência Comutada	51
3.3 – Aplicação do Conceito da Potência Comutada ao Conversor Boost Quadrático	54
3.4 - Aplicação do Conceito da Potência Comutada aos Conversores Baseado na C	Célula de
comutação de Três Estados com Células Multiplicadoras de Tensão	57
3.5 – Análise da Potência Comutada pelo Indutor <i>Boost</i>	64
3.6 – Consideraçõs Finais	70
CAPÍTULO 4 – Análise do Desempenho de Conversores Boost CC-CC Não Isolados e V	⁷ alidação
do Conceito da Potência Comutada	72
4.1 – Considerações Iniciais	72
4.2 – Projeto dos Conversores CC-CC	72
4.3 – Cálculo das Perdas e Obtenção das Curvas de Rendimento	76
4.4 – Validação do Conceito de Potência Comutada	
4.5 – Considerações Finais	
CAPÍTULO 5 – Conclusão Geral	87
Anexo A – Produção Científica Resultante	90
A.1 – Trabalhos Publicados em Eventos Nacionais e Internacionais	90
A.2 – Artigos Publicados em Periódicos	91

LISTA DE FIGURAS

Fig. 2.1 - (a) Conversor boost CC-CC. (b) Ganho estático do conversor boost convencional em
função da razão cíclica. (c) Rendimento do conversor boost convencional em função da razão
cíclica considerando a influência de <i>R</i> _L 10
Fig. 2.2 – Classificação dos conversores <i>boost</i> CC-CC não isolados11
Fig. 2.3 – Conversor <i>boost</i> entrelaçado de duas fases [18]12
Fig. 2.4 – Conversor <i>boost</i> de três níveis convencional [21] [22]
Fig. 2.5 – (a) Conversor <i>boost</i> convencional em cascata [23]. (b) Conversor <i>boost</i> quadrático a um
interruptor [24]. (c) Conversor boost quadrático de três níveis [27]. (d) Conversor boost quadrático
de três níveis utilizando a célula CLD [28]14
Fig. 2.6 - (a) Conversor com alto ganho usando indutor acoplado [31]. (b) Conversor com alto
ganho de tensão usando indutor acoplado e circuito de grampeamento [32]
Fig. 2.7 – (a) Conversor <i>boost-flyback</i> híbrido [33]. (b) Conversor <i>boost-flyback</i> híbrido usando
célula multiplicadora de tensão [35]16
Fig. 2.8 - (a) Conversor com alto ganho de tensão utilizando capacitores comutados [39]. (b)
Conversor <i>boost</i> empregando capacitores comutados [40]18
Fig. 2.9 – Conversor <i>boost</i> entrelaçado de duas fases usando dobrador de tensão [42]18
Fig. 2.10 – Conversor <i>boost</i> entrelaçado quadruplicador [43]19
Fig. 2.11 - Conversor boost entrelaçado bifásico com alto ganho de tensão usando células
multiplicadoras de tensão [44]20
Fig. 2.12 – Conversor <i>boost</i> entrelaçado bifásico com alto ganho de tensão usando DCM [46]20
Fig. 2.13 – Conversor <i>boost</i> entrelaçado com alto ganho de tensão usando células multiplicadoras e
indutores acoplados [33]
Fig. 2.14 - (a) Conversor boost entrelaçado bifásico com alto ganho de tensão usando células
multiplicadoras de tensão e indutores acoplados [48]. (b) Conversor boost entrelaçado de duas fases
com alto ganho de tensão usando células multiplicadoras de tensão e indutores acoplados [49]22

Fig. 2.15 - (a) Conversor baseado na célula de comutação de três estados com células
multiplicadoras de tensão genérica [53]. (b) Conversor baseado na célula de comutação de três
estados com células multiplicadoras de tensão modificada [54] [55]24
Fig. 2.16 - Conversores baseados na célula de comutação três estados. a) Conversor utilizando um
enrolamento auxiliar [56]-[58]. (b) Conversor melhorado utilizando dois enrolamentos auxiliares
[59]. (c) Conversor <i>boost</i> bidirecional com múltiplas entradas [60]. (d) Conversor <i>boost</i> bidirecional
[61]
Fig. 2.17 – Conversor <i>boost</i> convencional ideal
Fig. 2.18 – Conversor <i>boost</i> quadrático ideal com um interruptor
Fig. 2.19 – Etapas de funcionamento do conversor <i>boost</i> quadrático ideal a um interruptor em modo
de condução contínua
Fig. 2.20 – Principais formas de onda teóricas do conversor <i>boost</i> quadrático ideal a um interruptor.
Fig. 2.21 – Conversores <i>boost</i> 3SSC-VMC [64]
Fig. 2.22 - Etapas de funcionamento do conversor boost 3SSC-VMC=1 em modo de condução
contínua [64]
Fig. 2.23 - Principais formas de onda teóricas do conversor boost 3SSC-VMC=1 em modo de
condução contínua [64]
Fig. 2.24 – Etapas de funcionamento do conversor boost 3SSC-VMC=2 em modo de condução
contínua
Fig. 2.25 – Principais formas de onda teóricas do conversor boost 3SSC-VMC=2 em modo de
condução contínua
Fig. 2.26 – Primeira etapa de funcionamento e formas de onda téoricas do conversor boost 3SSC-
VMC=3 em modo de condução contínua41
Fig. 2.27 – Segunda etapa de funcionamento e formas de onda téoricas do conversor boost 3SSC-
VMC=3 em modo de condução contínua42

Fig. 2.28 - Terceira etapa de funcionamento e formas de onda teóricas do conversor boost 3SSC-
VMC=3 em modo de condução contínua43
Fig. 2.29 - Quarta etapa de funcionamento e formas de onda téoricas do conversor boost 3SSC-
VMC=3 em modo de condução contínua
Fig. 2.30 - Quinta etapa de funcionamento e formas de onda teóricas do conversor boost 3SSC-
VMC=3 em modo de condução contínua
Fig. 2.31 - Sexta etapa de funcionamento e formas de onda teóricas do conversor boost 3SSC-
VMC=3 em modo de condução contínua
Fig. 2.32 – Sétima etapa de funcionamento e formas de onda téoricas do conversor boost 3SSC-
VMC=3 em modo de condução contínua
Fig. 2.33 – Oitava etapa de funcionamento e formas de onda teóricas do conversor boost 3SSC-
VMC=3 em modo de condução contínua
Fig. 2.34 – Autotransformador elevador
Fig. 3.1 – Gráfico da potência comutada total normalizada nos dispositivos semicondutores para o
conversor <i>boost</i> quadrático a um interruptor
Fig. 3.2 - Gráfico da potência comutada total normalizada nos dispositivos semicondutores para o
conversor <i>boost</i> 3SSC-VMC=1
Fig. 3.3 – Gráfico da potência comutada total normalizada nos dispositivos semicondutores para o
conversor <i>boost</i> 3SSC-VMC=2
Fig. 3.4 - Gráfico da potência comutada total normalizada nos dispositivos semicondutores para o
conversor <i>boost</i> 3SSC-VMC=3
Fig. 3.5 - Comparação das curvas da potência comutada total normalizada nos dispositivos
semicondutores para o conversor <i>boost</i> 3SSC-VMC=1, 3SSC-VMC=2 e 3SSC-VMC=364
Fig. 3.6 - Potência comutada total considerando os semicondutores e o(s) indutor(es) no (a)
conversor <i>boost</i> convencional (b) conversor <i>boost</i> quadrático e (c) conversores 3SSC-VMC69

Fig. 4.1 – Curvas de rendimento teórico dos conversores analisados (a) boost convencional. (b)
<i>boost</i> quadrático. (c) VMC=1, VMC=2 e VMC=380
Fig. 4.2 - Curvas de rendimento experimetal das configurações com duas e três células
multiplicadoras de tensão [64]81
Fig. 4.3 - Validação do conceito da potência comutada total pelos conversores por meio de
simulação computacional (a) Boost convencional. (b) Boost quadrático. (c) VMC=1. (d) VMC=2.
(e) VMC=3

LISTA DE TABELAS

Tabela 3.1 - Potência comutada total normalizada dos dispositivos semicondutores de conversores
isolados e não isolados clássicos
Tabela 3.2 - Comparação entre a potência comutada total e razão cíclica nominal para os
conversores <i>boost</i> CC-CC
Tabela 4.1 – Especificações dos conversores CC-CC
Tabela 4.2 – Esforços de tensão e corrente nos semicondutores do conversor <i>boost</i> convencional. 74
Tabela 4.3 – Esforços de tensão e corrente nos semicondutores do conversor <i>boost</i> quadrático a um
interruptor
Tabela 4.4 - Esforços de tensão e corrente nos semicondutores do conversor boost 3SSC com
diferentes números de células multiplicadoras de tensão
Tabela 4.5 – Especificação dos interruptores nos conversores <i>boost</i> 3SSC-VMC76
Tabela 4.6 – Especificação dos diodos usados nos conversores <i>boost</i> 3SSC-VMC76
Tabela 4.7 – Especificação de interruptores usados nos conversores boost e boost quadrático76
Tabela 4.8 – Especificação dos diodos usados nos conversores <i>boost</i> e <i>boost</i> quadrático77
Tabela 4.9 – Perdas nos semicondutores e elementos magnéticos do conversor <i>boost</i> convencional.
Tabela 4.10 – Perdas nos semicondutores e elementos magnéticos no conversor <i>boost</i> quadrático. 77
Tabela 4.11 - Perdas nos semicondutores e elementos magnéticos no conversor boost 3SSC-
VMC=1
Tabela 4.12 - Perdas nos semicondutores e elementos magnéticos no conversor boost 3SSC-
VMC=2
Tabela 4.13 – Perdas nos semicondutores e elementos magnéticos no conversor boost 3SSC-
VMC=3
Tabela 4.14 – Perdas totais nos semicondutores e rendimento teórico para a condição nominal79

 6

CAPÍTULO 1

INTRODUÇÃO GERAL

1.1 – JUSTIFICATIVAS DO TRABALHO

A eletrônica de potência é uma ciência que agrega um amplo conjunto de tecnologias e utiliza dispositivos semicondutores como alguns dos elementos principais para processamento e controle eletrônico da energia elétrica, resultando em estruturas com volume e peso reduzidos, além de elevado rendimento. Neste contexto, a eletrônica de potência e suas tecnologias, quer seja para o processamento, condicionamento ou controle da energia elétrica, estão integradas a um conjunto ilimitado de dispositivos e sistemas nas mais diversas áreas [1].

Com o desenvolvimento da tecnologia de fabricação dos dispositivos semicondutores, as capacidades nominais de corrente e tensão e a velocidade de comutação dos mesmos melhoraram significativamente. Além disso, o desenvolvimento dos microprocessadores teve grande impacto no controle e na sintetização das estratégias de controle para os dispositivos de potência.

Assim, dentre as inúmeras aplicações que explicitam o caráter interdisciplinar da eletrônica de potência, podem-se citar:

- filtros ativos de potência;

- transmissão em corrente contínua e alta tensão;

- fontes chaveadas;

- veículos elétricos;

- acionamento e controle de máquinas elétricas;

- amplificadores de áudio e de rádio frequência;

- compensação de potência reativa;

- controle de sistemas de laminação;

- melhor aproveitamento de energia proveniente de fontes alternativas, como a eólica e solar;

- sistemas ininterruptos de energia;

- carregadores de baterias;

- entre outras várias aplicações.

Nos segmentos do entretenimento, conforto e lazer domésticos, assim como no processamento de dados e nas mais diversas ferramentas da tecnologia de informação, a eletrônica de potência tem contribuído com a redução de peso, volume e perdas, implicando o aumento da eficiência energética nestas aplicações. Além disso, podem-se citar também aplicações de controle em sistemas de aquecimento, ar condicionado, elevadores, sistemas inteligentes de luminosidade, sistemas de ventilação, máquinas de lavar, dentre muitos outros. Portanto, essa subárea da Engenharia Elétrica é uma ciência fundamental para a sustentabilidade e melhoria da qualidade de vida humana, considerando-se a produção, o condicionamento, o processamento e a utilização da energia elétrica com maior eficiência [2].

Em qualquer processo de conversão energética, a redução das perdas e a otimização da eficiência tornam-se fatores de suma importância em função do custo da energia elétrica e da remoção do calor dissipado. Logo, a concepção de conversores estáticos com custo, peso e volume reduzidos, bem como elevada robustez, tem sido o fator impulsionador de pesquisas no âmbito industrial e acadêmico [2].

Uma das alternativas para obter a redução do peso e do volume reside na elevação da frequência de comutação dos semicondutores, o que é possível em termos da disponibilidade atual de dispositivos capazes de operar em frequências mais elevadas, bem como tecnologias emergentes de materiais magnéticos e capacitores especiais para operação sob tais condições. Neste contexto, surge outro aspecto incentivador ao desenvolvimento da eletrônica de potência no que se refere à disponibilidade de circuitos eletrônicos dedicados ao controle e comando dos conversores estáticos [3].

Um problema inerente à elevação da frequência, devido à não idealidade dos semicondutores operando como interruptores, reside no aumento das chamadas perdas por comutação, implicando a elevação da dissipação de potência. Este acréscimo de energia liberada

demanda a utilização de um acentuado volume de dissipadores, contrapondo-se ao objetivo inicial da redução das dimensões totais dos conversores [4].

A elevação da frequência de comutação é limitada em função da presença de elementos parasitas, tais como indutâncias de dispersão de transformadores, indutâncias parasitas em placas de circuito impresso e capacitâncias de junção de semicondutores. Estes fatores favorecem o surgimento de oscilações indesejáveis, contribuindo para o aumento dos níveis de interferência eletromagnética, esforços adicionais nos semicondutores e elevação das perdas por comutação [5]. Para viabilizar a operação em altas frequências e minimizar os efeitos indesejáveis advindos desta prática, foram introduzidas técnicas de comutação suave aos conversores estáticos de potência. A adoção destas estratégias proporcionou a redução do volume de elementos magnéticos, capacitores e dissipadores, resultando na redução do volume total, elevação do rendimento, aumento da confiabilidade e minimização dos níveis de interferência eletromagnética.

Embora a redução do volume dos elementos magnéticos e o aumento do rendimento das estruturas sejam vantagens diretas advindas da utilização de circuitos de auxílio à comutação, devese considerar o aumento do número de componentes e a complexidade dos arranjos que agregam a característica da comutação suave [6]. Tanto em células de comutação passivas quanto ativas, o projeto dos elementos do tanque ressonante requer cálculos relativamente complexos para o ajuste do circuito, o qual possibilita a comutação dos semicondutores com perdas desprezíveis durante a entrada e/ou saída de condução [7]. Além disso, o aumento do número de componentes envolvendo a eventual inclusão de capacitores, indutores, diodos e interruptores controlados causa, inevitavelmente, o aumento do custo e complexidade dos arranjos [8].

Na literatura pertinente à eletrônica de potência, há um vasto número de topologias envolvendo as quatro possíveis classes de conversão da energia elétrica. A base de dados IEEEXplore® disponibiliza aproximadamente 3.600.000 publicações relacionadas às mais variadas áreas da Engenharia Elétrica, sendo estes documentos compilados desde o século XIX até os dias

atuais [9]. Utilizando-se o termo de busca "*power converter*" (conversor de potência) são exibidos mais de 65.000 trabalhos relacionados ao tema [9].

Para definir qual conversor estático é o mais adequado em uma determinada aplicação, vários itens devem ser analisados. Dentre estes, destacam-se a robustez, a densidade de potência, o rendimento, aspectos construtivos e, principalmente, os custos [10]. As características principais de cada conversor dependem basicamente do tipo de topologia. Obviamente as perdas, o volume e os custos obtidos variam significativamente com o tipo de tecnologia empregada e com a qualidade do semicondutor adotado. O valor das perdas nos semicondutores de potência de um determinado conversor está diretamente relacionado com o volume total e com o custo final do conversor. Entretanto, a determinação das perdas não depende apenas da topologia, mas também da frequência de comutação, do tipo de dispositivo semicondutor utilizado, da modulação empregada, sem considerar as características de *layout* que introduzem elementos parasitas prejudicando o funcionamento do circuito.

1.2 – OBJETIVOS DO TRABALHO

Diante dos aspectos mencionados anteriormente, este trabalho tem por objetivo apresentar um método de análise de conversores CC-CC baseados nos esforços aos quais os semicondutores (diodos e interruptores) são submetidos, permitindo determinar qual estrutura apresenta melhor desempenho do ponto de vista do rendimento em um dado ponto de operação. Deve-se ainda ressaltar que o estudo é focado em conversores CC-CC não isolados do tipo *boost* com alto ganho de tensão.

Por meio de um estudo bibliográfico adequado, busca-se estabelecer uma análise comparativa entre conversores CC-CC complexos, a exemplo das topologias com alto ganho de tensão, isto é, os conversores *boost* baseados na célula de comutação de três estados (3SSC – do inglês, *three-state switching cell*) com uma, duas e três células multiplicadoras de tensão (VMC=1, VMC=2 e VMC=3, respectivamente), além de um conversor *boost* quadrático.

De forma específica, este trabalho pretende apresentar contribuições no sentido de:

 realizar um estudo abrangente acerca das diversas topologias dos conversores *boost* CC-CC não isolados com elevado ganho de tensão presentes na literatura;

– aplicar o conceito de potência comutada, que de forma geral representa uma avaliação do custo, perdas e do volume atingidos por uma determinada estrutura, tomando como base os esforços aos quais "semicondutores genéricos" estariam submetidos;

– estabelecer um método simples e direto que permite selecionar, dentre várias topologias, quais são as mais promissoras e quais não são viáveis para uma aplicação específica. No entanto, reconhecese que determinar com precisão qual estrutura apresenta melhor desempenho em uma dada aplicação requer uma análise bastante criteriosa, sendo que este aspecto será contemplado no trabalho.

1.3 – ESTRUTURA DO TRABALHO

Este trabalho está estruturado na forma de cinco capítulos, os quais são descritos detalhadamente a seguir.

No Capítulo 2, apresenta-se uma ampla revisão das diversas topologias de conversores *boost* CC-CC não isolados. Posteriormente, escolhem-se alguns conversores com características promissoras para aplicações que demandam alto ganho de tensão. As topologias estudadas são: conversor *boost* quadrático; conversores de alto ganho tensão com VMC=1, VMC=2 e VMC=3 baseadas na célula de comutação de três estados. Por fim, são apresentadas as expressões que representam a metodologia de projeto das topologias, permitindo dimensionar adequadamente os conversores segundo especificações desejadas.

O Capítulo 3 apresenta a principal contribuição deste trabalho, que consiste no desenvolvimento do conceito da potência comutada. Embora no Capítulo 2 sejam abordados apenas os conversores *boost* CC-CC não isolados, entende-se que a metodologia proposta pode ser aplicada a qualquer classe de conversor, pois envolve diretamente os máximos esforços de tensão e corrente nos semicondutores, consistindo em um método qualitativo simples e prático para definir qual tipo de estrutura é mais adequada para uma dada aplicação.

Posteriormente, no Capítulo 4 são projetados os conversores supracitados. A partir de um ponto de operação específico, são investigados aspectos pertinentes aos conversores supracitados em termos dos componentes utilizados, perdas e curvas de rendimento. Por fim, é aplicado o conceito da potência comutada, que visa validar os resultados obtidos por meio de cálculos teóricos e simulações.

Finalmente, pode-se apresentar algumas considerações sobre os principais frutos deste trabalho e, em segunda instância, propor alternativas e sugestões para a continuidade e otimização do mesmo.

CAPÍTULO 2

REVISÃO BIBLIOGRÁFICA

2.1 – CONSIDERAÇÕES INICIAIS

Este capítulo destina-se a apresentar uma ampla revisão bibliográfica sobre as diversas topologias de conversores *boost* CC-CC não isolados com alto ganho de tensão presentes na literatura.

Inicialmente, pretende-se propor uma possível classificação para os conversores *boost* CC-CC não isolados operando em modo de condução contínua. Embora existam muitas estruturas na literatura, os conversores podem ser basicamente incluídos em duas categorias, com e sem grande taxa de conversão. Neste contexto, pretende-se revisar algumas das principais topologias de conversores baseados no conversor *boost* convencional. Além disso, são apresentadas as principais vantagens e desvantagens advindas de cada estrutura. Posteriormente, são escolhidas quatro estruturas que são objeto da aplicação da metodologia proposta no Capítulo 3. A análise inclui aspectos relacionados às principais vantagens de cada conversor, além das expressões que definem o procedimento de projeto, que posteriormente são empregadas na análise comparativa desenvolvida no Capítulo 4.

2.2 – CONVERSOR BOOST CONVENCIONAL

Altas taxas de conversão frequentemente são necessárias em diversas aplicações que incluem energias renováveis [11], acionamentos de máquinas elétricas com velocidade variável [12], sistemas ininterruptos de energia [13], veículos elétricos [14], dentre outras. Tipicamente, é necessário elevar as tensões baixas provenientes de baterias, módulos fotovoltaicos, células combustíveis e turbinas eólicas de forma a alimentar um estágio CA-CC em cascata [15]. Nesse caso, tensões entre 12 V a 125 V devem ser elevadas para 300 V ou 400 V de forma a se obter uma tensão eficaz de 127 V ou 220 V no lado CA [16].

Existem inúmeras topologias de conversores CC-CC propostas na literatura que podem fornecer uma tensão na carga que seja maior que a tensão da fonte. O conversor *boost* CC-CC convencional ou clássico é amplamente empregado para essa finalidade, sendo estudado em muitos materiais didáticos básicos sobre eletrônica de potência [3] [10]. O conversor *buck-boost* também pode ser utilizado para esse propósito, mas os esforços de tensão nos elementos semicondutores são iguais à soma da tensão de entrada com a tensão de saída [17]. Isso também ocorre nas topologias Ćuk, SEPIC (do inglês, *Single-Ended Primary Inductance Converter* – Conversor com Uma Única Indutância Primária) e zeta, embora estas necessitem de uma maior quantidade de componentes. Alguns esforços foram realizados para a concepção de estruturas híbridas envolvendo as topologias *boost* e Ćuk, mas implicando o aumento considerável do custo sem incremento significativo no ganho estático [17].

O ganho estático do conversor *boost* convencional é limitado na prática no caso de altas taxas de conversão, pois isto demanda altas razões cíclicas. Assim, o interruptor deve permanecer em condução por um longo intervalo. Outra desvantagem reside na elevada corrente sobre o diodo, além de problemas relacionados ao fenômeno da recuperação reversa. Portanto, é importante que o ganho estático não dependa apenas da razão cíclica em aplicações dessa natureza [18].

O conversor *boost* convencional é mostrado na Fig. 2.1 (a), cuja resistência intrínseca do indutor é representada por R_L . Pelo princípio do balanço volt-segundo e considerando o modo de condução contínua, é fácil demonstrar que o ganho estático G_v é dado por:

$$G_{v} = \frac{V_{o}}{V_{i}} = \frac{1}{1 - D} \cdot \frac{1}{\left(1 + \frac{R_{L}}{\left(1 - D\right)^{2} \cdot R_{o}}\right)}$$
(2.1)

sendo que V_o é a tensão média de saída, V_i é a tensão média de entrada, R_o é a resistência de carga, e D a razão cíclica.

Além disso, o rendimento teórico do conversor *boost* é dado por η e pode ser estimado pela seguinte expressão:

$$\eta = \frac{1}{\left(1 + \frac{R_L}{\left(1 - D\right)^2 \cdot R_o}\right)}$$
(2.2)

De acordo com (2.1) e (2.2), tanto o ganho estático quanto o rendimento dependem de R_L , D, e R_o , de modo que a análise das expressões supracitadas leva a interessantes conclusões. Inicialmente, mostra-se o perfil do ganho estático dado por (2.1), na Fig. 2.1 (b), em função de diversos valores para a razão cíclica, sendo $\alpha = R_L/R_o$. Se $\alpha = 0$, o ganho estático é o mesmo do conversor *boost* ideal e não é afetado pelos elementos parasitas. Se R_L permanecer constante, mas R_o diminuir, ocorre um aumento da potência de saída. Neste caso, o ganho estático tende a diminuir ao longo da faixa da razão cíclica para $\alpha \neq 0$ em comparação com $\alpha = 0$. Analogamente, se R_L aumentar, mas R_o permanecer constante, o mesmo comportamento ocorre. As curvas obtidas para $\alpha = 0,001$, $\alpha = 0,005$ e $\alpha = 0,01$ também mostram que o aumento do ganho estático é limitado a um dado valor da razão cíclica menor que a unidade. Assim, em termos práticos a taxa de conversão de tensão é limitada a um valor finito quando a razão cíclica é muito alta [19]. Por fim, constata-se ainda que o rendimento do conversor *boost* diminui à medida que a razão cíclica aumenta considerando $\alpha \neq 0$.





Fig. 2.1 – (a) Conversor *boost* CC-CC. (b) Ganho estático do conversor *boost* convencional em função da razão cíclica. (c) Rendimento do conversor *boost* convencional em função da razão cíclica considerando a influência de *R_L*.

2.3 – CLASSIFICAÇÃO DOS CONVERSORES BOOST CC-CC NÃO ISOLADOS

Com base no conversor *boost* mostrado na Fig. 2.1 (a), diversas topologias CC-CC elevadoras não isoladas têm sido propostas de forma a aumentar o rendimento, o ganho de tensão e os níveis de potência alcançados por essa estrutura clássica. Algumas das mais importantes técnicas elevam a tensão sem a necessidade de razões cíclicas extremas e podem utilizar o entrelaçamento de várias células de modo a aumentar os níveis da potência de saída. Uma possível classificação para os conversores CC-CC elevadores operando em modo de condução contínua é proposta de acordo com a Fig. 2.2. Assim, algumas das principais topologias baseadas no conversor *boost* são analisadas e descritas a seguir.

2.4 – CONVERSORES ELEVADORES SEM AMPLA TAXA DE CONVERSÃO

2.4.1 - CONVERSOR BOOST ENTRELAÇADO CONVENCIONAL

O conversor *boost* convencional não é recomendado para aplicações que demandam altas potências porque a potência de saída é processada por apenas dois semicondutores, tornando as perdas bastante significativas, especialmente considerando a resistência intrínseca do indutor de

filtro. Nesse caso, podem ser aplicados conversores entrelaçados de modo a melhorar o desempenho e reduzir o tamanho dos elementos de filtro.



Fig. 2.2 – Classificação dos conversores boost CC-CC não isolados.

A frequência de operação do indutor *boost* torna-se um múltiplo da frequência de comutação dependendo do número de fases ou células, enquanto a corrente nos interruptores controlados é apenas uma parcela da corrente de entrada. Além disso, o tamanho do indutor e os níveis de interferência eletromagnética são reduzidos. O conversor *boost* entrelaçado com duas fases ou células é mostrado na Fig. 2.3, o qual é composto por dois indutores, dois interruptores e dois diodos que dividem a corrente de entrada [18].

Os esforços de tensão nos diodos e interruptores são iguais à tensão de saída, tornando esta topologia inadequada para aplicações que demandam altas tensões de saída. O fenômeno da recuperação reversa nos diodos também limita o rendimento do conversor. Além disso, o ganho estático é mesmo do conversor *boost* convencional.

De forma a reduzir as dimensões do estágio de potência, múltiplos indutores podem ser acoplados em um único núcleo, preservando as mesmas características da topologia mostrada na Fig. 2.3. Os efeitos indesejáveis da recuperação reversa no diodo de saída podem ser reduzidos em virtude da comutação ZCS (do inglês, *Zero Current Switching* – Comutação sob Corrente Nula) proporcionada pela indutância de dispersão [20]. A ondulação de corrente é pequena quando o acoplamento positivo é utilizado. Porém, esta assume valores consideráveis quando emprega acoplamento negativo porque o conversor opera no modo de condução descontínua.



Fig. 2.3 – Conversor *boost* entrelaçado de duas fases [18].

2.4.2 – CONVERSOR BOOST DE TRÊS NÍVEIS

O conversor *boost* de três níveis mostrado na Fig. 2.4 apresenta esforços reduzidos nos elementos semicondutores. Os esforços de tensão são iguais à metade da tensão de saída. No entanto, o ganho estático é idêntico ao do conversor *boost* convencional. Assim, podem-se utilizar interruptores do tipo MOSFET (do inglês, *Metal Oxide Semiconductor Field Effect Transistors –* transistores de efeito de campo metal-óxido-semicondutor) com pequeno valor de resistência de condução, contribuindo para um aumento do rendimento e minimização das perdas por condução. Além disso, obtém-se a redução das perdas por comutação nos interruptores e dos níveis de interferência eletromagnética.

Outro ponto relevante diz respeito ao tamanho do indutor de filtro de entrada. Considerandose as mesmas especificações de tensão, potência e, consequentemente, da ondulação de corrente, a indutância é L para o conversor *boost* de três níveis, $2 \times 2L$ para o conversor *boost* entrelaçado com duas fases, e 4L para o conversor *boost* convencional. Entretanto, o fenômeno da recuperação reversa ainda é problemático, especialmente para elevados valores de razão cíclica [21] [22].



Fig. 2.4 - Conversor boost de três níveis convencional [21] [22].

2.5 – CONVERSORES COM AMPLA TAXA DE CONVERSÃO

2.5.1 – CONVERSORES BOOST EM CASCATA

O conversor *boost* convencional de três níveis não é adequado para aplicações que requerem alto ganho de tensão. Taxas de conversão elevadas e ondulações reduzidas são obtidas se dois ou mais conversores elevadores forem conectados em cascata, resultando na topologia mostrada na Fig. 2.5 (a) [23]. Tipicamente, a tensão de entrada é baixa e pode ser elevada no primeiro estágio usando razões cíclicas altas. Por outro lado, o segundo estágio pode operar com razão cíclica menor, permitindo a redução das perdas por comutação. Contudo, a robustez é comprometida devido à necessidade de múltiplos interruptores, diodos, indutores e capacitores para obter altas tensões de saída, enquanto o circuito de controle deve ser cuidadosamente projetado [24].

Essa limitação pode ser parcialmente superada se o interruptor S_1 na Fig. 2.5 (a) for substituído pelo diodo D_2 na Fig. 2.5 (b) [25]. Essa estratégia pode ser aplicada a qualquer número de estágios em cascata de modo a se obter conversores com um único interruptor. Na Fig. 2.5 (a) e na Fig. 2.5 (b), a relação entre a tensão de saída e a tensão de entrada é igual ao produto entre os ganhos estáticos de dois conversores *boost*, mas há ainda algumas desvantagens significativas. Considerando que pode ser necessário conectar muitos conversores em cascata, o rendimento global é reduzido drasticamente, de modo que tais topologias supracitadas não são adequadas para altas potências [26]. Os esforços de tensão são consideráveis, principalmente no interruptor e no diodo do último estágio. Além disso, o projeto do sistema de controle dos conversores da Fig. 2.5 (a) e Fig. 2.5 (b) é complexo por estes se tratarem de sistemas de quarta ordem.

De forma a obter um elevado ganho estático, o conversor *boost* quadrático de três níveis mostrado na Fig. 2.5 (c) foi proposto em [27], o qual agrega algumas vantagens considerando ambos os conversores da Fig. 2.4 e Fig. 2.5 (b). Este apresenta esforços de tensão reduzidos, tornando-se interessante para aplicações em altas tensões. O rendimento da estrutura é maior quando comparado ao conversor *boost* quadrático convencional, pois as perdas por condução são reduzidas. Contudo, o uso de dois indutores com núcleos diferentes restringe sua utilização a baixas potências em virtude do tamanho, peso e volume.



Fig. 2.5 – (a) Conversor *boost* convencional em cascata [23]. (b) Conversor *boost* quadrático a um interruptor
[24]. (c) Conversor *boost* quadrático de três níveis [27]. (d) Conversor *boost* quadrático de três níveis utilizando a célula CLD [28].

O ganho estático do conversor *boost* quadrático da Fig. 2.5 (b) pode ser aumentado por meio da inserção de uma célula composta por um capacitor, um indutor e um diodo (CLD), resultando na topologia representada na Fig. 2.5 (d) [28]. Nesse conversor, a tensão de saída apresenta polaridade invertida com relação à entrada. Embora pareça uma boa opção para altas tensões de saída, o

circuito é restrito para aplicações em baixas potências devido às perdas por condução, pois há uma grande quantidade de componentes.

2.5.2 – CONVERSORES BOOST COM INDUTORES ACOPLADOS

Os indutores acoplados consistem em uma alternativa interessante para aumentar o ganho estático dos conversores CC-CC [29]. A indutância de dispersão pode ser utilizada para limitar a taxa de variação da corrente no diodo, o que contribui para a minimização do fenômeno da recuperação reversa. Os indutores acoplados podem operar como transformadores para evitar o uso de razões cíclicas extremamente altas e reduzir a ondulação da corrente [30].

A Fig. 2.6 (a) mostra um conversor de alto ganho com indutores acoplados, sendo que a relação de espiras entre os enrolamentos pode ser ajustada [31]. Em outras palavras, esse parâmetro permite aumentar o ganho estático, mantendo a razão cíclica constante. Contudo, a indutância de dispersão provoca a ocorrência de altos picos de tensão, o que aumenta os esforços de tensão nos interruptores, resultando em sérios problemas de interferência eletromagnética e redução do rendimento. A corrente de entrada também é pulsada.

Uma versão modificada usando indutor acoplado é proposta em [32] e mostrada na Fig. 2.6 (b), em que um circuito de grampeamento é empregado para reduzir os esforços no interruptor principal devido à indutância de dispersão do indutor acoplado. O máximo valor do esforço de tensão no interruptor torna-se igual à soma da tensão de entrada e da tensão em L_1 . Além disso, os esforços de tensão no diodo D_o são elevados, o que leva à utilização de semicondutores rápidos com alto valor agregado.

⁽a)

Fig. 2.6 – (a) Conversor com alto ganho usando indutor acoplado [31]. (b) Conversor com alto ganho de tensão usando indutor acoplado e circuito de grampeamento [32].

2.5.2.1 – CONVERSORES HÍBRIDOS DO TIPO BOOST-FLYBACK

O conversor *flyback* convencional usando indutor acoplado é capaz de fornecer alto ganho de tensão, mas o rendimento é baixo devido à indutância de dispersão, o que restringe sua aplicação a baixas potências. A saída dos conversores *flyback* e *boost* podem ser conectadas de forma a obter alto ganho de tensão [33]. Nesse caso, o conversor *boost* comporta-se como um circuito de grampeamento de tensão quando o interruptor é bloqueado, pois a energia armazenada na indutância de dispersão do transformador é descarregada no capacitor C_{o1} . A Fig. 2.7 (a) mostra um conversor *boost-flyback* híbrido, cujos esforços nos interruptores são menores que a tensão de saída, a qual depende da relação de espiras do indutor acoplado. A tensão sobre o interruptor é naturalmente grampeada pelo capacitor de saída C_{o1} , reduzindo o fenômeno de recuperação reversa. Além disso, para atingir uma ampla taxa de conversão, é necessário que o número de espiras N_2 seja maior que N_1 . A principal desvantagem consiste na corrente de entrada pulsada, o que demanda a utilização de filtro para reduzir os níveis de interferência eletromagnética.



Fig. 2.7 – (a) Conversor *boost-flyback* híbrido [33]. (b) Conversor *boost-flyback* híbrido usando célula multiplicadora de tensão [35].

Outras estratégias podem ser usadas para a integração dos conversores *flyback* e *boost* [34]. A Fig. 2.7 (b) mostra um conversor *boost-flyback* com células multiplicadoras de tensão em uma abordagem modular [35]. Essa é uma opção interessante que permite boa flexibilidade entre a escolha do número de células multiplicadoras de tensão e a relação de espiras do indutor acoplado. Os esforços de tensão no interruptor são menores que a tensão de saída V_0 . Além disso, tais esforços não dependem da relação de espiras e nem do número de células multiplicadoras de tensão. A principal desvantagem do conversor elevador *boost-flyback* híbrido reside no eventual desequilíbrio das tensões nos capacitores de saída.

2.5.3 – CONVERSORES BOOST COM CAPACITORES COMUTADOS

Os capacitores podem ser integrados aos conversores CC-CC usando um interruptor, o que permite o aumento do ganho de tensão. Os capacitores comutados também podem ser associados com indutores acoplados de forma a estender ainda mais o ganho estático dos conversores CC-CC por meio do ajuste da relação de espiras [36]. Uma abordagem usando capacitores e indutores comutados permite obter uma alta taxa de conversão, mas em contrapartida exige-se uma elevada quantidade de componentes [37] [38].

Um conversor com capacitor comutado foi proposto em [39] e é mostrado na Fig. 2.8 (a), em que altas tensões são obtidas pelo devido aumento do número de capacitores. Tipicamente, o conversor opera com baixa razão cíclica atenuando o fenômeno da recuperação reversa no diodo. Os capacitores comportam-se como fontes de tensão conectadas em série quando a corrente flui sobre os mesmos. A resistência série equivalente é devidamente minimizada pela associação paralela dos componentes. Os circuitos de acionamento também se tornam mais complexos à medida que outros interruptores são adicionados, os quais não são conectados ao mesmo nó de referência. Além disso, é importante mencionar que os esforços de tensão nos interruptores são diferentes, o que leva à utilização de interruptores ativos com especificações distintas.

Outro conversor *boost* com capacitor comutado foi proposto em [40]] e é mostrado na Fig. 2.8 (b), em que o ganho de tensão é duas vezes maior que aquele do conversor convencional, havendo reduzidos esforços de tensão nos interruptores e o devido equilíbrio da tensão nos capacitores de saída. O ganho de tensão pode ser aumentado em uma abordagem modular, mas o circuito não é adequado para altas potências e elevados níveis de corrente, uma vez que a corrente no indutor torna-se consideravelmente alta e os esforços nos interruptores são significativos.

Fig. 2.8 – (a) Conversor com alto ganho de tensão utilizando capacitores comutados [39]. (b) Conversor *boost* empregando capacitores comutados [40].

2.5.4 – CONVERSORES BOOST ENTRELAÇADOS COM ALTO GANHO DE TENSÃO

2.5.4.1 – CONVERSOR BOOST ENTRELAÇADO USANDO DOBRADOR DE TENSÃO

Conforme foi mencionado anteriormente, os conversores com um único interruptor não são adequados para aplicações de altas potências e correntes, sendo que os conversores entrelaçados representam uma melhor escolha neste caso [41]. O circuito proposto em [42] e mostrado na Fig. 2.9 utiliza um autotransformador com relação de espiras unitária e a corrente de entrada é divida igualmente entre os interruptores. O estágio de saída usa um arranjo dobrador de tensão para aumentar o ganho estático. Além disso, a corrente de entrada é contínua e apresenta baixa ondulação. Adicionalmente, os esforços de tensão nos interruptores são reduzidos para valores menores ou iguais à tensão de saída. Porém, a principal desvantagem é a necessidade de um transformador auxiliar, o qual contribui para o aumento das dimensões e custo do arranjo.



Fig. 2.9 – Conversor boost entrelaçado de duas fases usando dobrador de tensão [42].

Um conversor entrelaçado quadruplicador foi proposto em [43] e é mostrado na Fig. 2.10. O ganho estático é o mesmo obtido pela topologia da Fig. 2.9, mas os esforços de tensão nos interruptores principais tornam-se um quarto da tensão de saída. Além disso, existe o equilíbrio automático da corrente sem a necessidade de um transformador auxiliar, mas dois diodos e dois capacitores adicionais são incluídos nessa topologia.



Fig. 2.10 - Conversor boost entrelaçado quadruplicador [43].

2.5.4.2 – CONVERSORES ENTRELAÇADOS COM CÉLULAS MULTIPLICADORAS DE TENSÃO

A Fig. 2.11 mostra uma topologia elevadora entrelaçada usando células multiplicadoras de tensão [44]. A operação em altos níveis de potência, redução do tamanho dos elementos magnéticos, redução da ondulação de corrente e melhoria da resposta dinâmica são as principais vantagens dessa proposta. Além disso, os indutores podem ser acoplados em um único núcleo, reduzindo-se as dimensões do conversor [45].

Essa abordagem pode ser estendida a qualquer número de células multiplicadoras de tensão conforme pode ser visto na Fig. 2.12, [46] [47], enquanto o ganho estático pode ser aumentado segundo a necessidade. Os esforços de tensão sobre os interruptores ativos também são minimizados neste caso. As correntes de recuperação reversa nos diodos de saída e nos diodos das células multiplicadores de tensão são somadas, o que compromete o rendimento. Dessa forma, é necessário o uso de um *snubber* não dissipativo [44].



Fig. 2.11 – Conversor *boost* entrelaçado bifásico com alto ganho de tensão usando células multiplicadoras de tensão [44].

Um conversor *boost* entrelaçado bifásico usando DCMC (do inglês, *diode-capacitor multiplier cells*, células multiplicadoras com diodo-capacitor) é mostrado na Fig. 2.12 [46]. Essa é uma técnica muito simples que permite o aumento do ganho estático do conversor *boost* entrelaçado convencional pelo uso de células com apenas dois componentes. Os esforços de tensão sobre os interruptores são reduzidos proporcionalmente, à medida que mais células são adicionadas. No entanto, a conexão em cascata de diversas células reduz o rendimento especialmente em altas potências em virtude das consideráveis perdas por condução nos diodos multiplicadores.



Fig. 2.12 - Conversor boost entrelaçado bifásico com alto ganho de tensão usando DCM [46].

O ganho estático também pode ser aumentado sem a necessidade da adição de muitas células multiplicadoras de tensão, utilizando-se indutores acoplados, cujo conversor pode ser representado na Fig. 2.13. A principal vantagem ocorre entre a flexibibilidade de controle da

relação de espiras e do número de VMC de modo a atingir elevado rendimento. Além disso, a relação de espiras do indutor acoplado deve ser próxima para que ocorra uma divisão equilibrada de corrente.



Fig. 2.13 – Conversor *boost* entrelaçado com alto ganho de tensão usando células multiplicadoras e indutores acoplados [33].

Um conversor *boost* entrelaçado com dois indutores acoplados e células multiplicadoras de tensão é utilizado para obter altas taxas de conversão como mostra a Fig. 2.14 (a) [48]. A topologia é adequada para baixas tensões de entrada e altas correntes. A principal desvantagem é a limitação da razão cíclica, a qual deve ser superior a 50%. Além disso, é necessário um esquema de partida suave para fornecer uma carga inicial aos capacitores de saída. Uma abordagem modular para elevar a tensão em aplicações de altas potências é proposta na Fig. 2.14 (b) [49], a qual permite altas taxas de conversão. O circuito é composto pela combinação de um conversor *forward* e um conversor *boost* conectados a cada fase. Esse conversor é capaz de operar com ampla variação da razão cíclica, mas tensões maiores só podem ser atingidas com D>0,5. Devido à associação das topologias supracitadas, um número considerável de componentes é necessário para sua implementação.

(b)

Fig. 2.14 – (a) Conversor *boost* entrelaçado bifásico com alto ganho de tensão usando células multiplicadoras de tensão e indutores acoplados [48]. (b) Conversor *boost* entrelaçado de duas fases com alto ganho de tensão usando células multiplicadoras de tensão e indutores acoplados [49].

(a)

2.5.5 – CONVERSORES BASEADOS NA CÉLULA DE COMUTAÇÃO DE TRÊS ESTADOS (3SSC)

Inicialmente, a célula de comutação de três estados (3SSC) foi proposta em [50] e, assim, foram desenvolvidas diversas topologias de conversores CC-CC e CA-CC nos últimos anos. Uma nova família de topologias CC-CC não isoladas também foi apresentada em [50], sendo que os conversores *buck, boost, buck-boost,* Ćuk, SEPIC e zeta para aplicações em altas correntes são descritos. Entretanto, os ganhos estáticos dos conversores supracitados baseados na célula de três estados são os mesmos que aqueles das estruturas CC-CC clássicas, de modo que não são adequados para aplicações que exigem ampla taxa de conversão [51].

A célula de três estados é frequentemente confundida com a técnica de entrelaçamento, sendo também recomendada para aplicações em altas potências. Apesar de serem abordagens similares, várias vantagens podem ser atribuídas aos conversores baseados na célula de três estados [52], isto é:

 – componentes magnéticos como o autotransformador e o indutor são projetados para o dobro da frequência de comutação, com consequente redução do tamanho, peso, e volume;

 a divisão de corrente ocorre de forma equilibrada por meio do autotransformador com relação de espiras unitária; - há redução dos esforços de corrente nos interruptores ativos;

 – existem perdas menores nos semicondutores, com eventual redução do aquecimento e melhor utilização de dissipadores de calor;

– parte da potência é transferida diretamente à carga por meio dos diodos, principalmente quando a razão cíclica é menor que 0,5. Como consequência, as perdas por condução e comutação nos interruptores são reduzidas.

De modo geral, existem basicamente duas estratégias para elevar a taxa de conversão de tensão que podem ser adotadas nas estruturas do tipo *boost*: utilização de células multiplicadoras de tensão e enrolamentos auxiliares acoplados ao autotransformador. Ambas as propostas são descritas na sequência.

2.5.5.1 – CONVERSORES BOOST BASEADOS NA 3SSC USANDO VMCS

Analogamente ao conversor entrelaçado proposto em [44] e [47], as células multiplicadoras podem ser adicionadas aos conversores elevadores baseados na célula de três estados de modo a se obter alto ganho de tensão. A topologia mostrada na Fig. 2.15 (a) emprega células multiplicadoras de tensão compostas por dois capacitores e dois diodos [53]. Diferentemente do conversor *boost* entrelaçado, a divisão equilibrada da corrente entre os semicondutores não é preocupante devido ao autotransformador. As principais desvantagens residem no considerável número de componentes, o que compromete o rendimento devido às perdas por condução nos diodos multiplicadores. Além disso, um elevado rendimento pode ser obtido para uma ampla variação de carga, embora esse aspecto possa ser comprometido se muitas células multiplicadoras de tensão forem usadas para aumentar o ganho estático devido às perdas por condução nos diodos adicionais. Adicionalmente, esse conversor não é capaz de operar com baixos valores de razão cíclica, isto é, D<0,5 [53].

Uma abordagem similar baseada nas células multiplicadoras e na 3SSC foi apresentada na Fig. 2.15 (b) [54], sendo que uma família de conversores para aplicações de altas potências e correntes foi desenvolvida.
O conversor usando três VMCs foi implementado experimentalmente em [54], obtendo-se alto rendimento. Uma versão semelhante do conversor com duas VMCs foi estudada em [55], na qual o rendimento aumenta devido ao menor número de diodos multiplicadores, com consequente redução das perdas por condução. Em ambos os casos, o rendimento é alto, pois os interruptores entram em condução com comutação suave sem a necessidade de circuitos auxiliares.



Fig. 2.15 – (a) Conversor baseado na célula de comutação de três estados com células multiplicadoras de tensão genérica [53]. (b) Conversor baseado na célula de comutação de três estados com células multiplicadoras de tensão modificada [54] [55].

2.5.5.2 – CONVERSORES *BOOST* BASEADOS NA CÉLULA DE TRÊS ESTADOS UTILIZANDO ENROLAMENTOS AUXILIARES

Os enrolamentos auxiliares podem ser acoplados ao núcleo magnético do autotransformador que é parte da 3SSC para aumentar o ganho de tensão [56]–[58]. Um conversor *boost* é apresentado na Fig. 2.16 (a), sendo que apenas um enrolamento auxiliar é utilizado [56]. O ganho estático pode ser ajustado de acordo com a relação de espiras entre o autotransformador e os enrolamentos auxiliares (secundários) sem comprometer os esforços de tensão nos interruptores controlados. Esse conceito pode ser estendido a qualquer número de enrolamentos auxiliares, sendo que a tensão de saída pode ser aumentada não somente pelo aumento da razão cíclica, mas também pelo ajuste da relação de transformação, mas também pela inserção de enrolamentos adicionais [57] [58]. Além disso, a corrente de entrada não é pulsada, contribuindo para uma minimização da ondulação. Entretanto, o tamanho, peso, e volume são um pouco maiores que as topologias estudadas em [53]– [55] considerando as mesmas especificações de projeto. Novamente, o conversor não opera adequadamente quando D<0,5 porque a tensão induzida no enrolamento secundário é baixa.

Uma versão melhorada do conversor supracitado é mostrada em [59] e Fig. 2.16 (b), sendo capaz de operar em uma ampla faixa de razão cíclica e recomendado para a alimentação de inversores em meia ponte. Novamente, existe flexibilidade no projeto podendo-se realizar o ajuste adequado da razão cíclica. Os esforços de tensão nos interruptores podem ser reduzidos pela relação de espiras e/ou pelo número de enrolamentos auxiliares, com consequente aumento do ganho estático, mas ao custo do aumento das dimensões do conversor.

Uma topologia bidirecional é apresentada em [60] e na Fig. 2.16 (c). A energia flui entre as diferentes fontes de energia como, por exemplo, banco de baterias e módulos fotovoltaicos que podem ser controlados em uma estrutura com estágio único. Assim, demonstra-se que os conversores baseados na 3SSC com alto ganho de tensão são adequados para aplicações em energias renováveis. Nesse caso, a tensão de saída pode ser aumentada pelo ajuste da razão cíclica ou pela relação de transformação dos indutores acoplados. O transformador é projetado para processar cerca de 70% da potência total. Além disso, elevados ganhos de tensão só podem ser obtidos quando D>0,5. Infelizmente, essa topologia emprega muitos elementos magnéticos com núcleos diferentes, sendo que suas dimensões tornam-se bastante significativas.

Outra topologia baseada na 3SSC é mostrada na Fig. 2.16 (d) [61], a qual é capaz de operar tanto no modo *boost* quanto *buck*. A tensão de saída pode ser elevada de acordo com a relação de transformação do transformador. Como desvantagem, o conversor não é capaz de operar adequadamente se D<0,5. Adicionalmente, são necessários seis interruptores, que requerem circuitos de acionamento complexos. A indutância de dispersão do transformador também afeta os esforços de tensão nos interruptores devidos aos consideráveis picos, enquanto o rendimento é baixo.

2.6 – ESCOLHA DAS TOPOLOGIAS ANALISADAS

Diante do exposto, constata-se que a literatura apresenta várias topologias em que a tensão de saída pode ser elevada por meio do ajuste da razão cíclica. Contudo, a operação com altas razões cíclicas ocasiona redução do rendimento, aumento de perdas, além de haver a necessidade de circuitos com elevados custo e precisão para acionamento dos interruptores. Verifica-se ainda que o conversor *boost* convencional é tipicamente limitado para aplicações em que o ganho estático é elevado.

(a)

(c)

(b)

(d)

Fig. 2.16 – Conversores baseados na célula de comutação três estados. a) Conversor utilizando um enrolamento auxiliar [56]-[58]. (b) Conversor melhorado utilizando dois enrolamentos auxiliares [59]. (c) Conversor *boost* bidirecional com múltiplas entradas [60]. (d) Conversor *boost* bidirecional [61].

A obtenção de altas taxas de conversão em conversores *boost* não isolados deve considerar aspectos fundamentais como número de componentes e complexidade, além dos esforços de tensão sobre elementos semicondutores e rendimento da estrutura. Para aplicações em altas correntes e potências, o conversor *boost* CC-CC entrelaçado multifásico é adequado. Entretanto, quando se deseja alto ganho de tensão, estratégias tais como a conexão de conversores em cascata, VMCs, indutores acoplados e capacitores comutados devem ser associadas aos conversores supracitados.

Possivelmente, um dos primeiros trabalhos relacionados ao tema é apresentado em [24], sendo que os conversores quadráticos são propostos como uma possível solução. Constata-se que esta é uma estratégia relativamente simples e que agrega modularidade, sendo que o ganho estático pode ser aumentado à medida que vários estágios são conectados em cascata. Uma possível desvantagem reside no número considerável de elementos e nos esforços de tensão elevados a que ficam submetidos os semicondutores do último estágio.

Embora conversores entrelaçados possam ser empregados para obter elevados valores de tensão de saída, uma desvantagem reside na divisão da corrente entre as diversas fases, que não ocorre de forma equilibrada na prática devido a diferenças intrínsecas entre os indutores e semicondutores, além de pequenas diferenças que podem ocorrer nas razões cíclicas aplicadas aos interruptores. No caso de conversores baseados na 3SSC, isto não ocorre porque a corrente torna-se equilibrada em virtude da utilização de um autotransformador com relação de espiras unitária, cujos enrolamentos possuem aproximadamente a mesma impedância considerando a implementação física adequada desse elemento. Por meio de publicações recentes, constata-se ainda que conversores não isolados baseados na 3SSC representam uma estratégia interessante para obtenção de elevadas taxas de conversão [54] [55] [59].

Diante do exposto, as topologias abordadas nesse trabalho são os conversores *boost* quadrático, *boost* baseado na célula de comutação de três estados com células multiplicadoras de tensão (3SSC-VMCs) operando em modo de condução contínua. Alén disso, aborda-se também o conversor *boost* convencional para fins de comparação com as demais estruturas.

É importante destacar que essa nomenclatura será utilizada ao longo de todo o texto. Na sequência, são apresentados os respectivos roteiros de projeto dos estágios de potência dessas estruturas, que serão devidamente utilizados no Capítulo 4.

2.6.1 – CONVERSOR BOOST CONVENCIONAL

O conversor *boost* convencional ideal é mostrado na Fig. 2.17, sendo formado pelos seguintes dispositivos: uma fonte de tensão V_i ; um indutor L_b ; um interruptor controlado S; um diodo D; um capacitor filtro de saída C_o ; e uma resistência de carga R_o .

Fig. 2.17 – Conversor *boost* convencional ideal.

A análise matemática do conversor *boost* não será apresentada detalhadamente, mas pode ser facilmente encontrada na bibliografia básica de eletrônica de potência [10] [62]. Desta forma, serão apenas mencionadas as expressões que definem o roteiro de projeto da estrutura. O ganho estático do conversor *boost* em modo de condução contínua é dado pela seguinte expressão [62]:

$$G = \frac{V_o}{V_i} = \frac{1}{1 - D}$$
(2.3)

O indutor e o capacitor de filtro podem ser dimensionados de acordo com as seguintes expressões [62]:

$$L_b = \frac{V_i \cdot D}{f_s \cdot \Delta I_{Lb}} \tag{2.4}$$

$$C_o = \frac{I_o \cdot D}{f_s \cdot \Delta V_o} \tag{2.5}$$

Os esforços de corrente no interruptor controlado do conversor *boost* podem ser obtidos pelas expressões [62]:

$$I_{S(\text{méd.})} = D \cdot I_i \tag{2.6}$$

$$I_{S(\text{ef.})} = \sqrt{D} \cdot I_i \tag{2.7}$$

sendo que $I_{S(\text{méd.})}$ é a corrente média no interruptor, $I_{S(\text{ef.})}$ é a corrente eficaz no interruptor e I_i é o valor médio da corrente de entrada.

Analogamente, os esforços de corrente para o diodo são dados por [62]:

$$I_{D(\text{m\acute{e}d.})} = (1-D) \cdot I_i \tag{2.8}$$

$$I_{D(\text{ef.})} = \sqrt{1 - D} \cdot I_i \tag{2.9}$$

sendo que $I_{D(\text{méd.})}$ é a corrente média no diodo e $I_{D(\text{ef.})}$ é a corrente eficaz no diodo. Deve-se ressaltar que as expressões (2.6) a (2.9) são válidas apenas para o modo de condução contínua para uma ondulação da corrente no indutor inferior a 20% da corrente de carga [62].

No que tange aos esforços de tensão, tem-se [62]:

$$V_{S(\max)} = V_{D(\max)} = V_o$$
(2.10)

2.6.2 – CONVERSOR BOOST QUADRÁTICO A UM INTERRUPTOR

O conversor *boost* quadrático ideal com um interruptor é mostrado na Fig. 2.18, sendo formado pelos seguintes dispositivos: uma fonte de tensão V_i ; dois indutores $L_1 e L_2$; um interruptor controlado *S*; três diodos D_1 , $D_2 e D_3$; dois capacitores de filtro $C_1 e C_0$; e uma resistência de carga R_0 . Seu funcionamento compreende duas etapas de funcionamento como mostra a Fig. 2.19, sendo que as respectivas formas de onda teóricas são apresentadas na Fig. 2.20.







(a) 1^a etapa



Fig. 2.19 – Etapas de funcionamento do conversor *boost* quadrático ideal a um interruptor em modo de condução contínua.



Fig. 2.20 – Principais formas de onda teóricas do conversor boost quadrático ideal a um interruptor.

Primeira etapa $[t_0, t_1]$ (Fig. 2.19 (a)): Quando o interruptor *S* entra em condução, o diodo D_1 é diretamente polarizado. Os diodos D_2 e D_3 permanencem reversamente polarizados. A fonte V_i e o capacitor C_1 fornecem energia para L_1 e L_2 , respectivamente. A carga é alimentada pelo capacitor C_0 . Esta etapa termina quando o interruptor *S* deixa de conduzir.

Segunda etapa $[t_1, t_2]$ (Fig. 2.19 (b)): Esta etapa tem início quando *S* é bloqueado. O diodo D_1 então deixa de conduzir, sendo que os diodos D_2 e D_3 são polarizados diretamente. O indutor L_1 fornece a energia armazenada na primeira etapa para o capacitor C_1 . Além disso, o indutor L_2 fornece a energia para a carga recarregando o capacitor de filtro C_0 .

O ganho estático do conversor *boost* quadrático a um interruptor em modo de condução contínua é determinado pela análise da variação de corrente nos indutores L_1 e L_2 [63]. Constata-se

ainda em (2.11) que o ganho estático do conversor da Fig. 2.18 é dado pelo produto dos ganhos estáticos dos estágios em cascata.

$$G = \frac{V_o}{V_i} = \frac{1}{(1-D)^2}$$
(2.11)

As indutâncias $L_1 e L_2$ podem ser calculadas por meio das seguintes expressões [63]:

$$L_1 = \frac{D \cdot V_i}{f_s \cdot \Delta I_{L1}} \tag{2.12}$$

$$L_2 = \frac{D \cdot V_i}{f_s \cdot \Delta I_{L2} \cdot (1 - D)}$$
(2.13)

sendo que ΔI_{L1} e ΔI_{L2} são as ondulações da corrente nos indutores L_1 e L_2 , respectivamente.

Os capacitores C_1 e C_2 são definidos por meio das seguintes expressões [24]:

$$C_1 = \frac{D \cdot V_i}{8 \cdot L_1 \cdot f_s^2 \cdot \Delta V_{c1}}$$
(2.14)

$$C_{0} = \frac{D \cdot V_{i}}{8 \cdot L_{1} \cdot f_{s}^{2} \cdot \Delta V_{c2} \cdot (1 - D)}$$
(2.15)

sendo que ΔV_{c1} e ΔV_{c2} são as ondulações da tensão nos capacitores C_1 e C_2 , respectivamente.

Os esforços de corrente e tensão no interruptor controlado do conversor *boost* quadrático em modo de condução contínua podem ser obtidos de acordo com as seguintes expressões [24]:

$$I_{S(\text{méd.})} = \frac{D \cdot I_o \cdot (2 - D)}{(1 - D)^2}$$
(2.16)

$$I_{S(\text{ef.})} = \frac{I_o \cdot (2-D) \cdot \sqrt{D}}{(1-D)^2}$$
(2.17)

$$V_{S(\text{máx.})} = V_o \tag{2.18}$$

sendo que $I_{S(\text{méd.})} e I_{S(\text{ef.})}$ representam as correntes média e eficaz no interruptor controlado, respectivamente e $V_{S(\text{máx.})}$ é a máxima tensão no interruptor.

De forma semelhante, os esforços de corrente e tensão no diodo D_1 são dados pelas seguintes expressões [24]:

$$I_{D1(\text{méd.})} = \frac{D \cdot I_o}{(1 - D)^2}$$
(2.19)

$$I_{D1(\text{ef.})} = \frac{I_o \cdot \sqrt{D}}{(1-D)^2}$$
(2.20)

$$V_{D1(\text{máx.})} = \frac{D \cdot V_i}{\left(1 - D\right)^2} \tag{2.21}$$

sendo que $I_{D1(méd.)}$ e $I_{D1(ef.)}$ representam as correntes média e eficaz no diodo, respectivamente e $V_{D1(máx.)}$ representa a máxima tensão aplicada ao dispositivo.

Os esforços de corrente e tensão no diodo D_2 são definidos da seguinte forma:

$$I_{D2(\text{méd.})} = \frac{I_o}{1 - D}$$
 (2.22)

$$I_{D2(\text{ef.})} = \frac{I_o \cdot \sqrt{1 - D}}{(1 - D)}$$
(2.23)

$$V_{D2(\text{máx.})} = V_o \cdot (1 - D)$$
 (2.24)

sendo que $I_{D2(\text{méd.})}$ e $I_{D2(\text{ef.})}$ representam as correntes média e eficaz no diodo D_2 , respectivamente e $V_{D2(\text{máx.})}$ representa a máxima tensão no diodo D_2 .

Finalmente, os esforços de tensão e corrente no diodo D_3 são dados por [24]:

$$I_{D3(\text{méd.})} = I_o \tag{2.25}$$

$$I_{D3(\text{ef.})} = \frac{I_o \cdot \sqrt{1 - D}}{(1 - D)}$$
(2.26)

$$V_{D3(\text{máx.})} = V_o \tag{2.27}$$

sendo que $I_{D3(\text{méd.})}$ e $I_{D3(\text{ef.})}$ representam as correntes média e eficaz no diodo D_3 respectivamente, e $V_{D3(\text{máx.})}$ representa a máxima tensão no diodo D_3 .

2.6.3 – CONVERSORES CC-CC BASEADOS NA CÉLULA DE COMUTAÇÃO DE TRÊS ESTADOS (3SSC) COM CÉLULAS MULTIPLICADORAS DE TENSÃO (VMC)

Os conversores *boost* 3SSC-VMC são mostrados na Fig. 2.21 (a), Fig. 2.21 (b) e Fig. 2.21 (c). Nestas estruturas, tem-se a fonte de tensão contínua de entrada V_i , o indutor *boost L*, o autotransformador T_r , os interruptores controlados S_1 e S_2 , o capacitor de filtro C_o e o resistor de carga representado por R_o , ao qual está aplicada a tensão de saída V_o . Além disso, a quantidade de diodos e capacitores multiplicadores varia de acordo com o número de células multiplicadoras de tensão. A configuração VMC=1 em seu estágio multiplicador é composta por dois diodos $(D_1 e D_2)$ e dois capacitores multiplicadores $(C_1 e C_2)$, sendo que seu estágio retificador é formado pelos diodos $D_3 e D_4$. A configuração VMC=2 em seu estágio multiplicador é composta por quatro diodos $(D_1...D_4)$ e quatro capacitores $(C_1 ... C_4)$, sendo que seu estágio multiplicador emprega seis diodos D_7 e D_8 .





A análise do conversor *boost* 3SSC-VMC=1 é descrita segundo [64]. Durante um período de comutação, há quatro etapas de funcionamento, como mostra a Fig. 2.22. Além disso, as respectivas formas de onda teóricas são apresentadas na Fig. 2.23.





Fig. 2.22 - Etapas de funcionamento do conversor boost 3SSC-VMC=1 em modo de condução contínua [64].



Fig. 2.23 – Principais formas de onda teóricas do conversor *boost* 3SSC-VMC=1 em modo de condução contínua [64].

- Primeira etapa $[t_0, t_1]$ (Fig. 2.22 (a)): Os interruptores S_1 e S_2 conduzem e todos os diodos permanecem reversamente polarizados. Assim, armazena-se energia no indutor L e não existe transferência de energia para a carga. A carga é alimentada pelo capacitor de filtro C_o . Esta etapa termina quando o interruptor S_2 deixa de conduzir [64]. - Segunda etapa $[t_1, t_2]$ (Fig. 2.22 (b)): Nesta etapa, o interruptor S_2 é bloqueado e o interruptor S_1 permanece conduzindo. Os diodos D_2 e D_3 são diretamente polarizados e existe transferência de energia para os capacitores C_2 e C_o . Esta etapa é finalizada quando o interruptor S_2 começa a conduzir [64].

Terceira etapa [t₂, t₃] (Fig. 2.22 (c)): A terceira etapa é semelhante ao primeiro estágio de operação
[64].

- Quarta etapa [t_3 , t_4] (Fig. 2.22 (d)): A quarta etapa é complementar à segunda etapa de funcionamento, mudando apenas a sequência de operação do braço do interruptor S_1 para o braço do interruptor S_2 [64].

A análise do conversor *boost* 3SSC-VMC=2 é descrita segundo [64]. Durante um período de comutação, há oito etapas de funcionamento, como mostra a Fig. 2.24. Além disso, as respectivas formas de onda teóricas são apresentadas na Fig. 2.25.





Fig. 2.24 – Etapas de funcionamento do conversor boost 3SSC-VMC=2 em modo de condução contínua.



Fig. 2.25 – Principais formas de onda teóricas do conversor *boost* 3SSC-VMC=2 em modo de condução contínua. - Primeira etapa $[t_0, t_1]$ (Fig. 2.24 (a)): Os interruptores S_1 e S_2 estão conduzindo e todos os diodos permanecem reversamente polarizados. Ocorre o armazenamento de energia no indutor L e não existe transferência de energia para a carga. A carga é alimentada pelo capacitor filtro de saída C_o . Essa etapa termina quando o interruptor S_1 deixa de conduzir.

- Segunda etapa $[t_1, t_2]$ (Fig. 2.24 (b)): Nesta etapa, o interruptor S_1 é bloqueado, o interruptor S_2 permanece conduzindo e o diodo D_3 é diretamente polarizado. Nesta etapa, ainda não existe transferência de energia da entrada para a saída. Assim, a carga continua sendo alimentada pelo capacitor de saída. Contudo, o indutor continua sendo carregado pela corrente da fonte V_i . O capacitor C_1 é descarregado e os capacitores C_2 e C_4 são carregados. Essa etapa termina quando o diodo D_5 começa a conduzir.

- Terceira etapa $[t_2, t_3]$ (Fig. 2.24 (c)): Nesta etapa, o interruptor S_1 permanece bloqueado e o interruptor S_2 continua conduzindo. O diodo D_3 continua polarizado diretamente e o diodo D_5 é diretamente polarizado. Os demais diodos permanecem reversamente polarizados. Existe transferência de energia da entrada para a saída por meio do diodo D_5 , de maneira que o capacitor C_0 se carrega. O indutor agora transfere sua energia para a saída, os capacitores C_4 e C_2 continuam sendo carregados, o capacitor C_1 continua sendo descarregado e o capacitor C_3 começa a ser descarregado. Essa etapa termina quando a diodo D_3 deixa de conduzir.

- Quarta etapa $[t_3, t_4]$ (Fig. 2.24 (d)): Nesta etapa, o interruptor S_1 permanece bloqueado, o interruptor S_2 continua conduzindo, o diodo D_3 é reversamente polarizado, o diodo D_5 permanece diretamente polarizado e o diodo D_1 é diretamente polarizado. Os demais diodos permanecem reversamente polarizados. Existe transferência de energia da entrada para a saída por meio do diodo D_5 e o capacitor de da saída continua sendo carregado. O indutor é descarregado, o capacitor C_2 continua sendo carregado e os capacitores C_1 e C_3 continuam sendo descarregados. O intervalo termina quando o diodo D_1 deixa de conduzir.

- Quinta etapa $[t_4, t_5]$ (Fig. 2.24 (e)): A quinta etapa é semelhante à primeira etapa.

- Sexta etapa $[t_5, t_6]$ (Fig. 2.24 (f)): É análoga à segunda etapa, mas a sequência de operação é invertida entre o braço do interruptor S_1 e o braço do interruptor S_2 .

- Sétima etapa $[t_6, t_7]$ (Fig. 2.24 (g)): A sétima etapa de operação é similar à terceira etapa.

- Oitava etapa $[t_7, t_8]$ (Fig. 2.24 (h)): É análoga à quarta etapa, mas a sequência de operação é invertida entre o braço do interruptor S_1 e o braço do interruptor S_2 .

O conversor *boost* 3SSC-VMC=3 apresenta oito etapas de funcionamento durante um período de comutação, segundo a descrição fornecida em [64] e reapresentada na sequência.

- Primeira etapa $[t_0, t_1]$ (Fig. 2.26): Os interruptores S_1 e S_2 estão conduzindo e todos os diodos permanecem reversamente polarizados. Consequentemente, armazena-se energia no indutor L e não

existe transferência de energia para a carga. A carga é alimentada pelo capacitor de filtro de saída. A etapa termina quando o interruptor S_l deixa de conduzir.



Fig. 2.26 – Primeira etapa de funcionamento e formas de onda téoricas do conversor *boost* 3SSC-VMC=3 em modo de condução contínua.

- Segunda etapa $[t_1, t_2]$ (Fig. 2.27): Nesta etapa, o interruptor S_1 se encontra bloqueado, o interruptor S_2 permanece conduzindo e o diodo D_5 é diretamente polarizado. Neste estágio, ainda não existe transferência de energia da entrada para a saída. Assim, a carga continua sendo alimentada pelo capacitor filtro de saída, o indutor L continua armazenando energia, os capacitores C_1 e C_3 são descarregados e os capacitores C_2 , C_4 e C_6 são carregados.

- Terceira etapa [t_2 , t_3] (Fig. 2.28): Nesta etapa, o interruptor S_1 permanece bloqueado, o interruptor S_2 continua conduzindo, o diodo D_5 é reversamente polarizado e os diodos D_3 e D_7 são diretamente polarizados. Os demais diodos permanecem reversamente polarizados. Existe transferência de energia da entrada para a saída por meio do diodo D_7 , de maneira que o capacitor filtro de saída passa a ser carregado. O indutor continua armazenando energia, os capacitores C_2 e C_4 continuam

sendo carregados e o capacitor C_1 continua sendo descarregado. Os capacitores C_3 e C_5 começam a ser descarregados.



Fig. 2.27 – Segunda etapa de funcionamento e formas de onda téoricas do conversor *boost* 3SSC-VMC=3 em modo de condução contínua.

- Quarta etapa [t_3 , t_4] (Fig. 2.29): Nesta etapa, o interruptor S_1 permanece bloqueado, o interruptor S_2 continua conduzindo, o diodo D_3 é reversamente polarizado, o diodo D_7 permanece diretamente polarizado e o diodo D_1 é diretamente polarizado. Os demais diodos permanecem reversamente polarizados. Existe transferência de energia da entrada para a saída por meio do diodo D_7 e o capacitor da saída C_o é carregado. O indutor é descarregado, o capacitor C_2 continua sendo carregado e os capacitores C_1 , C_3 e C_5 continuam sendo descarregados [64].

- Quinta etapa $[t_4, t_5]$ (Fig. 2.30): Nesta etapa, os interruptores são comandados para conduzir e o funcionamento é similar à primeira etapa.



Fig. 2.28 – Terceira etapa de funcionamento e formas de onda teóricas do conversor *boost* 3SSC-VMC=3 em modo de condução contínua.

- Sexta etapa $[t_5, t_6]$ (Fig. 2.31): O interruptor S_2 é bloqueado, o interruptor S_1 permanece conduzindo e o diodo D_6 é diretamente polarizado. Neste estágio, ainda não existe transferência de energia da entrada para a saída, sendo que a carga continua sendo alimentada pelo capacitor de filtro de saída C_0 . O indutor continua sendo carregado pela fonte de entrada, os capacitores C_2 e C_4 são descarregados e os capacitores C_1 , C_3 e C_5 são carregados.

- Sétima etapa [t_6 , t_7] (Fig. 2.32): O interruptor S_2 permanece bloqueado, o interruptor S_1 continua conduzindo, o diodo D_6 é reversamente polarizado e os diodos D_4 e D_8 são diretamente polarizados. Os demais diodos permanecem reversamente polarizados. Existe transferência de energia da entrada para a saída através do diodo D_8 ao capacitor filtro de saída C_o . O indutor é agora descarregado, os capacitores C_1 e C_3 continuam sendo carregados, o capacitor C_2 continua sendo descarregado e os capacitores C_4 e C_6 começam a se descarregar. - Oitava etapa $[t_7, t_8]$ (Fig. 2.33): O interruptor S_1 permanece conduzindo, o interruptor S_2 continua bloqueado, o diodo D_4 é reversamente polarizado, o diodo D_8 permanece diretamente polarizado e o diodo D_2 é polarizado diretamente. Os demais diodos permanecem reversamente polarizados. Existe transferência de energia da entrada através do diodo D_8 para o capacitor de filtro de saída C_o , que continua sendo carregado. O indutor continua sendo descarregado, o capacitor C_1 continua sendo carregado e os capacitores C_2 , C_4 e C_6 continuam sendo descarregados.



Fig. 2.29 – Quarta etapa de funcionamento e formas de onda téoricas do conversor *boost* 3SSC-VMC=3 em modo de condução contínua.



Fig. 2.30 – Quinta etapa de funcionamento e formas de onda teóricas do conversor *boost* 3SSC-VMC=3 em modo de condução contínua.



Fig. 2.31 – Sexta etapa de funcionamento e formas de onda teóricas do conversor *boost* 3SSC-VMC=3 em modo de condução contínua.



Fig. 2.32 – Sétima etapa de funcionamento e formas de onda téoricas do conversor *boost* 3SSC-VMC=3 em modo de condução contínua.



Fig. 2.33 – Oitava etapa de funcionamento e formas de onda teóricas do conversor *boost* 3SSC-VMC=3 em modo de condução contínua.

O ganho estático da estrutura genérica do conversor *boost* com várias células multiplicadoras de tensão pode ser obtido usando o balanço volt-segundo no indutor. A forma generalizada é dada pela expressão (2.28) [64]:

$$G_{v} = \frac{V_{o}}{V_{i}} = \frac{VMC + 1}{1 - D}$$
(2.28)

sendo que VMC representa o número de células multiplicadoras de tensão.

O indutor L pode ser calculado pela seguinte expressão [60]:

$$L = \frac{V_o}{16 \cdot (1 - D) \cdot f_s \cdot \Delta I_L}$$
(2.29)

O valor das capacitâncias dos capacitores multiplicadores de tensão dos conversores 3SSC-VMC em modo de condução contínua depende do número de células multiplicadoras de tensão empregadas no conversor [55] [64]–[66], tal que:

<u>1º nível:</u>

$$C_n = \frac{I_i \cdot (1 - D)}{4 \cdot f_s \cdot \Delta V_c} \tag{2.30}$$

2º nível:

$$C_n = \frac{I_i \cdot (1 - D)}{3 \cdot n \cdot f_s \cdot \Delta V_c}$$
(2.31)

<u>3º nível:</u>

$$C_n = \frac{(4-n) \cdot I_i \cdot (1-D)}{8 \cdot f_s \cdot \Delta V_c}$$
(2.32)

4º nível:

$$C_n = \frac{(5-n) \cdot I_i \cdot (1-D)}{10 \cdot f_s \cdot \Delta V_c}$$
(2.33)

sendo que n=1, 2, 3, 4...VMC indica o número de níveis, ou seja, a quantidade de células multiplicadoras de tensão e ΔV_c é a ondulação da tensão dos capacitores multiplicadores.

A potência ativa processada pelo autotransformador de alta frequência é similar àquela processada por um autotransformador de baixa frequência, sendo que a demonstração é dada em [66].

Define-se n_1 como o número de espiras do enrolamento primário e (n_1+n_2) como o número de espiras do enrolamento secundário. Se $n_1=n_2$, então $V_o=2 \cdot V_i$ e $I_i=2 \cdot I_o$. De acordo com a Fig. 2.34, que mostra o autotransformador utilizado na célula de comutação de três estados, a potência processada magneticamente (P_T) (parte não comum do núcleo) é uma fração da potência total (P_o):

$$P_T = I_o \cdot (V_o - V_i) \tag{2.34}$$

$$P_T = \frac{I_i \cdot V_i}{2} \tag{2.35}$$



Fig. 2.34 – Autotransformador elevador.

Então, a potência processada magneticamente é:

$$P_T = \frac{P_o}{2} \tag{2.36}$$

Os esforços de corrente nos interruptores controlados do conversor *boost* 3SSC-VMC em modo de condução contínua podem ser obtidos de acordo com as seguintes expressões [55] [64]:

$$I_{S(\text{m\acute{ed.}})} = \frac{I_L \cdot (\text{D} + VMC)}{2 \cdot (VMC + 1)}$$
(2.37)

$$I_{S(\text{ef.})} = \frac{I_L \cdot \sqrt{(D + VMC)}}{2 \cdot (VMC + 1)}$$
(2.38)

sendo que $I_{S(\text{méd.})}$ e $I_{S(\text{ef.})}$ representam os valores médio e eficaz da corrente nos interruptores, respectivamente e I_L o valor médio da corrente de entrada. Analogamente, os esforços de corrente para os diodos do conversor *boost* 3SSC-VMC em modo de condução contínua são dados pelas seguintes expressões [55] [64]:

$$I_{D(\text{méd.})} = \frac{I_L \cdot (1 - D)}{2 \cdot (VMC + 1)}$$
(2.39)

$$I_{D(\text{ef.})} = \frac{I_L \cdot \sqrt{(1-D)}}{2 \cdot (VMC+1)}$$
(2.40)

sendo $I_{D(\text{méd.})}$ e $I_{D(\text{ef.})}$ os valores médio e eficaz da corrente nos diodos em ampères, respectivamente.

No que tange aos esforços de tensão nos interruptores, tem-se [55] [64]:

$$V_{S(\text{máx.})} = \frac{\left(\frac{V_o}{2} + \frac{\Delta V_c}{8}\right)}{VMC^{0.3}}$$
(2.41)

sendo que $V_{S(\text{máx.})}$ representa a máxima tensão nos interruptores controlados.

Os esforços de tensão nos diodos retificadores do conversor *boost* 3SSC-VMC em modo de condução contínua são dados em (2.42) [55] [64]:

$$V_{DR(\text{máx.})} = \frac{\left(\frac{V_o}{2} + \frac{\Delta V_c}{8}\right)}{VMC^{0.3}}$$
(2.42)

sendo que $V_{DR(max.)}$ representa a máxima tensão nos diodos retificadores.

Além disso, os esforços de tensão nos diodos multiplicadores são definidos por (2.43).

$$V_{DM(\text{máx.})} = 2 \cdot \frac{\left(\frac{V_o}{2} + \frac{\Delta V_c}{8}\right)}{VMC^{0.3}}$$
(2.43)

sendo que $V_{DM(max.)}$ representa a máxima tensão nos diodos multiplicadores.

2.7 – CONSIDERAÇÕES FINAIS

O conversor *boost* convencional é interessante para elevar a tensão CC de entrada, principalmente devido às baixas perdas por condução e simplicidade de projeto. Entretanto, sua utilização em sistemas que requerem alto ganho de tensão não é viável em virtude da necessidade de operação com razão cíclica elevada. Neste caso, outras topologias que permitam obter tal ganho de tensão devem ser adotadas.

A operação do conversor *boost* convencional com razão cíclica elevada degrada seu rendimento consideravelmente e, além disso, sua implementação se torna problemática e cara nesta situação. No intuito de superar esta limitação, foi apresentada uma ampla revisão das principais topologias não isoladas baseadas no conversor *boost* disponíveis na literatura, mas que não exigem razões cíclicas elevadas.

Além disso, foi proposta uma possível classificação para os conversores elevadores não isolados baseados no conversor *boost* operando em modo de condução contínua. Podem-se classificar as topologias, basicamente, no que tange ao emprego de duas formas de técnicas:

- técnicas que propõem elevar a tensão de saída sem chegar a uma razão cíclica elevada;

- técnicas que propõem elevar a tensão de saída sem chegar a uma razão cíclica elevada e, simultaneamente, dividem a corrente de entrada entrelaçadamente. Estas técnicas são utilizadas no intuito de reduzir os esforços de tensão e corrente sobre os componentes do circuito de potência.

CAPÍTULO 3

APLICAÇÃO DO CONCEITO DE POTÊNCIA COMUTADA

3.1 – CONSIDERAÇÕES INICIAIS

Este capítulo apresenta o conceito da potência comutada aplicado a alguns dos conversores CC-CC descritos no Capítulo 2. Desta maneira, pretende-se desenvolver um método qualitativo de análise focado em semicondutores de potência (diodos e interruptores) operando em alta frequência, sobretudo no que se refere aos esforços de tensão e corrente aos quais estes elementos encontram-se submetidos. A análise de tais esforços é de suma importância, pois apresenta impacto direto no custo e no rendimento total do conversor.

Por meio do estudo proposto, é estabelecida uma análise comparativa entre as topologias de conversores CC-CC de elevado ganho de tensão baseadas na 3SSC, o conversor *boost* quadrático a um interruptor e o conversor *boost* convencional, os quais foram citados no Capítulo 2.

3.2 - REVISÃO DO CONCEITO DA POTÊNCIA COMUTADA

Sabe-se que o custo de um dado elemento semicondutor é diretamente proporcional ao nível máximo de tensão suportado pelo mesmo. Em se tratando de um MOSFET, o valor da resistência de condução obedece à relação estabelecida pela expressão (3.1) [67].

$$R_{DS(on)} \propto (V_{DS(\max)})^{2,6} \tag{3.1}$$

sendo que $V_{DS(max)}$ representa a máxima tensão entre os terminais dreno e fonte suportada pelo componente, definida na folha de dados do dispositivo.

De acordo com a expressão (3.1), as perdas por condução obtidas em estruturas operando com interruptores do tipo MOSFET apresentam uma forte dependência com a tensão máxima aplicada sobre este dispositivo.

Por outro lado, interruptores do tipo IGBT apresentam maiores correntes de cauda à medida que a capacidade máxima de bloqueio se eleva, o que implica maiores perdas por comutação e/ou necessidade da redução da frequência de comutação, afetando diretamente o volume dos dissipadores e elementos magnéticos.

Verifica-se então que os esforços aos quais cada semicondutor é submetido representam um parâmetro importante para a seleção prática de uma determinada topologia, exercendo influência direta sobre o custo total, perdas e volume finais da estrutura [68].

A avaliação do perfil das perdas em cada semicondutor constitui uma tarefa trivial apenas para conversores que utilizam uma quantidade reduzida de semicondutores, como é o caso dos conversores CC-CC monofásicos não isolados [69] [70]. Entretanto, para conversores mais complexos o esforço exigido torna-se bem mais significativo. Desta forma, é interessante estabelecer um critério que permita realizar, de maneira rápida e simples, uma análise comparativa para diferentes tipos de conversores no que diz respeito aos esforços aos quais são submetidos os semicondutores.

No que tange à comparação do desempenho de conversores estáticos do ponto de vista do rendimento, a literatura apresenta diversos exemplos. Entretanto, normalmente estes trabalhos são focados em estudos quantitativos nos quais são comparadas algumas topologias entre si, resultando em análises mais aprofundadas e complexas. Por exemplo, os estudos desenvolvidos em [71] e [72] apresentam uma comparação entre as perdas em conversores com comutação suave e dissipativa, em que a metodologia utilizada consiste na utilização de expressões matemáticas e gráficos comparativos que requerem uma quantidade considerável de cálculos.

Em [69], foi apresentado o conceito da potência comutada, sendo este parâmetro definido como a potência total que é processada por um dado dispositivo semicondutor. Além disso, o trabalho em questão mostra uma comparação qualitativa entre os conversores CC-CC *buck, boost, buck-boost,* Ćuk, SEPIC e zeta, sendo que a topologia que apresenta a maior potência comutada na faixa de operação é aquela na qual as perdas nos dispositivos semicondutores são mais significativas, o que implica a redução do rendimento da estrutura.

Em [73], foi aplicado o conceito de potência comutada aos conversores CC-CC isolados clássicos, realizando-se uma comparação entre os conversores *forward* a um interruptor, *forward* a dois interruptores, *push-pull*, meia ponte e ponte completa. É importante ressaltar que essa análise é focada apenas nos esforços de tensão e corrente dos semicondutores, tais como diodo e interruptores controlados.

Para fins de determinação da potência comutada nos elementos semicondutores das topologias, deve-se considerar que tanto o indutor de filtro quanto o capacitor de filtro são grandes o suficiente para garantir que as ondulações da corrente e da tensão nos mesmos sejam consideradas desprezíveis. Assim, de forma genérica, pode-se definir matematicamente a potência comutada como sendo o produto entre os valores máximos de tensão e corrente sobre um dado dispositivo semicondutor.

A potência comutada em um dado elemento pode ser definida pela expressão (3.2):

$$P_C \stackrel{\Delta}{=} V_{(\text{máx.})} \cdot I_{(\text{máx.})} \tag{3.2}$$

sendo que P_C é a potência comutada, $V_{(máx.)}$ é a máxima tensão aplicada no semicondutor em volts e $I_{(máx.)}$ a máxima corrente que circula no semicondutor em ampères.

As expressões para a potência comutada total normalizada dos dispositivos semicondutores em função da potência de saída para os conversores CC-CC isolados e não isolados básicos foram definidas em [69] e [73] e podem ser visualizadas na Tabela 3.1. Dessa forma, é possível estabelecer uma análise comparativa entre conversores elevadores e abaixadores. Além disso, podese estender o conceito de potência comutada a qualquer tipo de conversor independentemente de sua complexidade.

A aplicação do conceito de potência comutada torna-se interessante principalmente quando se analisam topologias de conversores que apresentam uma grande quantidade de componentes. Diante de um número considerável de elementos semicondutores, a análise detalhada do perfil de perdas no conversor pode requerer um maior número de cálculos para a estimativa das perdas e do rendimento da estrutura. Porém, a análise qualitativa torna-se mais simples caso seja possível obter a expressão para a potência comutada total.

A seguir, este conceito é aplicado aos conversores CC-CC com elevado ganho de tensão, isto é: conversor *boost* quadrático e conversores *boost* 3SSC-VMC, de modo que é possível definir qual estrutura possui o melhor desempenho em uma dada faixa de operação, de forma semelhante ao procedimento desenvolvido em [69] e [73].

Tabela 3.1 – Potência comutada total normalizada dos dispositivos semicondutores de conversores isolados e não isolados clássicos.

Conversores CC-CC Não Isolados	Potência Comutada Total nos Dispositivos Semicondutores	Conversores CC-CC Isolados	Potência Comutada Total nos Dispositivos Semicondutores
Buck	$\overline{P_{C(\text{total})(\text{DS})}} = \frac{2}{D}$	<i>Forward</i> a um interruptor, <i>forward</i> a dois interruptores	$\overline{P_{C(\text{total})(\text{DS})}} = \frac{4,88}{D}$
Boost	$\overline{P_{\rm C(total)(DS)}} = \frac{2}{1 - D}$	Push-pull	$\overline{P_{C(\text{total})(\text{DS})}} = \frac{8}{D}$
<i>Buck–boost,</i> Ćuk, SEPIC, Zeta	$\overline{P_{C(\text{total})(DS)}} = \frac{2}{D \cdot (1 - D)}$	Meia ponte, ponte completa	$\overline{P_{C(\text{total})(\text{DS})}} = \frac{8,8}{D}$

3.3 – APLICAÇÃO DO CONCEITO DA POTÊNCIA COMUTADA AO CONVERSOR *BOOST* QUADRÁTICO

Inicialmente, deve-se considerar o conversor *boost* quadrático operando no modo de condução contínua, que é mostrado na Fig. 2.18. Para que a estrutura seja considerada ideal, deve-se substituir o estágio de saída constituído pelo capacitor C_o e pela resistência de carga R_o por uma fonte de tensão CC denominada V_o , a qual representa a tensão de saída desejada. Desta forma, a tensão na carga não apresentará ondulação em alta frequência. Além disso, o indutor deve ser grande o suficiente para que a ondulação da corrente seja desprezível. Quando isto ocorre, os valores máximos da corrente e da tensão não dependerão das respectivas ondulações.

De acordo com (3.23), a potência comutada no interruptor controlado é dada por:

$$P_{C(S)} = V_{S(\text{máx.})} \cdot I_{S(\text{máx.})}$$
(3.3)

Considerando a operação no modo de condução contínua, os esforços de tensão e corrente são expressos em (3.4) e (3.5):

$$V_{S(\text{máx.})} = V_o \tag{3.4}$$

$$I_{S(\text{máx.})} = \frac{I_o}{(1-D)^2} + \left[\frac{I_o}{(1-D)}\right]$$
(3.5)

Substituindo-se (3.4) e (3.5) em (3.3), obtém-se a potência comutada para o interruptor controlado, conforme pode ser visto em (3.6):

$$P_{C(S)} = V_o \cdot \left(\frac{I_o}{(1-D)^2} + \left[\frac{I_o}{(1-D)} \right] \right)$$
(3.6)

Simplificando e rearranjando (3.6), chega-se a (3.7):

$$P_{C(S)} = \frac{V_o \cdot I_o \cdot (2 - D)}{(1 - D)^2}$$
(3.7)

A expressão da potência comutada no interruptor pode então ser normalizada em relação à potência de saída, resultando em:

$$\overline{P_{C(S)}} = \frac{P_{C(S)}}{V_o \cdot I_o} = \frac{P_{C(S)}}{P_o}$$
(3.8)

Ou ainda,

$$\overline{P_{C(S)}} = \frac{(2-D)}{(1-D)^2}$$
(3.9)

O mesmo procedimento pode ser reproduzido para o diodo D_1 . Neste caso, os respectivos esforços de tensão e de corrente correspondem às expressões (3.10) e (3.11), ou seja:

$$I_{D1(\text{máx.})} = \frac{I_o}{(1-D)^2}$$
(3.10)

$$V_{D1(\text{máx.})} = \frac{D \cdot V_i}{(1 - D)^2}$$
(3.11)

Sabe-se ainda que a potência comutada para o diodo D_1 é definida pela expressão (3.12):

$$P_{C(D1)} = V_{D1(máx.)} \cdot I_{D1(máx.)}$$
(3.12)

Substituindo-se (3.10) e (3.11) em (3.12), chega-se a:

$$P_{C(D1)} = D \cdot V_o \cdot \frac{I_o}{(1-D)^2} = \frac{V_o \cdot I_o \cdot D}{(1-D)^2}$$
(3.13)

Em outros termos, pode-se normalizá-la em função da potência de saída, conforme (3.14):

$$\overline{P_{C(D1)}} = \frac{D}{(1-D)^2}$$
(3.14)

Analogamente, o mesmo método pode ser utilizado para a obtenção da potência comutada pelo diodo D_2 . Os esforços de tensão e corrente no diodo D_2 são representados pelas expressões (3.15) e (3.16), respectivamente:

$$V_{D2(\text{máx.})} = \frac{V_i}{1 - D}$$
(3.15)

$$I_{D2(\text{máx.})} = \frac{I_o}{(1-D)^2}$$
(3.16)

Assim, a potência comutada em D_2 é definida por:

$$P_{C(D2)} = \frac{V_i}{1 - D} \cdot \frac{I_o}{(1 - D)^2} = \frac{V_o \cdot I_o}{1 - D}$$
(3.17)

Enfim, normaliza-se (3.17) em relação à potência de saída.

$$\overline{P_{C(D2)}} = \frac{1}{1 - D}$$
(3.18)

Usando o procedimento supracitado, aplica-se o conceito de potência comutada ao diodo D_3 . Neste caso, os esforços de tensão de corrente são estabelecidos em (3.19) e (3.20):

$$V_{D3(\text{máx.})} = \frac{V_i}{(D-1)^2}$$
(3.19)

$$I_{D3(\text{máx.})} = \left(\frac{I_o}{(1-D)^2}\right) \cdot (1-D)$$
(3.20)

Portanto, a potência comutada normalizada no diodo D_3 é dada por:

$$\overline{P_{C(D3)}} = \frac{1}{1 - D}$$
(3.21)

Logo, a potência comutada total normalizada nos dispositivos semicondutores para o conversor *boost* quadrático a um interruptor é dado pela soma das potências comutadas pelo interruptor e pelos diodos, isto é:

$$\overline{P_{C(total)(DS)}} = \overline{P_{C(S)}} + \overline{P_{C(D1)}} + \overline{P_{C(D2)}} + \overline{P_{C(D3)}} = \frac{2 \cdot (2 - D)}{(1 - D)^2}$$
(3.22)

Considerando $0 \le D \le 1$, a expressão (3.22) pode ser representada graficamente por meio da Fig. 3.1. Verifica-se que a potência comutada aumenta de forma proporcional à razão cíclica, o que se traduz no aumento dos esforços aos quais os semicondutores ficam submetidos.



Fig. 3.1 – Gráfico da potência comutada total normalizada nos dispositivos semicondutores para o conversor *boost* quadrático a um interruptor.

3.4 – APLICAÇÃO DO CONCEITO DA POTÊNCIA COMUTADA AOS CONVERSORES BASEADO NA CÉLULA DE COMUTAÇÃO DE TRÊS ESTADOS COM CÉLULAS MULTIPLICADORAS DE TENSÃO

Esta seção dedica-se à utilização do conceito da potência comutada no que tange aos conversores CC-CC com elevado ganho de tensão, sendo que serão analisadas as estruturas baseadas na célula de comutação três estados com *VMC*=1, *VMC*=2 e *VMC*=3.

O conceito da potência comutada teoricamente pode ser aplicado a qualquer conversor estático, visto que depende estritamente dos esforços de tensão e corrente ao qual um dado elemento semicondutor ativo ou passivo fica submetido. Assim, a análise desenvolvida anteriormente será estendida a outros conversores CC-CC, como os conversores *boost* 3SSC-VMC. Para o desenvolvimento matemático que se segue, novamente é necessário considerar que as ondulações de tensão e corrente nos elementos são desprezíveis.

Definindo a potência comutada por cada interruptor $P_{C(S)}$ como sendo o produto entre os valores máximos de tensão e corrente neste dispositivo, pode-se estabelecer:

$$P_{\mathrm{C(S)}} = V_{S(\mathrm{máx.})} \cdot I_{\mathrm{S(máx.)}}$$
(3.23)

Os máximos esforços de tensão e corrente em cada interruptor são dados conforme as expressões (3.24) e (3.25):

$$V_{S(\text{máx.})} = \frac{\frac{V_o}{2} + \frac{\Delta V_c}{8}}{VMC^{0,3}}$$
(3.24)

$$I_{S(\text{máx.})} = \frac{3 \cdot I_i}{4} \tag{3.25}$$

Para o equacionamento que se segue, conforme foi citado anteriormente, o conversor é considerado ideal. Assim, essa ondulação é desprezada na análise. Deste modo, a expressão (3.24) pode ser reduzida a (3.26).

$$V_{S(\text{måx.})} = \frac{V_o}{2 \cdot VMC^{0,3}}$$
(3.26)

Substituindo-se as expressões (3.25) e (3.26) em (3.23), tem-se:

$$P_{C(S)} = \frac{3 \cdot V_o \cdot I_i}{8 \cdot VMC^{0.3}}$$
(3.27)

Sabe-se ainda que a corrente de entrada I_i pode ser reescrita em função da corrente de saída. Desta forma, este parâmetro pode ser definido em (3.28) como:

$$I_{i} = \frac{I_{o} \cdot (VMC + 1)}{(1 - D)}$$
(3.28)

Novamente, substitui-se (3.28) em (3.27), obtendo-se assim (3.29):

$$P_{C(S)} = \frac{3 \cdot V_o \cdot I_o \cdot (VMC+1)}{8 \cdot VMC^{0,3} \cdot (1-D)}$$
(3.29)

Tem-se ainda que a potência de saída é dada em (3.30):

$$P_o = V_o \cdot I_o \tag{3.30}$$

De modo a simplificar a expressão, substitui-se (3.30) em (3.29), resultando em:

$$P_{C(S)} = \frac{3 \cdot P_o \cdot (VMC + 1)}{8 \cdot VMC^{0,3} \cdot (1 - D)}$$
(3.31)

A potência comutada por cada interruptor é parametrizada em termos da potência de saída como:

$$\overline{P_{C(S)}} = \frac{3 \cdot (VMC+1)}{8 \cdot VMC^{0,3} \cdot (1-D)}$$
(3.32)

O mesmo procedimento pode ser desenvolvido para os diodos retificadores, de modo que a respectiva expressão para a potência comutada também possa ser determinada. Neste caso, os esforços de tensão são os mesmos válidos para o interruptor. Porém, o esforço de corrente corresponde a apenas 25% da corrente no interruptor. Logo, a expressão (3.23) torna-se:

$$P_{\mathcal{C}(DR)} = V_{DR(\text{máx.})} \cdot I_{DR(\text{máx.})}$$
(3.33)

sendo que $P_{C(DR)}$ é a potência comutada por cada um dos diodos retificadores, $V_{DR \text{ (máx.)}}$ é a máxima tensão nos diodos retificadores e $I_{DR(\text{máx.)}}$ é a máxima corrente nos diodos retificadores.

Assim, os valores de $V_{DR(\text{máx.})}$ e $I_{DR(\text{máx.})}$ podem ser estabelecidos por (3.34) e (3.35).

$$V_{DR(\text{máx.})} = \frac{V_o}{2 \cdot VMC^{0,3}}$$
(3.34)

$$I_{DR(\text{máx.})} = \frac{I_i}{4} \tag{3.35}$$

Substituindo-se (3.34), (3.35) e (3.28) em (3.33), obtém-se:

$$P_{C(DR)} = \frac{P_o \cdot (VMC+1)}{8 \cdot VMC^{0.3} \cdot (1-D)}$$
(3.36)
Desta forma, a equação (3.36) pode ser parametrizada em relação à potência de saída.

$$\overline{P_{C(DR)}} = \frac{(VMC+1)}{8 \cdot VMC^{0,3} \cdot (1-D)}$$
(3.37)

Analogamente, o procedimento se repete para o cálculo da potência comutada para cada um dos diodos multiplicadores.

$$P_{\mathcal{C}(DM)} = V_{DM(\text{máx.})} \cdot I_{DM(\text{máx.})}$$
(3.38)

sendo que $P_{C(DM)}$ é a potência comutada por cada um dos diodos multiplicadores, $V_{DM(máx.)}$ é a máxima tensão nos diodos multiplicadores e $I_{DM(máx.)}$ é a máxima corrente nos diodos multiplicadores.

Neste caso, os esforços máximos de tensão e corrente nos diodos multiplicadores são dados em (3.39) e (3.40), respectivamente. Contata-se que os esforços de tensão dados em (3.39) são o dobro do valor correspondente aos interruptores controlados.

$$V_{DM(\text{máx.})} = 2 \cdot V_s = \frac{V_o}{VMC^{0,3}}$$
(3.39)

$$I_{DM(\text{máx.})} = \frac{I_i}{4} \tag{3.40}$$

Substituindo-se (3.39) e (3.40) em (3.38), pode-se escrever a expressão da potência comutada para os diodos multiplicadores como:

$$P_{C(DM)} = \frac{V_o \cdot I_o \cdot (VMC+1)}{4 \cdot VMC^{0,3} \cdot (1-D)}$$
(3.41)

Mais uma vez, substitui-se (3.30) em (3.41), obtendo a expressão de potência comutada em função da potência de saída:

$$P_{C(DM)} = \frac{P_o \cdot (VMC+1)}{4 \cdot VMC^{0.3} \cdot (1-D)}$$
(3.42)

Posteriormente, parametriza-se (3.42) em relação à potência de saída, obtendo-se (3.43):

$$\overline{P_{C(DM)}} = \frac{(VMC+1)}{4 \cdot VMC^{0,3} \cdot (1-D)}$$
(3.43)

A potência comutada total normalizada dos dispositivos semicondutores, definida como $\overline{P_{C(\text{total})(\text{DS})}}$ é dada pela soma das potências comutadas em todos os elementos semicondutores, definidas pelas equações (3.32), (3.37) e (3.43). Além disso, o número de diodos multiplicadores nos conversores *boost* 3SSC-VMCs é diretamente proporcional ao número de VMCs. Desta forma, a potência comutada total pelos dispositivos semicondutores no conversor 3SSC-VMC é dada por:

$$\overline{P_{C(\text{total})(\text{DS})}} = 2 \cdot (\overline{P_{C(S)}} + VMC \cdot \overline{P_{C(DM)}} + P_{C(DR)})$$
(3.44)

Finalmente, generaliza-se a expressão (3.44) para várias células multiplicadoras de tensão conforme (3.45).

$$\overline{P_{C(\text{total})(DS)}} = \frac{(VMC+1) \cdot (VMC+2)}{2 \cdot VMC^{0,3} \cdot (1-D)}$$
(3.45)

Naturalmente, o valor de $\overline{P_{C(\text{total})(\text{DS})}}$ depende da razão cíclica que, por sua vez, define o ponto de operação da topologia. Este era um resultado esperado, pois se a potência de saída for considerada constante, os esforços de tensão e de corrente nos elementos semicondutores tornam-se uma função das especificações do conversor.

A potência comutada total pelos dispositivos semicondutores para o conversor *boost* 3SSC-VMC=1 é definida em (3.46). Considerando $0 \le D \le 1$, a expressão (3.46) pode ser representada graficamente por meio da Fig. 3.2.

$$\overline{P_{\mathrm{C(total)(DS)}}} = \frac{3}{(1-D)} \tag{3.46}$$

A potência comutada total pelos dispositivos semicondutores para o conversor *boost* 3SSC-VMC=2 é definida em (3.47) Considerando $0 \le D \le 1$, a expressão (3.47) pode ser representada graficamente por meio da Fig. 3.3.

$$\overline{P_{\mathcal{C}(\text{total})(\text{DS})}} = \frac{4,87}{(1-D)} \tag{3.47}$$



Fig. 3.2 – Gráfico da potência comutada total normalizada nos dispositivos semicondutores para o conversor *boost* 3SSC-VMC=1.



Fig. 3.3 – Gráfico da potência comutada total normalizada nos dispositivos semicondutores para o conversor *boost* 3SSC-VMC=2.

Finalmente, a potência comutada total nos dispositivos semicondutores para o conversor *boost* 3SSC-VMC=3 é dada em (3.48). Considerando $0 \le D \le 1$, a expressão (3.48) pode ser representada graficamente por meio da Fig. 3.4.

$$\overline{P_{C(total)(DS)}} = \frac{7,19}{(1-D)}$$
 (3.48)

Constata-se que à medida que aumenta o número de células multiplicadoras de tensão, a potência comutada pelos semicondutores tende a aumentar. Esse fato já era esperado, uma vez que aumenta o número de diodos multiplicadores e consequentemente as perdas por comutação e condução no conversor, conforme pode ser evidenciado graficamente na Fig. 3.5.



Fig. 3.4 – Gráfico da potência comutada total normalizada nos dispositivos semicondutores para o conversor *boost* 3SSC-VMC=3.

A Fig. 3.5 estabelece uma comparação para a potência comutada total nos dispositivos semicondutores considerando as três configurações de conversores baseado nas células de três estados e células multiplicadoras de tensão. À medida que aumenta o número de células multiplicadoras de tensão, a potência comutada nos dispositivos semicondutores tende aumentar juntamente com as perdas em virtude do maior número de diodos e capacitores das configurações. Além disso, constata-se que quanto menor for número de células multiplicadoras de tensão, maior será a razão cíclica teórica máxima que o conversor poderá operar. Teoricamente, quando a razão cíclica tende à unidade, a tensão de saída tende ao infinito. Na prática, os elementos parasitas e não idealidades tais como as resistências intrínsecas do indutor e dos capacitores impedem o aumento da tensão acima de certo limite, pois as perdas nesses componentes se tornam maiores que a energia transferida para o indutor. Nessas condições, o rendimento diminui drasticamente.



Fig. 3.5 – Comparação das curvas da potência comutada total normalizada nos dispositivos semicondutores para o conversor *boost* 3SSC-VMC=1, 3SSC-VMC=2 e 3SSC-VMC=3.

Conforme foi mencionado anteriormente, em termos práticos, quanto maior for o valor da potência comutada, maiores serão os esforços de corrente e de tensão nos semicondutores, os quais possuem influência direta no rendimento global do conversor. Portanto, ao se comparar diversas topologias de conversores estáticos em termos do parâmetro $\overline{P_{C(\text{total})(DS)}}$, é possível determinar qual destas estruturas apresenta o melhor desempenho no ponto de operação em questão sem o desenvolvimento de uma análise matemática ampla e por vezes complexa como pode ser percebido em [69] e [73]. Assim, se o estágio de potência de um dado conversor possuir um grande número de interruptores controlados e diodos, este conceito torna-se bastante útil no que tange à escolha de uma dada estrutura para uma aplicação específica.

3.5 – ANÁLISE DA POTÊNCIA COMUTADA PELO INDUTOR BOOST

Comparando-se os conversores *buck-boost*, Cuk, SEPIC e zeta em um mesmo ponto de operação [69], verifica-se que todos possuem a mesma potência comutada e, assim, valores semelhantes para as perdas nos semicondutores. Porém, o rendimento global depende de outros tipos de perdas, como aquelas existentes nos elementos parasitas.

Segundo as curvas apresentadas na Fig. 2.1 (b) e na Fig. 2.1 (c), tanto o ganho estático quanto o rendimento são limitados fortemente na prática pela presença da resistência intrínseca do indutor. Então, espera-se que a análise da potência "comutada" pelo indutor traga informações importantes no que se refere ao rendimento de uma dada estrutura. Dessa forma, torna-se interessante a realização dessa análise nos conversores supracitados.

De acordo com a Tabela 3.1, a potência comutada total pelos dispositivos semicondutores no conversor *boost* convencional é dada por:

$$\overline{P_{C(\text{total})(DS)}} = \frac{2}{1 - D}$$
(3.49)

Diante do exposto, surge a necessidade de analisar as perdas no indutor para o conversor *boost* clássico, de forma que seja possível avaliar o impacto das perdas magnéticas na potência comutada total, principalmente em aplicações com altas taxas de conversão.

Considerando o conversor *boost* convencional ideal, os máximos valores da tensão em módulo e da corrente no indutor são dados por:

$$V_{L(\text{máx.})} = V_o - (1 - D) \cdot V_o \tag{3.50}$$

$$I_{L(\text{máx.})} = \frac{I_o}{(1-D)}$$
(3.51)

sendo que $V_{Lb(max.)}$ e $I_{Lb(max.)}$ representam a tensão máxima e corrente máxima no indutor *boost*, respectivamente.

Desse modo, pode-se definir a potência "comutada" pelo indutor como:

$$P_{\mathcal{C}(L)} = V_{L(\text{máx.})} \cdot \mathbf{I}_{L(\text{máx.})}$$
(3.52)

Substituindo-se as expressões (3.50) e (3.51) em (3.52), chega-se a:

$$P_{C(L)} = \frac{D \cdot \mathbf{P}_o}{(1 - D)} \tag{3.53}$$

A expressão (3.53) pode então ser normalizada em relação à potência de saída, resultando:

$$\overline{P_{C(L)}} = \frac{D}{(1-D)} \tag{3.54}$$

Portanto, define-se a potência comutada total no conversor *boost* considerando os esforços máximos no indutor. Consequentemente, essa grandeza pode ser obtida pela soma de (3.49) e (3.54), isto é:

$$\overline{P_{C(\text{total})(\text{boost})}} = \frac{2}{(1-D)} + \frac{D}{(1-D)} = \frac{2+D}{(1-D)}$$
(3.55)

Repetindo-se o mesmo procedimento realizado anteriormente determina-se a potência "comutada" total pelo indutor n os conversores *boost* 3SSC-VMC.

Os máximos esforços de tensão e corrente no indutor são dados por:

$$V_{L(\text{máx.})} = 0,15 \cdot V_o \tag{3.56}$$

$$I_{L(\text{máx.})} = I_i \tag{3.57}$$

Analogamente, a potência "comutada" no indutor é dada por:

$$P_{L(\text{máx.})} = V_{L(\text{máx.})} \cdot I_{L(\text{máx.})}$$
(3.58)

Substituindo-se as expressões (3.56) e (3.57) em (3.58), chega-se a:

$$P_{L(\text{máx.})} = 0,15 \cdot V_o \cdot I_i \tag{3.59}$$

Sabe-se ainda que a corrente de entrada é uma função da corrente de saída e do número de células multiplicadoras de tensão.

$$I_{i} = \frac{I_{o} \cdot (VMC + 1)}{(1 - D)}$$
(3.60)

Desse modo, pode-se substituir (3.60) em (3.59), resultando em:

$$P_{\rm C(L)} = \frac{0.15 \cdot V_o \cdot I_o \cdot (VMC + 1)}{(1 - D)}$$
(3.61)

A expressão (3.61) pode então ser normalizada em relação à potência de saída como:

$$\overline{P_{C(L)}} = \frac{0.15 \cdot (VMC + 1)}{(1 - D)}$$
(3.62)

Portanto, a potência comutada total normalizada para os conversores baseados na célula de comutação de três estados com células multiplicadoras de tensão é dada pela soma das potências comutadas totais normalizada dos dispositivos semicondutores e a contribuição da potência "comutada" pelo indutor, definidas em (3.45) e (3.62), respectivamente.

$$\overline{P_{C(\text{total})(3SSC-VMC)}} = \frac{(VMC+1) \cdot (VMC+2)}{2 \cdot VMC^{0,3} \cdot (1-D)} + \frac{0.15 \cdot (VMC+1)}{(1-D)} =$$

$$= \frac{VMC+1}{1-D} \cdot \left(\frac{(VMC+2) + 0.3 \cdot VMC^{0,3}}{2 \cdot VMC^{0,3}}\right)$$
(3.63)

Analogamente, aplica-se o procedimento supracitado para obtenção da potência "comutada" nos indutores do conversor *boost* quadrático.

Os máximos esforços tensão e corrente no indutor são dados por:

$$V_{L1(\text{máx.})} = \frac{V_i}{(1-D)} - V_i$$
(3.64)

$$I_{L1(\text{máx.})} = I_i \tag{3.65}$$

Portanto, o máximo esforço no indutor L_1 é dado por:

$$P_{C(L1)} = V_{L1(m\acute{a}x.)} \cdot I_{L1(m\acute{a}x.)}$$
(3.66)

Substituindo-se (3.64) e (3.65) em (3.66) resulta em:

$$P_{C(L1)} = V_i \cdot \left(\frac{1}{1-D} - 1\right) \cdot I_i$$
 (3.67)

Sabe-se ainda que I_i é dada por:

$$I_i = \frac{I_o}{(1-D)^2}$$
(3.68)

Substituindo (2.11) e (3.68) em (3.67) e, na sequência, normalizando em relação à potência de saída, obtém-se:

$$\overline{P_{C(L1)}} = \frac{D}{(1-D)}$$
(3.69)

Analogamente, realiza-se o mesmo procedimento para a obtenção da potência "comutada" no indutor L_2 :Os esforços máximos de tensão e corrente são dados por:

$$V_{L2(\text{máx.})} = V_o - \frac{V_i}{(1 - D)}$$
(3.70)

$$I_{L2(\text{máx.})} = \frac{I_o}{(1-D)}$$
(3.71)

$$P_{C(L2)} = V_{L2(máx.)} \cdot I_{L2(máx.)}$$
(3.72)

Substituindo (2.11) em (3.70) e, na sequência, (3.70) e (3.71) em (3.72), obtém-se:

$$P_{\mathcal{C}(L2)} = \frac{D \cdot P_o}{(1 - D)} \tag{3.73}$$

Normalizando (3.73) em função da potência da saída, obtém-se:

$$\overline{P_{\mathcal{C}(L2)}} = \frac{D}{(1-D)} \tag{3.74}$$

Finalmente, a potência comutada total obtida para o conversor boost quadrático é dada por:

$$\overline{P_{C(\text{total})(quad)}} = \overline{P_{C(\text{total})(\text{DS})}} + \overline{P_{C(L1)}} + \overline{P_{C(L2)}}$$
(3.75)

$$\overline{P_{C(\text{total})(quad.)}} = \frac{2 \cdot (2-D)}{(1-D)^2} + \frac{D}{(1-D)} + \frac{D}{(1-D)} = \frac{2 \cdot (2-D^2)}{(1-D)^2}$$
(3.76)

A potência comutada total considerando tanto os semicondutores quanto os indutores nos conversores analisados anteriormente é mostrada na Fig. 3.6 (a), na Fig. 3.6 (b) e na Fig. 3.6 (c).





(c)

Fig. 3.6 – Potência comutada total considerando os semicondutores e o(s) indutor(es) no (a) conversor *boost* convencional (b) conversor *boost* quadrático e (c) conversores 3SSC-VMC.

Para ilustrar o efeito da potência comutada total incluindo-se a presença do indutor, considera-se uma situação hipotética, na qual se deseja um ganho de tensão de 10 vezes, ou seja, $G_v=(V_o/V_i)=10$. Os parâmetros pertinentes aos cinco conversores analisados são exibidos na Tabela 3.2.

Conversor	Razão cíclica (D)	Potência Comutada Total
Boost convencional	<i>D</i> =0,9	$\overline{P_{C(\text{total})(\text{boost})}} = 29$
Boost quadrático	<i>D</i> =0,68	$\overline{P_{C(\text{total})(\text{quad})}} = 30,03$
Boost 3SSC-VMC=1	<i>D</i> =0,8	$\overline{P_{C(\text{total})(3\text{SSC-VMC})}} = 16,5$
Boost 3SSC-VMC=2	<i>D</i> =0,7	$\overline{P_{C(\text{total})(3\text{SSC-VMC})}} = 17,73$
Boost 3SSC-VMC=3	<i>D</i> =0,6	$\overline{P_{C(\text{total})(3SSC-VMC)}} = 19,48$

Tabela 3.2 – Comparação entre a potência comutada total e razão cíclica nominal para os conversores *boost* CC-CC.

Por meio da análise da Tabela 3.2 e da Fig. 3.6 (a), Fig. 3.6 (b) e Fig. 3.6 (c), constata-se que o conversor *boost* 3SSC-VMC=1 é aquele que apresenta menor potência comutada total para o ponto de operação analisado e, desse modo, possuirá maior rendimento, pois a potência comutada está intimamente ligada às perdas existentes nos conversores.

Os conversores *boost* quadrático e *boost* convencional apresentam potências comutadas totais muito próximas. Assim, o rendimento também será aproximado no ponto de operação escolhido. Entretanto, outros fatores devem ser considerados segundo uma análise mais criteriosa. Aspectos relacionados a valores elevados de razões cíclicas implicam a necessidade de circuitos de acionamentos bastante caros e precisos.

É importante salientar que as topologias *boost* 3SSC-VMC possuem potência comutada inferior aos demais conversores analisados. Esse fato era esperado, pois os conversores supracitados são mais adequados para aplicações que demandam altas taxas de conversão. Em contrapartida, necessitam de um número maior de componentes no estágio de potência.

3.6 – CONSIDERAÇÕS FINAIS

O valor das perdas nos semicondutores de potência de um determinado conversor está diretamente relacionado com o volume total e com o custo final do conversor. Entretanto, a

determinação das perdas não depende apenas da topologia. Depende também da frequência de comutação, do tipo de dispositivo semicondutor utilizado, da modulação empregada, sem considerar as características de *layout* que introduzem elementos parasitas que prejudicam o funcionamento do circuito.

O conceito de potência comutada aplicado neste documento estabelece um critério alternativo que possibilita a realização, de forma simples, rápida e objetiva, de uma análise comparativa entre diversas topologias, permitindo determinar quais estruturas não apresentam um bom desempenho em um determinado ponto de operação. Essa análise pode ser feita utilizando apenas a razão cíclica em cada topologia. Para calcular o valor da razão cíclica de cada conversor, deve-se obedecer a característica de ganho estático do conversor analisado. Em síntese, o conversor que apresentar maior potência comutada apresentará menor rendimento. Uma vez que as perdas estão intimamente ligadas à máxima potência dissipada por cada elemento semicondutor, verifica-se dessa forma que a potência comutada e o rendimento são grandezas inversamente proporcionais. Além disso, constata-se que a resistência intrínseca ao indutor tem papel determinante nas perdas. Dessa maneira, essa parcela não pode ser desprezada em uma análise da potência comutada, pois pode acarretar em erros de interpretação.

Contudo, o rendimento, volume e custos só podem ser quantitativamente avaliados por meio dos métodos tradicionais. O conceito de potência comutada deve ser utilizado apenas para uma análise qualitativa, uma vez que os resultados obtidos por meio deste método consideram apenas as características próprias de cada topologia.

A metodologia desenvolvida pode ser aplicada de forma qualitativa a qualquer tipo ou classe de conversor estático, desde que os esforços de tensão e correntes nos elementos semicondutores e no(s) indutor(es) sejam conhecidos. Entretanto, uma análise mais detalhada deve ser realizada para quantificar propriamente as perdas existentes, bem como verificar o desempenho do conversor ao longo de uma ampla faixa de carga. Isto será efetivamente apresentado no Capítulo 4 para os conversores CC-CC previamente estudados.

CAPÍTULO 4

ANÁLISE DO DESEMPENHO DE CONVERSORES *BOOST* CC-CC NÃO ISOLADOS E VALIDAÇÃO DO CONCEITO DA POTÊNCIA COMUTADA

4.1 – CONSIDERAÇÕES INICIAIS

Neste capítulo, apresentam-se os resultados obtidos por simulações para os conversores CC-CC com elevado ganho de tensão operando em modo de condução contínua. O roteiro de projeto desenvolvido não é descrito em detalhes, mas pode ser facilmente reproduzido a partir das equações mencionadas no Capítulo 2 e 3. Além disso, os esforços de tensão e de corrente nos semicondutores são apresentados, visto que estes consistem na base da proposta deste trabalho.

Por fim, a partir dos estudos teóricos, são obtidas as curvas de rendimento total para todas as estruturas estudadas nos capítulos anteriores. Para isto, é necessário calcular as perdas em todos os componentes do circuito, representados pelos elementos magnéticos e semicondutores.

Aplica-se então o conceito da potência total comutada pelo conversor, o qual foi desenvolvido no Capítulo 3 e permite determinar de forma qualitativa qual topologia apresenta o melhor desempenho. No sentido de validar estes conceitos, as curvas de potência comutada para todas as estruturas obtidas por simulação computacional empregando o aplicativo PSIM® são mostradas, de modo que é possível compará-las com as expressões definidas anteriormente.

4.2 – PROJETO DOS CONVERSORES CC-CC

Nesta seção, são apresentadas as especificações de projeto para as topologias dos conversores CC-CC supracitados operando em modo condução contínua. É importante salientar que o ponto de operação escolhido para os conversores analisados é o mesmo estabelecido em [64], sendo que foram confeccionados protótipos experimentais e obtidas as curvas de rendimento dos conversores *boost* 3SSC-VMC. Entretanto, visto que cada topologia possui características próprias, as quais têm impacto direto no desempenho global da estrutura, é necessária a análise detalhada de cada conversor.

73

Utilizando-se as equações apresentadas no Capítulo 2 e as especificações da Tabela 4.1, os conversores foram projetados. Além disso, é importante salientar que não será exibido o projeto de magnéticos, o qual pode ser facilmente reproduzido a partir de informações contidas em [75]. Devese ressaltar que, para uma comparação adequada, os mesmos valores de tensão de entrada, tensão de saída, potência na carga, frequência de comutação, ondulação da corrente no indutor e ondulação da tensão no capacitor foram adotados, segundo as premissas de [69] e [73].

	Especificação					
Parâmetro	Boost	VMC=1	VMC=2	VMC=3	<i>Boost</i> Quadrático	
Tensão de entrada CC	<i>V</i> _{<i>i</i>} =48 V	<i>V</i> _{<i>i</i>} =48 V	<i>V</i> _{<i>i</i>} =48 V	<i>V</i> _{<i>i</i>} =48 V	<i>V_i</i> =48 V	
Tensão de saída CC	V _o =400 V	<i>V</i> _o =400 V	<i>V</i> _o =400 V	<i>V</i> _o =400 V	<i>V</i> _o =400 V	
Razão cíclica nominal	D=0,88	D=0,790	D=0,685	D=0,580	D=0,654	
Potência de saída nominal	<i>P</i> _o =1000 W	<i>P</i> _o =1000 W	<i>P</i> _o =1000 W	<i>P</i> _o =1000 W	<i>P</i> _o =1000 W	
Frequência de comutação	$f_s=25 \text{ kHz}$	$f_s=25 \text{ kHz}$	$f_s=25 \text{ kHz}$	$f_s=25 \text{ kHz}$	$f_s=25 \text{ kHz}$	
Ondulação da corrente no(s) indutor(es)	$\Delta I_L = 0,15 \cdot I_L$	$\Delta I_L = 0,15 \cdot I_L$	$\Delta I_L = 0,15 \cdot I_L$	$\Delta I_L = 0, 15 \cdot I_L$	$\Delta I_L = 0, 15 \cdot I_L$	
Ondulação da tensão no(s) capacitor(es)	$\Delta V_o = 0,05 \cdot V_o$	$\Delta V_o = 0,05 \cdot V_o$	$\Delta V_o = 0,05 \cdot V_o$	$\Delta V_o = 0,05 \cdot V_o$	$\Delta V_o = 0,05 \cdot V_o$	
Indutor(es)	<i>L_b</i> =4,5 mH -Núcleo NEE 100/59/27 - 257 espiras - 2 fios AWG 19	<i>L</i> =130 μH - Núcleo Toroidal 58195A2 - 22 espiras - 1 fio AWG 26	<i>L</i> =70 μH - Núcleo Toroidal 58195A2 - 22 espiras - 1 fio AWG 26	L=70 μH - Núcleo Toroidal 58195A2 - 22 espiras - 1 fio AWG 26	L ₁ =3,34 mH - Núcleo NEE 100/59/27 - 190 espiras - 2 fios AWG19 L ₂ =9,66 mH - Núcleo NEE 100/59/27 - 127 espiras - 1 fio AWG19	
Autotransformador	_	- NEE 55/28/21 - Fio AWG 26 N_p = 28 espiras N_s =28 espiras -2 fios AWG 26	- NEE 55/28/21 - Fio AWG 26 N _p = 28 espiras N _s =28 espiras - 2 fios AWG 26	- NEE 55/28/21 - Fio AWG 26 N_p = 28 espiras N_s =28 espiras - 2 fios AWG 26	_	
Capacitor(es)	<i>C_o</i> =4,4 µF	$C_1 = C_2 = 2,2 \ \mu F$ $C_o = 670 \ \mu F$	$C_1 = C_2 = 4,4 \ \mu F$ $C_3 = C_4 = 2,2 \ \mu F$ $C_o = 670 \ \mu F$	$C_{1} = C_{2} = 4,4 \mu F$ $C_{3} = C_{4} = 3,2 \mu F$ $C_{5} = C_{6} = 2,2 \mu F$ $C_{o} = 670 \mu F$	<i>C</i> ₁ =9,434 μF <i>C</i> _o =3,2 μF	

Tabela 4.1 – Especificações dos conversores CC-CC.

Por meio das equações apresentadas no Capítulo 2, foram calculados os esforços de tensão e corrente nos semicondutores para os conversores elevadores, de acordo com a Tabela 4.2, Tabela 4.3 e Tabela 4.4. As especificações de todos os semicondutores utilizados no cálculo dos esforços

em todos os conversores e suas respectivas características são exibidas na Tabela 4.5, Tabela 4.6, Tabela 4.7 e Tabela 4.8.

É importante ressaltar que para o cálculo dos esforços nos elementos semicondutores dos conversores *boost* convencional e *boost* quadrático foram utilizados os interruptores controlados do tipo MOSFET e diodos ultrarrápidos, fornecidos pelos fabricantes Toshiba e *International Rectifier*, respectivamente.

Parâmetro	Especificação
Corrente média no interruptor S	<i>I_{S(méd.)}</i> =18,33 A
Corrente eficaz no interruptor S	<i>I_{S(ef.)}</i> =19,54 A
Corrente máxima no interruptor S	<i>I_{S(máx.)}</i> =21,02 A
Tensão máxima no interruptor S	$V_{S(rev.)}$ =400 V
Corrente média no diodo D	<i>I_{D(méd.)}</i> =2,50 A
Corrente eficaz no diodo D	<i>I_{D(ef.)}</i> =7,27 A
Corrente máxima no diodo D	I _{D(máx.)} =20,96 A
Tensão reversa no diodo D	<i>V_{D(rev.)}</i> =400 V

Tabela 4.2 – Esforços de tensão e corrente nos semicondutores do conversor boost convencional.

Tabela 4.3 – Esforços de tensão e corrente nos semicondutores do conversor boost quadrático a um interruptor.

Esforços	Boost Quadrático
Corrente média no interruptor S	<i>I_{S(méd.)}</i> =18,33 A
Corrente eficaz no interruptor S	<i>I_{S(ef.)}</i> =22,68 A
Corrente máxima no interruptor S	<i>I_{S(máx.)}=</i> 28,37 A
Tensão máxima no interruptor S	$V_{S(rev.)}$ =400 V
Corrente média no diodo D_I	<i>I</i> _{D1(méd.)} =13,16 A
Corrente eficaz no diodo D_1	<i>I</i> _{D1(ef.)} =15,158 A
Corrente máxima no diodo D_1	<i>I</i> _{D1(máx.)} =20,96 A
Tensão reversa no diodo D_1	$V_{D1(rev.)}$ =261,40 V
Corrente média no diodo D_2	I _{D2(méd.)} =7,27 A
Corrente eficaz no diodo D_2	<i>I</i> _{D2(ef.)} =12,33 A
Corrente máxima no diodo D_2	I _{D2(máx.)} =20,96 A
Tensão reversa no diodo D_2	<i>V_{D2(rev.)}</i> =138,55 V
Corrente média no diodo D_3	<i>I</i> _{D3(méd.)} =2,50 A
Corrente eficaz no diodo D_3	<i>I</i> _{D3(ef.)} =4,25 A
Corrente máxima no diodo D_3	I _{D3(máx.)} =7,40 A
Tensão reversa no diodo D_3	$V_{D3(rev.)}$ =400 V

Por meio da análise da Tabela 4.2, constata-se que o conversor *boost* convencional apresenta elevados de esforços de tensão e corrente nos seus elementos do circuito de potência. Desta

75

maneira, as perdas por condução e comutação são consideráveis, o que acarreta uma redução significativa do rendimento. Quando se analisa a Tabela 4.3, verifica-se uma diminuição de esforços de tensão nos elementos do primeiro estágio (D_1 e D_2) do conversor *boost* quadrático. No entanto, o diodo do último estágio (D_3) e o interruptor (*S*) ficam submetidos a elevados esforços de tensão.

Constata-se pela Tabela 4.4 que existem diferenças nos valores dos esforços de tensão e corrente aos quais os componentes estão submetidos para configurações com números distintos de células multiplicadoras de tensão. A corrente média nos diodos multiplicadores e retificadores é mesma, independentemente do número de estágios multiplicadores, enquanto os esforços de tensão sobre os diodos multiplicadores são iguais em cada configuração. Além disso, os esforços de corrente nos interruptores controlados são reduzidos à medida que aumenta o número de VMC.

Esforços	Boost 3SSC-VMC=1	Boost 3SSC-VMC=2	Boost 3SSC-VMC=3
Corrente média nos interruptores S_1 e S_2	I _{SI, S2(méd.)} =11,22 A	I _{S1, S2(méd.)} =10,77 A	$I_{Sl, S2(méd.)} = 11,22 \text{ A}$
Corrente eficaz nos interruptores $S_1 e S_2$	I _{SI, S2(ef.)} =12,86 A	$I_{SI, S2(ef.)} = 14,10 \text{ A}$	$I_{Sl, S2(ef)} = 15,18 \text{ A}$
Corrente máxima nos interruptores $S_1 e S_2$	I _{S1, S2 (máx.)} =22,43 A	I _{SI, S2 (máx.)} =23,43 A	I _{S1, S2 (máx.)} =23,43 A
Tensão máxima nos interruptores $S_1 e S_2$	$V_{SI, S2(rev.)} = 202,5 V$	$V_{SI, S2(rev.)} = 164,48 V$	$V_{SI, S2(rev.)} = 145,64 V$
Corrente média nos diodos $D_1 e D_2$	$I_{DI, D2(méd.)} = 1,32 \text{ A}$	$I_{D1, D2(méd.)} = 1,32 \text{ A}$	$I_{D1, D2(méd.)}$ =1,32 A
Corrente eficaz nos diodos $D_1 e D_2$	I _{D1, D2(ef.)} =2,81 A	$I_{D1, D2(ef.)}$ =3,32 A	$I_{D1, D2(ef.)}=3,9 \text{ A}$
Corrente máxima nos diodos $D_1 e D_2$	I _{D1, D2(máx.)} =8,00 A	I _{D1, D2(máx.)} =10,23 A	I _{D1, D2(máx.)} =10,83 A
Tensão reversa nos diodos D_1 e D_2	$V_{D1, D2(rev.)}$ =405 V	V _{D1, D2(rev.)} =328,96 V	V _{D1, D2(rev.)} =291,28 V
Corrente média nos diodos D_3 e D_4	$I_{D3, D4(méd.)} = 1,32 \text{ A}$	I _{D3, D4(méd.)} =1,32 A	$I_{D3, D4(méd.)}$ =1,32 A
Corrente eficaz nos diodos D_3 e D_4	I _{D3, D4(ef.)} =2,81 A	<i>I</i> _{D3, D4(ef.)} =3,71 A	<i>I</i> _{D3, D4(ef.)} =3,57 A
Corrente máxima nos diodos D_3 e D_4	I _{D3, D4(máx.)} =14,58 A	I _{D3, D4(máx.)} =14,50 A	I _{D3, D4(máx.)} =10,52 A
Tensão reversa nos diodos D_3 e D_4	V _{D3, D4(rev.)} =202,50 V	$V_{D3, D4(rev.)}$ = 328,96 V	$V_{D3, D4(rev.)} = 291,28 V$
Corrente média nos diodos D_5 e D_6	—	I _{D5, D6(méd.)} =1,32 A	$I_{D5, D6(méd.)}$ =1,32 A
Corrente eficaz nos diodos D_5 e D_6	-	I _{D5, D6(ef.)} =2,81 A	<i>I</i> _{D5, D6(ef.)} =3,48 A
Corrente máxima nos diodos D_5 e D_6	—	I _{D5, D6(máx)} =7,79 A	I _{D5, D6(máx)} =14,01 A
Tensão reversa nos diodos D_5 e D_6	—	V _{D5, D6(rev.)} =328,92 V	V _{D5, D6(rev.)} =291,28 V
Corrente média nos diodos D_7 e D_8	-	_	$I_{D7, D8(méd.)}$ =1,32 A
Corrente eficaz nos diodos D_7 e D_8	—	—	I _{D7, D8(ef.)} =2,78 A
Corrente máxima nos diodos D_7 e D_8	_	_	I _{D7, D8(máx.)} =8,82 A
Tensão reversa nos diodos D_7 e D_8	_	_	$V_{D7, D8(\text{rev.})} = 145,64 \text{ V}$

Tabela 4.4 – Esforços de tensão e corrente nos semicondutores do conversor *boost* 3SSC com diferentes números de células multiplicadoras de tensão.

4.3 – CÁLCULO DAS PERDAS E OBTENÇÃO DAS CURVAS DE RENDIMENTO

A Tabela 4.5, a Tabela 4.6, a Tabela 4.7 e a Tabela 4.8 apresentam todos os parâmetros pertinentes aos semicondutores utilizados para avaliação do desempenho teórico dos conversores analisados.

Tabela 4.5 – Especificação dos interruptores nos conversores boost 3SSC-VMC.

Característica	Especificação
Modelo	MOSFET IRFP4247
Fabricante	International Rectifier
Corrente máxima de dreno @25°C	<i>I</i> _D =46 A
Máximo pico de corrente repetitiva	<i>I_{FRM}</i> =130 A
Tensão máxima entre dreno e fonte	V _{DS} =200 V
Resistência de condução	$R_{DS(O!N)}=0,21 \ \Omega$
Tempo de subida	$t_r=20 \text{ ns}$
Tempo de descida	$t_{f}=31$ ns
Tempo de atraso	$t_{off}=21 \text{ ns}$
Tensão direta no diodo	V _{SD} =1,3 V

Tabela 4.6 – Especificação dos diodos usados nos conversores boost 3SSC-VMC.

Característica	Especificação
Modelo	Diodo ultrarrápido HFA25PB60
Fabricante	International Rectifier
Corrente direta	<i>I_F</i> =25 A
Tensão de ruptura reversa	V_R =600 V
Pico máximo de corrente repetitiva	<i>I_{FRM}</i> =100 A
Corrente máxima de recuperação reversa	<i>I_{rrM}</i> =15 A
Tempo de recuperação reversa	$t_{rr}=115 \text{ ns}$

Tabela 4.7 – Especificação de interruptores usados nos conversores boost e boost quadrático.

Característica	Especificação
Modelo	MOSFET 2SK3131
Fabricante	Toshiba
Corrente máxima de dreno @25°C	<i>I_D</i> =50 A
Máximo pico de corrente repetitiva	<i>I_{FRM}=</i> 200 A
Tensão máxima entre dreno e fonte	<i>V_{D\$}</i> =500 V
Resistência de condução	$R_{DS(ON)}=0,11 \Omega$
Tempo de subida	$t_r = 105 \text{ ns}$
Tempo de descida	$t_f = 65 \text{ ns}$
Tempo de atraso	t_{off} =245 ns
Tensão direta no diodo	V_{DSF} =1,7 V

O rendimento teórico dos conversores supracitados pode ser obtido pela seguinte expressão:

$$\eta_{\%} = \frac{P_o}{P_o + \text{Perdas}}$$
(3.77)

O valor das perdas está relacionado a não idealidades existentes nos elementos magnéticos, tais como indutores e transformadores, bem como nos elementos semicondutores, a exemplo de interruptores controlados (MOSFETs e IGBTs) e não controlados (diodos).

Tabela 4.8 - Especificação dos diodos usados nos conversores boost e boost quadrático.

Característica	Especificação
Modelo	Diodo ultrarrápido HFA25PB60
Fabricante	International Rectifier
Corrente direta	<i>I_F</i> =25 A
Tensão de ruptura reversa	V_R =600 V
Pico máximo de corrente repetitiva	<i>I_{FRM}</i> =100 A
Corrente máxima de recuperação reversa	<i>I_{rrM}</i> =15 A
Tempo de recuperação reversa	$t_{rr}=115 \ ns$

Na sequência, apresenta-se detalhadamente o mecanismo de perdas envolvendo os conversores estudados, o qual inclui as perdas nos semicondutores e elementos magnéticos, conforme pode ser visto nas Tabela 4.9, Tabela 4.10, Tabela 4.11, Tabela 4.12 e Tabela 4.13. É importante salientar que as perdas foram calculadas para o ponto de operação nominal definido na Tabela 4.1.

Comisondutores	Perdas			
Semicondutores	Condução	Comutação	Total	
Diodo D	<i>P_{cond.(D)}</i> =5,85 W	$P_{comut.(D)}=1,12 \text{ W}$	$P_{D(total)}$ =6,97 W	
Interrruptor S	$P_{cond.(S)}$ =42,02 W	$P_{comut.(S)}$ =52,71 W	<i>P_{S(total)}</i> =94,73 W	
Total	$P_{cond.(total)}$ =47,87 W	$P_{com.(total)}$ =53,83W	$P_{(total)} = 101,70 \text{ W}$	
Elementos		Perdas		
Magnéticos	Cobre	Núcleo	Total	
L	$P_{Cu,(L)}=243,27 \text{ W}$	$P_{nucleo,(L)}$ =4,77 W	$P_{L(total)} = 248,04 \text{ W}$	

Tabela 4.9 – Perdas nos semicondutores e elementos magnéticos do conversor boost convencional.

Tabela 4.10 - Perdas nos semicondutores e elementos magnéticos no conversor boost quadrático.

Somioondutorog	Perdas			
Semicondutores	Condução	Comutação	Total	
Diodo D_1	$P_{cond.(DI)}=31,88 \text{ W}$	$P_{comut.(DI)}=0,73 \text{ W}$	$P_{DI(total)}$ =32,61 W	
Diodo D_2	$P_{cond.(D2)}=0,28 \text{ W}$	$P_{comut.(D2)}=0,39 \text{ W}$	$P_{D2(total)} = 10,67 \text{ W}$	
Diodo D_3	$P_{cond.(D3)}=4,15 \text{ W}$	$P_{comut.(D3)} = 1,12 \text{ W}$	$P_{D3(total)}$ =5,27 W	
Interruptor S	$P_{cond.(SI)}$ =56,57 W	$P_{comut.(SI)}$ =52,57 W	$P_{SI(total)}$ =109,14 W	
Total	$P_{cond.(total)}$ =102,88 W	$P_{com.(total)}$ =54,81 W	$P_{(total)} = 157,69 \text{ W}$	
Elementos		Perdas		
Magnéticos	Cobre	Núcleo	Total	
L_{l}	$P_{Cu.(LI)}$ =180,79 W	$P_{nucleo.(LI)}=1,153 \text{ mW}$	$P_{Ll(total)} = 180,79 \text{ W}$	
L_2	$P_{Cu,(L2)}$ =19,25 W	$P_{nucleo.(L2)}=14 \text{ mW}$	$P_{L2(\text{total})} = 19,26 \text{ W}$	

78

Comison dutonos	Perdas			
Semicondutores	Condução	Comutação	Total	
Diodo D_1	$P_{cond.(DI)}=2,12 \text{ W}$	$P_{comut.(DI)}=1,13 \text{ W}$	$P_{Dl(total)}$ =3,25 W	
Diodo D_2	$P_{cond.(D2)}=2,12 \text{ W}$	$P_{comut.(D2)} = 1,13 \text{ W}$	$P_{D2(total)}$ =3,25 W	
Diodo D_3	$P_{cond.(D3)}=2,12 \text{ W}$	$P_{comut.(D3)}=0,57 \text{ W}$	$P_{D3(total)}=2,69 \text{ W}$	
Diodo D_4	$P_{cond.(D4)}=2,12 \text{ W}$	$P_{comut.(D4)}=0,57 \text{ W}$	$P_{D4(total)}=2,69 \text{ W}$	
Interruptor S_I	$P_{cond.(SI)}$ =3,47 W	$P_{comut.(SI)}$ =2,62 W	$P_{SI(total)}=6,09$ W	
Interruptor S_2	$P_{cond.(S2)}=3,47 \text{ W}$	$P_{comut.(S2)}=2,62 \text{ W}$	$P_{S2(total)}=6,09 \text{ W}$	
Total	$P_{cond.(total)}$ =15,42 W	$P_{com.(total)}$ =8,64 W	$P_{(total)} = 24,06 \text{ W}$	
Elementos		Perdas		
Magnéticos	Cobre	Núcleo	Total	
L	$P_{Cu.(L)}=3,93$ W	$P_{nucleo.(L)}$ =4,77 W	$P_{L(total)}$ =8,70 W	
Autotransformador	$P_{Cu.(aut)} = 2,47 \text{ W}$	$P_{nucleo.(aut)} = 1,11 \text{ W}$	$P_{aut(total)}=3,58$ W	

Tabela 4.11 – Perdas nos semicondutores e elementos magnéticos no conversor boost 3SSC-VMC=1.

Tabela 4.12 – Perdas nos semicondutores e elementos magnéticos no conversor boost 3SSC-VMC=2.

Semicondutores	Perdas			
	Condução	Comutação	Total	
Diodo D_1	$P_{cond.(DI)}=2,26 \text{ W}$	$P_{comut.(DI)}=0,92$ W	$P_{Dl(total)}=3,18 \text{ W}$	
Diodo D_2	$P_{cond.(D2)}=2,26 \text{ W}$	$P_{comut.(D2)}=0,92 \text{ W}$	$P_{D2(total)}=3,18 \text{ W}$	
Diodo D_3	$P_{cond.(D3)}=2,39 \text{ W}$	$P_{comut.(D3)}=0,92 \text{ W}$	$P_{D3(total)}=3,31 \text{ W}$	
Diodo D_4	$P_{cond.(D4)}=2,39 \text{ W}$	$P_{comut.(D4)}=0,92 \text{ W}$	$P_{D4(total)}$ =3,31 W	
Diodo D ₅	$P_{cond.(D5)}=2,12 \text{ W}$	$P_{comut.(D5)}=0,46 \text{ W}$	$P_{D5(total)}=2,58 \text{ W}$	
Diodo D_6	$P_{cond.(D6)}=2,12 \text{ W}$	$P_{comut.(D6)}=0,46 \text{ W}$	$P_{D6(total)}=2,58 \text{ W}$	
Interruptor S_1	$P_{cond.(SI)}$ =4,16 W	$P_{comut.(SI)}$ =2,30 W	$P_{SI(total)}$ =6,46 W	
Interruptor S ₂	$P_{cond.(S2)}$ =4,16 W	$P_{comut.(S2)}=2,30 \text{ W}$	$P_{S2(total)} = 6,46 \text{ W}$	
Total	$P_{cond.(total)}$ =21,86 W	$P_{com.(total)}$ =9,20 W	$P_{(total)} = 31,06 \text{ W}$	
Elementos	Perdas			
Magnéticos	Cobre	Núcleo	Total	
L	$P_{Cu.(L)} = 2,80 \text{ W}$	$P_{nucleo.(L)}$ =4,77 W	$P_{L(total)}$ =7,57 W	
Autotransformador	$P_{Cu.(aut)} = 2,47 \text{ W}$	$P_{nucleo.(aut)}$ =2,59 W	$P_{aut(total)}$ =5,06 W	

Tabela 4.13 – Perdas nos semicondutores e elementos magnéticos no conversor boost 3SSC-VMC=3.

Comissondutor	Perdas			
Semicondutor	Condução	Comutação	Total	
Diodo D_1	$P_{cond.(DI)}=2,01 \text{ W}$	$P_{comut.(DI)}$ =0,82 W	$P_{DI(total)}$ =2,83 W	
Diodo D_2	$P_{cond.(D2)}=2,01 \text{ W}$	$P_{comut.(D2)} = 0,82 \text{ W}$	$P_{D2(total)}=2,83 \text{ W}$	
Diodo D_3	$P_{cond.(D3)}$ =1,53 W	$P_{comut.(D3)} = 0,82 \text{ W}$	$P_{D3(total)}=2,35 \text{ W}$	
Diodo D_4	$P_{cond.(D4)}=1,53 \text{ W}$	$P_{comut.(D4)} = 0,82 \text{ W}$	$P_{D4(total)}=2,35 \text{ W}$	
Diodo D ₅	$P_{cond.(D5)}=1,74 \text{ W}$	$P_{comut.(D5)} = 0,82 \text{ W}$	$P_{D5(total)}=2,56 \text{ W}$	
Diodo D_6	$P_{cond.(D6)}$ =1,74 W	$P_{comut.(D6)} = 0,82 \text{ W}$	$P_{D6(total)}=2,56 \text{ W}$	
Diodo D_7	$P_{cond.(D7)}=1,79 \text{ W}$	$P_{comut.(D7)}=0,41 \text{ W}$	$P_{D7 (total)} = 2,20 \text{ W}$	
Diodo D_8	$P_{cond.(D8)}$ =1,79 W	$P_{comut.(D8)} = 0,41 \text{ W}$	$P_{D8(total)}=2,20 \text{ W}$	
Interruptor S_1	<i>P_{cond.(SI)}</i> =4,83 W	$P_{comut.(SI)}$ =1,29 W	$P_{SI(total)}=6,12 \text{ W}$	
Interruptor S ₂	<i>P_{cond.(S2)}</i> =4,83 W	$P_{comut.(S2)} = 1,29 \text{ W}$	$P_{S2(total)} = 6,12 \text{ W}$	
Total	$P_{cond.(total)}$ =23,80 W	$P_{com.(total)}$ =8,32 W	$P_{(total)}$ =32,12 W	
Elementos	Perdas			
Magnéticos	Cobre	Núcleo	Total	
L	$P_{Cu.(L)} = 2,80 \text{ W}$	$P_{nucleo.(L)}$ =4,77 W	$P_{L(total)}=7,57$ W	
Autotransformador	$P_{Cu.(aut)} = 2,13 \text{ W}$	$P_{nucleo.(aut)} = 2,47 \text{ W}$	$P_{aut(total)}$ =4,60W	

Por fim, é apresentada uma análise comparativa na Tabela 4.14 incluindo as perdas totais nos elementos semicondutores e magnéticos, além do rendimento de cada estrutura. Verifica-se que as perdas são maiores nos conversores *boost* convencional e quadrático e, dessa maneira, essas são as estruturas com menores rendimentos. Por outro lado, as topologias *boost* 3SSC-VMCs apresentam rendimento superior a 95%, sendo adequadas para aplicações que demandam altas taxas de conversão.

Topologia	Perdas Totais no(s)	Perdas Totais no(s)	Perdas Totais no(s)	Rendimento
	Indutor(es) [W]	Diodo(s) [W]	Interruptor(es) [W]	Teórico (%)
Boost convencional	248,04	6,97	94,73	74,09
Boost quadrático	200,05	48,55	109,14	73,63
Boost 3SSC VMC=1	12,28	11,88	12,18	96,46
Boost 3SSC VMC=2	12,63	18,14	12,92	95,82
Boost 3SSC VMC=3	12,17	19,88	12,24	95,75

Tabela 4.14 – Perdas totais nos semicondutores e rendimento teórico para a condição nominal.

Após uma análise minuciosa das perdas em todos os semicondutores e magnéticos, podemse obter as curvas de rendimento teórico em função da potência de saída para as topologias analisadas como mostra a Fig. 4.1. Constata-se que o conversor *boost* 3SSC-VMC=1 é a topologia que apresenta melhor desempenho entre os conversores analisados para o ponto de operação escolhido.

Quando se comparam os conversores *boost* 3SSC-VMC na Fig. 4.1 (c), verifica-se que o rendimento é afetado, principalmente pela adição de diodos multiplicadores. Dessa forma, quanto maior for o número de VMCs, maiores serão as perdas por comutação e por condução. Além disso, o rendimento dos conversores 3SSC-VMC é superior a 95% ao longo de toda a faixa de potência analisada. O alto rendimento das topologias supracitadas está intimamente ligado aos baixos esforços de tensão e corrente desenvolvido pelos componentes do circuito de potência.



(c) Conversor boost 3SSC-VMCs.

Fig. 4.1 – Curvas de rendimento teórico dos conversores analisados (a) *boost* convencional. (b) *boost* quadrático. (c) VMC=1, VMC=2 e VMC=3.

A título de validação dos resultados anteriores, também são apresentadas as curvas de rendimento obtidas experimentalmente em [64] para os conversores *boost* 3SSC-VMC=2 e 3SSC-VMC=3, como mostra a Fig. 4.2. Verifica-se que a partir de 500 W o conversor *boost* 3SSC-VMC=2 começa a apresentar rendimento superior. Este fato ocorre em virtude da inserção de um estágio multiplicador adicional composto por diodos e capacitores. No ponto de operação escolhido, o conversor *boost* 3SSC-VMC2 apresenta rendimento superior a 95%.

81

Por outro lado, as estruturas elevadoras do tipo *boost* convencional e quadrático são aquelas que apresentam maiores perdas, e consequentemente, menores rendimentos. Assim, estes não são adequados para aplicações que demandam amplas taxas de conversão. Além disso, as estruturas supracitadas apresentaram perdas consideráveis no(s) indutor(es) de filtro, uma vez que estas tendem a aumentar proporcionalmente com a razão cíclica. Como as perdas variam com o quadrado da corrente, compromete-se drasticamente o rendimento. A estrutura quadrática, embora trabalhe com uma razão cíclica inferior aquela da topologia clássica, apresenta um maior número de componentes e, dessa forma, as perdas por condução e comutação são maiores em comparação ao conversor *boost* clássico.



Fig. 4.2 – Curvas de rendimento experimetal das configurações com duas e três células multiplicadoras de tensão [64].

Deve-se ainda destacar a influência das características dos semicondutores nos valores dos rendimentos, sendo que as topologias *boost* convencional e *boost* quadrático requerem interruptores controlados com elevada capacidade de bloqueio de tensão, o que implica alto custo. Além disso, é importante ressaltar que os conversores *boost* convencional e quadrático apresentam os menores valores de rendimento devido às maiores perdas por condução e comutação no ponto de operação escolhido.

ência Comutada

82

Com as análises anteriores, não significa que os conversores boost convencional e boost quadrático a um interruptor devem ser prontamente abandonados por possuírem rendimento reduzido em comparação com os conversores boost 3SSC com células multiplicadoras de tensão. Naturalmente, a escolha de uma topologia específica deve atender às necessidades da aplicação à qual esta se destina. Por exemplo, caso se deseje uma estrutura capaz de operar como elevadora em uma aplicação que envolve menores taxas de conversão pode-se optar pelos conversores boost clássicos sendo recomendado para baixas e médias potências. Além disso, o circuito de potência e o circuito de acionamento do interruptor podem ser facilmente implementados. Já o conversor boost quadrático se mostra uma alternativa simples, no qual o ganho pode ser aumentado simplesmente adicionando mais um estágio em cascata. Neste caso, o ganho total é dado pelo produto entre os ganhos de dois conversores *boost* clássicos. No entanto, exige-se um maior número de componentes em sua implementação, o que contribui para uma considerável diminuição do rendimento à medida que novos estágios são inseridos. Por outro lado, quando se exige altas taxas de conversão de tensão associadas a maiores níveis de potência, é aconselhável buscar topologias que não trabalhem com razões cíclicas muito elevadas. Dessa forma, os conversores boost 3SSC-VMC se mostram uma interessante alternativa. Além de agregar elevado rendimento nessas condições, apresentam reduzidos esforços de tensão e corrente em seus componentes guando comparados aos conversores elevadores boost convencional e boost quadrático.

4.4 – VALIDAÇÃO DO CONCEITO DE POTÊNCIA COMUTADA

No Capítulo 3, foi aplicado o conceito da potência comutada, que pode ser entendida como o produto entre os valores máximos dos esforços de tensão e de corrente ao qual um dado elemento semicondutor fica submetido. Este produto resultante foi então normalizado em termos da potência de saída, para que seja possível aplicar este conceito a qualquer topologia de conversor estático de forma qualitativa.

Antes de aplicar as expressões desenvolvidas para a potência comutada nos conversores analisados neste capítulo, devem-se efetuar algumas considerações. No Capítulo 3, o conceito foi

83

definido considerando-se uma situação ideal, isto é, onde o indutor e o capacitor de filtro são tão grandes que não há ondulação na corrente e na tensão, respectivamente. Entretanto, isto não é viável na prática, pois levaria à utilização de componentes de filtro com dimensões muito grandes, inviabilizando o projeto das estruturas e comprometendo a própria dinâmica dos sistemas.

Sabe-se então que as ondulações na corrente e na tensão são inversamente proporcionais aos valores da indutância e da capacitância, respectivamente. Se a ondulação da corrente for muito grande, isto pode levar à interpretação errônea da potência comutada. Então, caso se deseje obter a curva da potência comutada por um dado conversor por meio de simulação ou de um protótipo experimental, deve ser considerada a média entre os valores máximo e mínimo assumidos pela tensão e/ou corrente em um dado elemento semicondutor quando se trata da ondulação correspondente.

Nas seções 3.3 e 3.4, a potência comutada foi calculada para os conversores CC-CC elevadores não isolados. Neste ponto, é interessante validar o conceito por meio de resultados obtidos por simulação computacional. A validação do conceito de potência comutada ocorre por meio do aplicativo PSIM®, o qual é dedicado especificamente ao estudo de circuitos eletrônicos de potência. Para esta finalidade, os valores da tensão de entrada, frequência de comutação, indutância(s), capacitância(s) e resistência de carga são mantidos constantes. A razão cíclica é variada de 0,1 a 0,9 em intervalos de 0,1, evitando-se as situações limite D=0 e D=1 nas quais o(s) interruptor(es) controlado(s) encontra(m)-se em estado de bloqueio ou condução permanente, respectivamente.

Os resultados obtidos ao simular os cinco conversores supracitados são mostrados na Fig. 4.3, sendo que as curvas resultantes da simulação são comparadas com aquelas traçadas a partir das expressões (3.55), (3.63) e (3.76).

As curvas obtidas na simulação para os conversores *boost* quadrático e com uma célula multiplicadora de tensão apresentam erros reduzidos, sendo praticamente sobrepostas às respectivas curvas teóricas, como mostram a Fig. 4.3 (b) e a Fig. 4.3 (c). Por outro lado, verifica-se que as

curvas para os conversores *boost* 3SSC VMC=2 e VMC=3 na Fig. 4.3 (d) e na Fig. 4.3 (e) apresentam erros maiores em determinados pontos de operação, tipicamente em elevados valores de razão cíclica. Entretanto, o resultado mais importante obtido na simulação consiste no formato das curvas, assumindo o mesmo comportamento que é fornecido pelas curvas teóricas.





Fig. 4.3 – Validação do conceito da potência comutada total pelos conversores por meio de simulação computacional (a) *Boost* convencional. (b) *Boost* quadrático. (c) VMC=1. (d) VMC=2. (e) VMC=3.

Os erros mais significativos ocorrem justamente em valores reduzidos de razão cíclica. Além disso, a complexidade de análise para os conversores com um número de células multiplicadoras superior a um aumenta gradativamente com a quantidade de componentes.

Além disso, a escolha de um passo de simulação adequado melhora a exatidão dos resultados, sendo que mesmo ajustes das condições dos testes são capazes de fornecer graus variados de erros. Entretanto, isto de forma alguma invalida os resultados fornecidos pela aplicação do conceito da potência comutada, que se encontram em conformidade com as considerações teóricas e, portanto, validam o estudo. A Tabela 4.15 ainda estabelece os valores máximos da potência comutada total teórica para os conversores analisados tanto nos semicondutores quanto nos indutores, para o ponto de operação adotado na Tabela 4.1. Especificamente, a potência comutada assume o maior valor possível no conversor *boost* quadrático e, desta forma, é a topologia que apresenta menor rendimento, conforme foi efetivamente mostrado na Fig. 4.1(a), na Fig. 4.1(b) e na Fig. 4.1 (c).

Topologia	Potência Comutada nos Semicondutores	Potencia "Comutada" no(s) Indutor(es)	Potência Comutada Total
Boost convencional	16,667	7,333	24,000
Boost quadrático	22,489	3,780	26,269
Boost 3SSC-VMC=1	14,286	1,428	15,714
Boost 3SSC-VMC=2	15,460	1,428	16,888
Boost 3SSC-VMC=3	17,119	1,428	18,547

Tabela 4.15 – Potência comutada total teórica nos conversores no ponto de operação especificado.

4.5 – CONSIDERAÇÕES FINAIS

O valor das perdas nos semicondutores de potência de um determinado conversor está diretamente relacionado com o volume total e com o custo final do conversor. Entretanto, a determinação das perdas não depende apenas da topologia, mas também da frequência de comutação, do tipo de dispositivo semicondutor utilizado, da modulação empregada, sem considerar as características de *layout*, que introduzem elementos parasitas que prejudicam o funcionamento do circuito.

O conceito de potência comutada aplicado neste capítulo estabelece um critério que possibilita a realização, de forma simples, rápida e objetiva, de uma análise comparativa entre diversas topologias, permitindo determinar quais estruturas não apresentam um bom desempenho em um determinado ponto de operação.

Entretanto, o rendimento, volume e custos só podem ser quantitativamente avaliados através dos métodos tradicionais. O conceito de potência comutada deve ser utilizado apenas para uma análise qualitativa, uma vez que os resultados obtidos por meio deste método consideram apenas as características próprias de cada topologia.

CAPÍTULO 5

CONCLUSÃO GERAL

Este trabalho apresentou o estudo do conceito da potência comutada aplicado a alguns dos conversores CC-CC de elevado ganho de tensão. Foram analisadas questões referentes aos esforços de tensão e corrente nos semicondutores, mecanismos de perdas e rendimento das estruturas.

Embora várias conclusões específicas tenham sido previamente obtidas ao longo deste trabalho, destaca-se neste ponto a importância de uma abordagem geral do estudo desenvolvido, salientando os aspectos relacionados às contribuições oferecidas e à continuidade do mesmo.

Por meio do projeto e do estudo das estruturas estudadas, verifica-se que, para um dado ponto de operação, as estruturas com maiores esforços de tensão e de corrente desenvolvem menor rendimento. Desta forma, os conversores baseados na célula de comutação de três estados com células multiplicadoras de tensão apresentaram o melhor desempenho ao longo de toda faixa de carga em comparação com as demais topologias CC-CC não isoladas analisadas neste trabalho.

Constata-se que a resistência intrínseca do indutor nos conversores *boost* tem papel fundamental no rendimento, principalmente em altas razões cíclicas, pois as perdas neste elemento aumentam com o quadrado da corrente e podem efetivamente comprometer o desempenho do conversor.

Para realizar a análise comparativa da potência comutada nos conversores elevadores em questão, devem-se considerar inclusive os esforços máximos de tensão e corrente no(s) indutor(es) existente(s). Essa parcela deve ser somada à potência comutada total dos elementos semicondutores (diodos e interruptores). A desconsideração da potência comutada no(s) indutor(es) não leva a grandes erros em baixas taxas de conversão. Este fato deixa de ser verdade, no entanto, quando se trabalha com elevadas razões cíclicas, pois as perdas se tornam excessivamente grandes no indutor contribuindo para uma degradação acentuada do rendimento.

Foi demonstrado que o método proposto consiste em um critério simples e rápido que permite definir qual topologia é a mais apropriada em um dado ponto de operação do ponto de vista

88

das perdas nos elementos semicondutores. Em aplicações que envolvem altas taxas de conversão de tensão, comprovou-se efetivamente que o conversor baseado nas células de três estados com células multiplicadoras de tensão apresentou o melhor desempenho em comparação aos demais arranjos elevadores analisados. Isto, naturalmente, é facilmente explicado em virtude da maior valor da potência comutada por essas últimas estruturas.

As perdas por condução e comutação nos semicondutores foram efetivamente estimadas, comprovando que a potência comutada está diretamente relacionada ao mecanismo de perdas dos conversores. Assim, as topologias que possuem elevado valor de potência comutada normalizada tendem a apresentar perdas consideráveis e rendimento reduzido no ponto de operação analisado. O estudo desenvolvido também demonstrou que a especificação correta de todos os elementos do estágio de potência é extremamente importante, pois tem impacto direto no rendimento. Caso os componentes semicondutores sejam superdimensionados, espera-se a redução imediata do rendimento ao longo da faixa de carga, sendo esta uma questão importante no que tange aos MOSFETs, uma vez que a resistência de condução aumenta de forma significativa com a máxima tensão suportada. Além disso, tem-se que o custo dos elementos semicondutores aumenta de forma muito mais significativa com o aumento dos níveis de tensão do que com os níveis de corrente.

Constatou-se ainda por meio da simulação que as curvas obtidas para as potências comutadas totais nos conversores são muito próximas àquelas fornecidas pelas expressões obtidas no Capítulo 3 e, desta forma, o estudo torna-se válido.

Longe de ser um critério definitivo que permita a extensiva comparação entre topologias de conversores estáticos, o conceito introduzido deve ser empregado para propósitos qualitativos, pois considera apenas as características próprias das estruturas em termos dos esforços nos semicondutores e indutores. Assim, é necessária a realização de estudos mais abrangentes que envolvam o custo dos circuitos de potência e de controle, número de componentes utilizados, tamanho e volume de elementos magnéticos e dissipadores, bem como diversos outros aspectos relevantes.

Diante do estudo desenvolvido, surgem à tona alguns aspectos ainda insuficientemente explorados. Neste contexto, são propostos os seguintes tópicos ainda a serem evidentemente investigados no futuro:

- Validação experimental do conceito da potência comutada;
- Avaliação das perdas nos capacitores considerando a resistência série intrínseca, de forma que seja possível avaliar o impacto na potência comutada;
- Aplicação da metodologia desenvolvida a outras estruturas mais complexas com maior número de componentes semicondutores, ou mesmo a outras classes como os conversores CA-CC e CC-CA.

ANEXO A PRODUÇÃO CIENTÍFICA RESULTANTE

A.1 – TRABALHOS PUBLICADOS EM EVENTOS NACIONAIS E INTERNACIONAIS

[1] D. C. Pereira, F. L. Tofoli, W. J. Paula, "Comparative Study of High Input Power Factor Voltage Doubler Rectifiers in Continuous Conduction Mode", Proc. International Conference and Exhibition for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM), 2014, pp. 114–121.

[2] M. R. Silva, D. C. Pereira, W. J. Paula, F. L. Tofoli, B. L. A. Silva, "Comparative Study of High Power Factor Boost Rectifiers in Continuous Conduction Mode", Proc. XI International Conference on Industry Applications (INDUSCON), 2014, pp. 1–7.

[3] A. N. Paula, D. C. Pereira, W. J. Paula, F. L. Tofoli, "An Extensive Review of Nonisolated DC-DC Boost-Based Converters", Proc. XI International Conference on Industry Applications (INDUSCON), 2014, pp. 1–8.

[4] F. L. Tofoli, D. C. Pereira, W. J. Paula, "Proposta de Aplicação da Teoria de Sistemas de Controle no Ensino de Eletrônica de Potência nos Cursos de Graduação", Proc. XLII Congresso Brasileiro de Educação em Engenharia (COBENGE), 2014, pp. 1–12.

[5] F. L. Tofoli, R. M. Lemos, D. C. Pereira, W. J. Paula, "Utilização de um Critério Simples para Comparação de Desempenho de Conversores Estáticos de Potência", Proc. XLII Congresso Brasileiro de Educação em Engenharia (COBENGE), 2014, pp. 1–12.

[6] R. M. Lemos, W. J. Paula, D. C. Pereira, F. L. Tofoli, "Analysis of Isolated DC-DC Converters from The Point of View of The Semiconductor Elements", Proc. International Symposium on Industrial Electronics (ISIE), 2015, pp. 1–8.

[7] R. M. Lemos, A. F. Souza, W. J. Paula, D. C. Pereira, F. L. Tofoli, "Application of The Commutated Power Concept to The Classical Isolated DC-DC Converters", Proc. Brazilian Power Electronics Conference (COBEP), 2015, pp 1–6. Aceito para publicação.

A.2 – ARTIGOS PUBLICADOS EM PERIÓDICOS

 F. L. Tofoli, D. C. Pereira, W. J. Paula, "Comparative Study of Maximum Power Point Tracking Techniques for Photovoltaic Systems", International Journal of Photoenergy, pp. 1–10, 2015.

[2] F. L. Tofoli, D. C. Pereira, W. J. Paula, D. S. Oliveira Júnior, "A Survey on Non-Isolated High-Voltage Step-Up DC-DC Topologies Based on The Boost Converter", IET Power Electronics, pp. 1–14, 2015. Aceito para publicação.

REFERÊNCIAS BIBLIOGRÁFICAS

[1] C. A. Canesin, F. L. M. Antunes, J. A. Pomílio, R. M. Stephan, S. R. Silva, "Desafios ao Desenvolvimento da Indústria Eletroeletrônica Nacional". Disponível em http://www.cgee.org.br/atividades/redirKori/7377. Acesso em 26/01/2015.

[2] Applications of Power Electronics System in Various Fields. Disponível em http://www.completepowerelectronics.com/power-electronics-applications-in-various-fields/. Acesso em 26/01/2015.

[3] N. Mohan, T. M. Undeland, W. P. Robbins, "Power Electronics: Converters, Applications, and Design", Wiley International Edition. John Wiley & Sons, 3rd edition, 2003.

[4] C. M. T. Cruz, F. K. A Lima, F. L. M. Antunes, "Unit Power Factor Single-Phase Rectifier With Reduced Conduction Loss Using A Non-Dissipative Passive Snubber", Proc. IEEE International Conference on Industrial Electronics, 2003, pp. 347–352.

[5] C. M. T. Cruz, F. K. A Lima, F. L. M. Antunes, "A Family of Turn-On And Turn-Off Nondissipative Passive Snubbers for Soft-Switching Single-Phase Rectifier with Reduced Conduction Losses", Proc. Power Electronics Specialists Conference, 2004, pp. 3745–3750.

[6] K. M. Smith Jr., K. M. Smedley, "Engineering Design of Lossless Passive Soft Switching Methods for PWM Converters. I. With Minimum Voltage Stress Circuit Cells", IEEE Transactions on Power Electronics, vol. 16, no. 3, pp. 336–344, May 2001.

[7] K. M. Smith Jr., K. M. Smedley, "Lossless Passive Soft Switching Methods for Inverters And Amplifiers", IEEE Transactions on Power Electronics, vol.15, no. 1, pp. 164–173, Jan. 2000.

[8] K. M. Smith Jr., K. M. Smedley, "Properties and Synthesis of Lossless, Passive Soft Switching Converters", Proc. 1st International Congress in Israel on Energy Power & Motion Control, 1997, pp. 112–119.

[9] IEEE Xplore. Disponível em http://ieeexplore.ieee.org/Xplore/DynWel.jsp. Acesso em 27/02/2015.

[10] H. R. Rashid, "Eletrônica de Potência: Circuitos, Dispositivos e Aplicações", Makron Books, 1999.

[11] L. Wuhua, H. Xiangning, "Review of Nonisolated High-Step-Up DC/DC Converters in Photovoltaic Grid-Connected Applications," IEEE Transactions on Industry Electronics, vol. 58, no. 4, pp. 1239–1250, Apr. 2011.

[12] Jaehyuck Kim, Keunsoo Ha, R. Krishnan, "Single-Controllable-Switch-Based Switched Reluctance Motor Drive for Low Cost, Variable-Speed Applications," IEEE Transactions on Power Electronics, vol. 27, no. 1, pp. 379–387, Jan. 2012.

[13] M. A. Abusara, J. M. Guerrero, S. M. Sharkh, "Line-Interactive UPS for Microgrids", IEEE Transactions on Industry Electronics, vol. 61, no. 3, pp. 1292–1300, Mar. 2014.

[14] M. Yilmaz, P. T. Krein, "Review of Battery Charger Topologies, Charging Power Levels, and Infrastructure for Plug-In Electric and Hybrid Vehicles," IEEE Transactions on Power Electronics, vol. 28, no. 5, pp. 2151–2169, May 2013.

[15] M. Ortega, F. Jurado, M. Valverde, "Novel Topology for DC/DC Unidirectional Converter for Fuel Cell", IET Power Electronics, vol. 7, no. 3, pp. 681–691, Mar. 2014.

[16] M. A. Abusara, S. M. Sharkh, "Design and Control of A Grid-Connected Interleaved Inverter," IEEE Transactions on Power Electronics, vol. 28, no. 2, pp. 748–764, May 2013.

[17] J. P. M. Figueiredo, F. L. Tofoli, R. L. Alves, "Comparison of Nonisolated DC-DC Converters from the Efficiency Point of View", Proc. Brazilian Power Electronics Conference, 2011, pp. 14–19.

[18] D. R. Garth, W. J. Muldoon, G. C. Benson, E. N. Costague, "Multi-Phase, 2-Kilowatt, High-Voltage, Regulated Power Supply", Proc. IEEE Power Conditioning Specialists Conference, 1971, pp. 110–116.

[19] A. N. de Paula, D. C. Pereira, W. J. de Paula, F. L. Tofoli, "An Extensive Review of Nonisolated DC-DC Boost-based Converters", Proc. International Conference on Industry Applications, 2014, pp. 1–8.

[20] L. Po-Wa, Y. S. Lee, D. K. W. Cheng, L. Xiu-Cheng, "Steady-State Analysis of an Interleaved Boost Converter with Coupled Inductors", IEEE Transactions on Industry Electronics, vol. 47, no. 4, pp. 787–795, Aug. 2000.

[21] Bor-Ren Lin, L. Hsin-Hung, "Single-Phase Three-Level PWM Rectifier", Proc. IEEE International Conference on Power Electronics and Drive Systems, 1999, pp. 63–68.

[22] Bor-Ren Lin, L. Hsin-Hung, H. Yei-Lang, "Single-Phase Power Factor Correction Circuit with Three-Level Boost Converter", Proc. IEEE International Symposium on Industrial Electronics, 1999, pp. 445–450.

 [23] L. Huber, M. M. Jovanovic, "A Design Approach for Server Power Supplies for Networking Applications", Proc. IEEE Applied Power Electronics Conference and Exposition, 2000, pp. 1163– 1169.

[24] D. Maksimovic, S. Cuk, "Switching Converters with Wide DC Conversion Range", IEEE Transactions on Power Electronics, vol. 6, no. 1, pp. 151–157, Jan. 1991.

[25] F. Xiaogang, L. Jinjun, F. C. Lee, "Impedance Specifications for Stable DC Distributed Power Systems", IEEE Transactions on Power Electronics, vol. 17, no. 2, pp. 157–162, Mar. 2002.

[26] M. G. Ortiz-Lopez, J. Leyva-Ramos, E. E. Carbajal-Gutierrez, J. A. Morales-Saldana, "Modelling, Analysis of Switch-Mode Cascade Converters with A Single Active Switch," IET Power Electronics, vol. 1, no. 4, pp. 478–487, 2008.

[27] Y. R. de Novaes, A. Rufer, I. Barbi, "A New Quadratic, Three-Level, DC/DC Converter Suitable for Fuel Cell Applications", Proc. Power Conversion Conference, 2007, pp. 601–607.

[28] Ping Yang, Jianping Xu, Guohua Zhou, Shiyu Zhang, "A New Quadratic Boost Converter with High Voltage Step-Up Ratio and Reduced Voltage Stress", Proc. IEEE 7th International Power Electronics and Motion Control Conference, 2012, pp. 1164–1168.

[29] F. A. Himmelstoss, P. H. Wurm, "Low-Loss Converters with High Step-Up Conversion Ratio Working at The Border Between Continuous and Discontinuous Mode", Proc. IEEE International Conference on Electronics, Circuits and Systems, 2000, pp. 734–737. [30] Wuhua Li, Jianguo Xiao, Jiande Wu, Jun Liu, Xiangning He, "Application Summarization of Coupled Inductors in DC/DC Converters", Proc. Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition, 2009, pp. 1487–1491.

[31] Qun Zhao, J. C. Lee, "High-Efficiency, High Step-Up DC–DC Converters", IEEE Transactions on Power Electronics, vol. 18, no. 1, pp. 65–73, Jan. 2003.

[32] F. S. F. Silva, A. A. A. Freitas, S. Daher, S. C. Ximenes, S. K. A. Sousa, M. S. Edilson, F. L.
M. Antunes, C. M. T. Cruz, "High Gain DC-DC Boost Converter with A Coupling Inductor", Proc.
Brazilian Power Electronics Conference, 2009, pp. 486–492.

[33] K. C. Tseng, T. J. Liang, "Novel High-Efficiency Step-Up Converter", IEE Proc. – Electronics Power Applications vol. 151, no. 2, pp. 182–190, Mar. 2004.

[34] Shih-Ming Chen, Chen-Yu Wang, Tsorng-Juu Liang, "A Novel Sinusoidal Boost-Flyback CCM/DCM DC-DC Converter", Proc. IEEE Applied Power Electronics Conference and Exposition, 2014, pp. 3512–3516.

[35] B. Ju-Won, R. Myung-Hyo, K. Tae-Jin, Y. Dong-Wook, K. Jong-Soo, "High Boost Converter Using Voltage Multiplier", Proc. 31st Annual Conference of IEEE Industrial Electronics Society, 2005, pp. 1–6.

[36] Tsorng-Juu Liang, Shih-Ming Chen, Lung-Sheng Yang, Jiann-Fuh Chen, A. Ioinovici, "Ultra-Large Gain Step-Up Switched-Capacitor DC-DC Converter with Coupled Inductor for Alternative Sources of Energy", IEEE Transactions Circuits and Systems I: Regular Papers, vol. 59, no. 4, pp. 864–874, Apr. 2012.

[37] Ren Xie, Longlong Zhangl, M. Mellincovsk, A. Ioinovici, Dehong Xul, "A New Large DC Gain Converter Based on a Switched-Capacitor-Inductor Circuit in Conjunction with Fuel Cell", Proc. IEEE 7th International Power Electronics and Motion Control Conference, 2012, pp. 379–383.
[38] Dazhong Gu, D. Czarkowski, A. Ioinovici, "A Large Dc-Gain Highly Efficient Hybrid Switched-Capacitor-Boost Converter for Renewable Energy Systems", Proc. IEEE Energy Conversion Congress and Exposition (ECCE), 2011, pp. 2495–2500.

[39] O. Abutbul, A. Gherlitz, Y. Berkovich, A. Ioinovici, "Boost Converter with High Voltage Gain Using a Switched Capacitor Circuit", Proc. International Symposium on Circuits and Systems, 2003, pp. III-296-III-299.

[40] J. C. Rosas-Caro, J. M. Ramirez, F. Z. Peng, A. Valderrabano, "A DC-DC Multilevel Boost Converter", IET Power Electronics, vol. 3, no. 1, pp. 129–137, Jan. 2010.

[41] R. N. A. L. S. Aquino, F. L. Tofoli, P. P. Praça, D. S. Oliveira Jr., L. H. S. C. Barreto, "Soft Switching High-Voltage Gain DC–DC Interleaved Boost Converter", IET Power Electronics, vol. 8, no. 1, pp. 120–129, Jan. 2015.

[42] J. Yungtaek, M. M. Jovanovic, "New Two-Inductor Boost Converter with Auxiliary Transformer", IEEE Transactions Power Electronics, vol. 19, no. 1, pp. 169–175, Jan. 2004.

[43] Ching-Tsai Pan, Chen-Feng Chuang, Chia-Chi Chu, "A Novel Transformer-less Adaptable Voltage Quadrupler DC Converter with Low Switch Voltage Stress," IEEE Transactions Power Electronics, vol. 29, no. 9, pp. 4787–4796, Sep. 2014.

[44] R. Gules, L. L. Pfitscher, L. C. Franco, "An Interleaved Boost DC–DC Converter with Large Conversion Ratio", Proc. IEEE International Symposium on Industrial Electronics, 2003, pp. 411–416.

[45] R. Giral, L. Martinez–Salamero, R. Leyva, J. Maixe, "Sliding–Mode Control of Interleaved Boost Converters", IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, vol. 47, no. 9, pp. 1330–1339, Sep. 2000.

[46] L.-W. Zhou, B.-X. Zhu, Q.-M. Luo, S. Chen, "Interleaved Non-Isolated High Step-Up DC/DC Converter Based on The Diode–Capacitor Multiplier", IET Power Electronics, vol. 7, no. 2, pp. 390–397, Feb. 2014. [47] M. R Prudente, L. L. Pfitscher, G. Emmendoerfer, E. F. Romaneli, R. Gules, "Voltage Multiplier Cells Applied to Non-Isolated Converters", IEEE Transactions on Power Electronics, vol. 23, no. 2, pp. 871–887, Mar. 2008.

[48] G. A. L. Henn, R. N. A. L. Silva, P. P. Praça, L. H. S. C. Barreto, D. S. Oliveira, Jr., "Interleaved-boost Converter with High Voltage Gain", IEEE Transactions on Power Electronics, vol. 25, no. 11, pp. 2753–2761, Nov. 2010.

[49] C. M. Lai, C. T. Pan, M. C. Cheng, "High-Efficiency Modular High Step-Up Interleaved Boost Converter for DC-microgrid Applications," IEEE Transactions on Industry Applications, vol. 48, no. 1, pp. 161–171, Jan./Feb. 2012.

[50] G. V. Torrico-Bascopé, I. Barbi, "Generation of A Family of Non-Isolated DC-DC PWM Converters Using New Three-State Switching Cell", Proc. IEEE Power Electronics Specialists Conference, 2000, pp. 858–863.

[51] J. P. R. Balestero, F. L. Tofoli, G. V. Torrico-Bascopé, F. J. M. de Seixas, "A DC–DC Converter Based on The Three-State Switching Cell for High Current and Voltage Step-Down Applications", IEEE Transactions on Power Electronics, vol. 28, no. 1, pp. 398–407, Jan. 2013.

[52] J. P. R. Balestero, F. L. Tofoli, R. C. Fernandes, G. V. Torrico-Bascopé, F. J. M. Seixas "Power Factor Correction Boost Converter Based on The Three-State Switching Cell", IEEE Transactions on Industry Electronics, vol. 59, no. 3, pp. 1565–1577, Mar. 2012.

[53] S. V. Araujo, R. P. Torrico-Bascopé, G. V. Torrico-Bascopé, L. Menezes, "Step-Up Converter with High Voltage Gain Employing Three-State Switching Cell and Voltage Multiplier," Proc. Power Electronics Specialists. Conference, 2008, pp. 2271–2277.

[54] F. L. Tofoli, D. S. Oliveira, Jr., R. P. Torrico-Bascopé, Y. J. A. Alcazar, "Novel Nonisolated High-Voltage Gain DC–DC Converters Based on 3SSC and VMC", IEEE Transactions on Power Electronics, vol. 27, no. 9, p. 3897–3907, Sept. 2012.

[55] Y. J. A. Alcazar, D. S. Oliveira Jr., F. L. Tofoli, R. P. Torrico-Bascopé, "DC-DC Nonisolated Boost Converter Based on The Three-State Switching Cell and Voltage Multiplier Cells", IEEE Transactions on Industry Electronics, vol. 60, no 10, pp. 4438–4449, Oct. 2013.

[56] G. V. Torrico-Bascopé, R. P. Torrico-Bascopé, D. S. Oliveira, Jr., S. A. Vasconcelos, F. L. M. Antunes, C. G. C. Branco, "A High Step-Up DC–DC Converter Based on Three-State Switching Cell", Proc. IEEE International Symposium on Industrial Electronics, 2006, pp. 998–1003.

[57] G. V. Torrico-Bascopé, R. P. Torrico-Bascopé, D. S. Oliveira Jr., S. V. Araújo, F. L. M. Antunes, C. G. C. Branco, "A Generalized High Voltage Gain Boost Converter Based on Three-State Switching Cell", Proc. IEEE International Symposium on Industrial Electronics, 2006, pp. 1927–1932.

[58] S. V. Araujo, R. P. Torrico-Bascopé, G. V. Torrico-Bascopé, "Highly Efficient High Step-Up Converter for Fuel-Cell Power Processing Based on Three-State Commutation Cell," IEEE Transactions Industry Electronics, vol. 57, no. 6, pp. 1987–1997, Jun. 2010.

[59] G. Cajazeiras Silveira, F. L. Tofoli, L. D. Santos Bezerra, R. P. Torrico-Bascopé, "A Nonisolated DC-DC Boost Converter with High Voltage Gain and Balanced Output Voltage," IEEE Transactions on Industry Electronics, vol. 61, no. 12, pp. 6739–6746, Dec. 2014.

[60] L. H. S. C. Barreto, P. P. Praça, D. S. Oliveira, R. N. A. L. Silva, "High-Voltage Gain Boost Converter Based on Three-State Commutation Cell for Battery Charging Using PV Panels in A Single Conversion Stage", IEEE Transactions on Power Electronics, vol. 29, no. 1, pp. 150–158, Jan. 2014.

[61] E. F. Oliveira, G. A. T. Hertz, M. C. Gino, R. P. Torrico-Bascopé, "Magnetically Coupled Bidirectional DC-DC Converter Based on The Three State Switching Cell", Proc. Brazilian Power Electronics Conference, 2009, pp. 679–685.

[62] I. Barbi, D. C. Martins, "Conversores CC-CC Básicos Não-Isolados", 2ª edição, edição dos autores, 2006.

[63] F. L. Luo, H. Ye, "Positive Output Cascade Boost Converters", Proc. IEEE Electric Power Applications, v.151 no.5, pp. 590–606, Sept. 2004.

[64] Y. J. A. Alcazar, "Estudo do Conversor *Boost* CC-CC de Alto Ganho de Tensão Baseado na Célula de Comutação de Três Estados e nas Células Multiplicadoras de Tensão". Fortaleza, 2010. Dissertação de Mestrado – UFC.

[65] Y. J. A. Alcazar, W. G. C. Cabero, R. P. Torrico-Bascope, S. Daher, D. S. Oliveira, Jr., G. J.
M. de Sousa, "Modeling and Control of The High Voltage Gain Boost Converter Based on Three-State Switching Cell and Voltage Multipliers (mc)", Proc. Brazilian Power Electronics Conference, 2009, pp. 655–664.

[66] B. Sahan, S. V. Araújo, P. Zacharias, F. L. M. Antunes, R. P. T. Bascopé "Analysis and Proposition of A PV Module Integrated Converter with High Voltage Gain Capability in A Non-Isolated Topology", Proc. 7th International Conference on Power Electronics, 2007, p.22.-26.

[67] R. W. Erickson, "Fundamentals of Power Electronics", Chapman & Hall 1997.

[68] J. W. Kolar, H. Ertl, "Status of the Techniques of Three-Phase Rectifier Systems with Low Effects on The Mains", Proc. 21st International Telecommunications Energy Conference, 1999, 16 pp.

[69] J. P. M. Figueiredo, "Contribuição para A Análise do Desempenho de Conversores Estáticos Sob A Ótica dos Elementos Semicondutores", São João del-Rei-MG, 2012. Dissertação de Mestrado – PPGEL-UFSJ.

[70] N. O. Sokal, R. Redl, A. S. Kislovski, "Dynamic Analysis of Switching-Mode DC-DC Converters", Van Nostrand Reinhold. 1991.

[71] M. C. Cavalcanti, E. R. da Silva, C. B. Jacobina, D. Boroyevich, W. Dong, "Comparative Evaluation of Losses in Soft and Hard-Switched Inverters", Proc. 38th IAS Annual Meeting. Industry Applications Conference, 2003, pp. 1912–1917.

Losses of IGBTs Under Hard-Switching, Zero-Voltage-Switching and Zero-Current-Switching",

Proc. 25th Annual IEEE Power Electronics Specialists Conference, 1994, pp. 1196–1204.

[73] R. M. Lemos, "Aplicação do Conceito de Potência Comutada a Conversores Isolados CC-

CC", São João del-Rei, 2013. Dissertação de Mestrado - PPGEL-UFSJ.

[74] A. Ahmed, "Eletrônica de Potência", 1ª edição, Prentice Hall, 2000.

[75] I. Barbi, C. H. I. Font, R. L. Alves, "Projeto Físico de Indutores e Transformadores", 2002.Publicação Interna – INEP-UFSC.